

Opinnäytetyö (AMK)  
Elektroniikan koulutusohjelma  
Elektroniikkasuunnittelu  
2015

Mika Terhokoski

# CCD-KAMERAN SUUNNITTELU



**TURUN AMMATTIKORKEAKOULU**  
TURKU UNIVERSITY OF APPLIED SCIENCES

Mika Terhokoski

## CCD-KAMERAN SUUNNITTELU

Tässä opinnäytetyössä suunniteltiin CCD-tekniikkaan perustuva digitaalikamera, jonka tarkoituksena oli toimia osana kehitteillä olevaa soluanalysaattoria. Uuden kameran suunnitteluun päädyttiin, koska tarkoitukseen sopivaa kameraa ei löydetty valmiina tuotteena. Lisäksi yrityksen itse suunnittelema kamera oli helpompi sulauttaa osaksi soluanalysaattoria.

Työssä perehdyttiin CCD-kenttien toimintaan ja ominaisuuksiin sekä sen ohjaukseen tarvittavaan elektroniikkaan. Työssä keskityttiin erityisesti CCD-kenttien tarvitsemiin ohjaussignaaleihin ja CCD-kenttien tuottaman analogisen signaalin digitointiin. Lisäksi pohdittiin, miten digitoitu kuvadata käsitellään, tallennetaan ja ohjataan eteenpäin analysointia varten.

Suunnitelma tehtiin lohkokaaviotasolla. Siinä selvitettiin kameran toimintaan tarvittavat osat ja valittiin sopivat komponentit. Kameran CCD-kenttänä käytettiin TrueSense Imagingin tuottama KAI-04022, joka täytti kaikki sille asetetut vaatimukset. Ohjaimeksi kameralle valittiin FPGA-piiri, jonka tarkoituksena oli tuottaa CCD:n tarvitsemat kello-signaalit sekä ohjata AD-muunnosta ja muistipiirejä.

Valittujen komponenttien ja kytkentäkaavion avulla voidaan helposti rakentaa CCD-tekniikkaan perustuva kamera. Työ pohjautui suureksi osaksi yhteen kenttään ja käyttötarkoitukseen, mutta sitä voidaan käyttää referenssinä muihinkin CCD-tekniikkaan perustuviin laitteisiin.

### ASIASANAT:

CCD, FPGA, Kamera

Mika Terhokoski

## DESIGNING CCD CAMERA

This bachelor's thesis purpose is research and design a camera based on CCD technology. The camera is designed for new cell analyzer that was under development. Reason for new design was to help embedding the camera to the analyzer.

Main research of this thesis focuses on properties and operational principles of CCD devices and necessary electronics for functional camera. On electronics side focus is on control signals needed for imaging and digitalizing the analog signal produced from the CCD device. Research is also conducted on digital side of camera. Mainly on processing, storing and forwarding the digital image data.

The design is made on block diagram level. It encompasses all necessary parts for fully functional camera. Suitable components are selected for the design. The imaging chip used is Truesense imaging's KAI-04022 and for controlling the camera an FPGA was selected. FPGA's main functions are controlling CCD's clock signals and AD converter. It is also used to control data flow between AD converter, memory and external interface.

Using selected components and schematic it is easy to build camera based on CCD technology. Work can also be used as basic reference when designing a camera for different purpose or using different component. Even though specific components were used in proposed design, most concepts are universal.

### KEYWORDS:

CCD, FPGA, Camera

# SISÄLLYS

<b>KÄYTETYT LYHENTEET</b>	<b>5</b>
<b>1 JOHDANTO</b>	<b>6</b>
<b>2 CCD-KENNO</b>	<b>8</b>
2.1 MOS-kondensaattori	9
2.2 Kelluva diffuusio	11
2.3 Häiriöt	12
2.4 Rakenteet ja Arkkitehtuurit	13
<b>3 SUUNNITELU</b>	<b>16</b>
3.1 Ohjain	17
3.2 Liitäntä	18
3.3 Lohkokaavio	19
<b>4 KOMPONENTIT</b>	<b>20</b>
4.1 CCD-sensori	20
4.2 Signaalin digitointi	21
4.3 Ohjaus	24
4.4 Muisti	25
4.5 FPGA	26
4.6 KytKentäkaavio	27
<b>5 CCD-KENNON OHJAUS</b>	<b>29</b>
5.1 Kennon rakenne	29
5.2 Kennon tyhjentäminen	30
5.3 Valotus	31
5.4 Vertikaalinen siirtorekisteri	31
5.5 Horisontaalinen siirtorekisteri	33
5.6 Ulostulo	34
<b>6 POHDINTA</b>	<b>36</b>
<b>7 YHTEENVETO</b>	<b>37</b>
<b>8 LÄHDELUETTELO</b>	<b>38</b>

## KÄYTETYT LYHENTEET

<i>C</i>	kapasitanssi
<i>I</i>	virta
<i>Q</i>	varaus
<i>R</i>	resistanssi
<i>t<sub>r</sub></i>	nousuaika
<i>U</i>	jännite
BGA	kotelotyyppi mikropiireille (ball grid array)
CCD	teknologia varausten siirtämistä varten (charge-coupled devicen)
CDS	mittausmetodi, jolla voidaan poistaa ei-haluttu tasajännite (correlated double sampler)
DRAM	dynaaminen RAM-muisti (dynamic random access memory)
FET	kanavatransistori (field effect transistor)
FPGA	ohjelmoitava logiikkapiiri (field-programmable gate array)
JTAG	liitäntä mikropiirien ohjelmointiin ja testaamiseen (joint test action group)
MOS	metallioksidipuolijohde (metal oxide semiconductor)
RAM	muisti, jota voidaan lukea ja kirjoittaa (random access memory)
RISC	suoritinarkkitehtuuri (reduced instruction set computer)
SNR	signaali-kohinasuhde (signal-to-noise ratio)
SPI	sarjamuotoinen kommunikaatioväylä (serial peripheral interface)
SRAM	staattinen RAM-muisti (static random access memory)
VGA	vahvistin, jonka vahvistusta voidaan ohjata (variable gain amplifier)

# 1 JOHDANTO

Lääketieteessä on usein tarvetta selvittää näytteessä olevien solujen määrä. Tähän tarkoitukseen on kehitetty erilaisia soluanalysointilaitteita ja solulaskureita, jotta työtä ei tarvitsisi tehdä manuaalisesti. Automaattinen solujen laskeminen nopeuttaa diagnooseja ja helpottaa tutkijoiden työtä, siksi soluanalysointilaitteet ovatkin yleisiä laboratorioissa.

Soluanalysointilaitteet toimivat analysoimalla näytteestä otetusta kuvasta useita eri asioita. Kuvan monipuolinen analysointi on raskas prosessi, joten se suoritetaan yleensä erillisellä tietokoneella. Alustavassa diagnoosissa yleensä kuitenkin riittää pelkkä arvio solujen määrästä. Labrox Oy halusikin kehittää analysointilaitteen, joka pystyy tekemään nopean analyysin solujen määrästä. Yksinkertaistamalla analysointilaitteesta voidaan tehdä itsenäinen eikä erillistä tietokonetta tarvita.

Itsenäisellä laitteella on monia etuja verrattuna tietokonepohjaiseen ratkaisuun. Laitteen kuljettaminen ja sijoittaminen tulee helpommaksi, koska erillistä keskusyksikköä tai näyttöä ei tarvita. Myös laitteen hankinta- ja käyttökustannukset laskisivat, koska sen rinnalle ei tarvittaisi muuta laitteistoa tai ohjelmistoa.

Laitteen suunnittelussa ongelmaksi muodostui kuitenkin sopivan kameran löytäminen. Valmiit kameraratkaisut perustuivat erilliseen isäntätietokoneeseen, johon ne kytkettyivät USB- (Universal Serial Bus) tai Ethernet-väylällä. Näitä väylätekniikoita haluttiin välttää, koska ne olisivat vaikeuttaneet kameran kytkemistä sulautettuun järjestelmään. Kameran kuvat haluttiin siirtää yksinkertaisella rinnakkaisväylällä, joka olisi helppo kytkeä mikrokontrolleriin, DSP- (Digital Signal Processor) tai FPGA-piiriin (Field-programmable gate array) analysointia varten. Koska sopivaa kameraa ei löytynyt valmiina ratkaisuna, päätettiin sellainen suunnitella itse.

Tässä työssä olikin tavoitteena selvittää, miten kamera voitaisiin toteuttaa. Aluksi tutkittiin CCD-kennojen teoriaa ja toimintaa sekä määritettiin kameralta haluttavat ominaisuudet. Näiden tietojen perustella etsittiin sopivat komponentit, joista luotiin suunnitelma kameraa varten.

Ennen suunnittelua kirjallisuudesta tukittiin, onko vastaavia töitä tehty ennen ja millaisia tuloksia niissä on saavutettu. Suomenkielistä tietoa digitaalisen kameran suunnittelusta tai muusta siihen liittyvästä aiheesta löytyi niukasti tietoa. Matti Aula on Turun yliopistolle

tekemässään kandidaattityössä tutkinut erilaisia integroituja kuvasensoreita ja niiden ominaisuuksia. Työssään hän kävi läpi sensorien fysikaalisen toiminnan, erilaiset teknologiat ja rakenteet sekä eri sensorien etuja ja haittoja. Lähempänä työn aihetta on Tiexin, Xianmingin ja Mingjinin julkaisu, jossa esitettiin lyhyesti, miten CCD-sensorin ohjaus voidaan tehdä ohjelmoitavalla logiikalla. Työn tuloksien perustella ohjelmoitavan logiikan käyttö oli suositeltavaa sen yksinkertaisuuden ja joustavuuden ansiosta. [1] [2]

## 2 CCD-KENNO

CCD:n (eli Charge-coupled devicen) keksivät George E. Smith ja Willard S. Boyle vuonna 1970 AT & T Bell Labs -yrityksessä. Alkuperäisenä tavoitteena heillä oli kehittää uudenlainen muisti, joka perustui kondensaattorin varukseen. Nopeasti kuitenkin huomattiin, että valoherkkää CCD-rakennetta voitiin käyttää myös valokuvaukseen. [3]

Yksinkertaisimmillaan CCD:tä voidaan ajatella ketjuna kondensaattoreita. Ketjun jokainen kondensaattori on kytketty seuraavaan kondensaattoriin puskurivahvistimella ja kytkimellä. Kondensaattorin välissä olevan kytkimen sulkeutuessa ensimmäisen kondensaattorin jännite kopioituu puskurivahvistimen avulla toiseen kondensaattoriin. Kytkimen avautuessa äsken varautuneen kondensaattorin jännite pysyy arvossaan riippumatta ensimmäisen kondensaattorin muutoksista. Nyt sulkemalla toisen ja kolmannen kondensaattorin välinen kytkin jännite siirtyy ketjun seuraavaan kondensaattoriin. Sulkemalla ja avaamalla näitä kytkimiä sopivassa järjestyksessä voidaan ensimmäisen kondensaattorin jännite siirtää ketjuun toiseen päähän. [3]

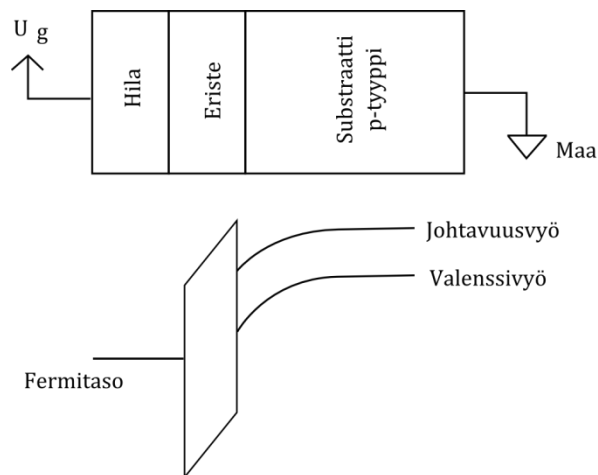
CCD:tä voidaankin ajatella eräänlaisena analogisena siirtorekisteriä, jota kuitenkin voidaan ohjata digitaalisesti. Sulkemalla ketjusta kaikki järjestykseltään parittomat kytkimet voidaan kaikkien parittomien kondensaattorien jännite kopioida parillisiin kondensaattoreihin samaan aikaan. Kun sama toistetaan parillisille kytkimille, voidaan sanoa että varaus on siirtynyt yhden askeleen ja ensimmäiseen kondensaattoriin voidaan varata uusi jännite. Näin joka toisella kondensaattorilla voi olla muista riippumaton jännitenäyte, jota voidaan siirtää askeleittain eteenpäin. Loput puolet kondensaattoreista toimii väliaikaisina varastoina siirrossa. [3]

Todellisuudessa CCD:ssä ei kuitenkaan käytetä vahvistimia tai kytkimiä vaan se koostuu kokonaan puolijohdekondensaattoreista. Näissä kondensaattoreissa varaus siirretään viereiseen kondensaattoriin siirtämällä varauksen muodostavat elektronit suoraan toisen kondensaattoriin potentiaalikaivoja hyväksi käyttäen.



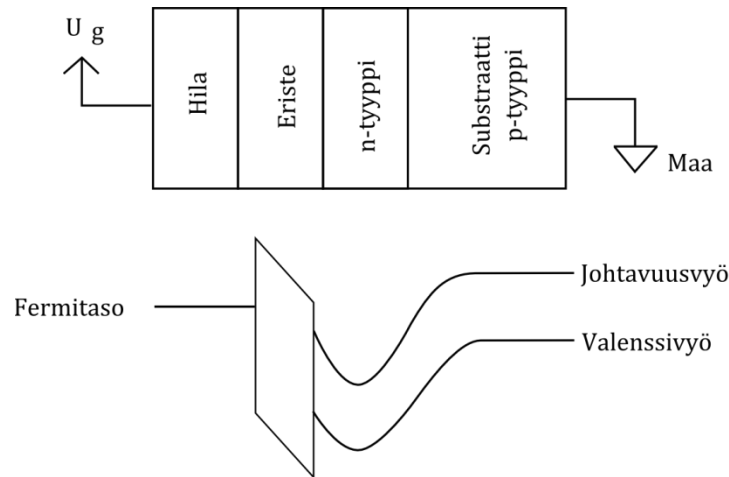
## 2.1 MOS-kondensaattori

CCD-rakenteen peruselementtinä toimii MOS-kondensaattori (metal oxide semiconductor). Yksinkertaisimmillaan MOS-kondensaattori koostuu hilasta ja seostetusta piisubstraatista, joiden välissä on ohut eristävä piidioksidikerros. Kuvassa 1 on esimerkki MOS-kondensaattorista, joka on rakennettu *p*-tyypin substraatille. [3]



Kuva 1. MOS-kondensaattorin rakenne ja siihen muodostuvat energiatasot.

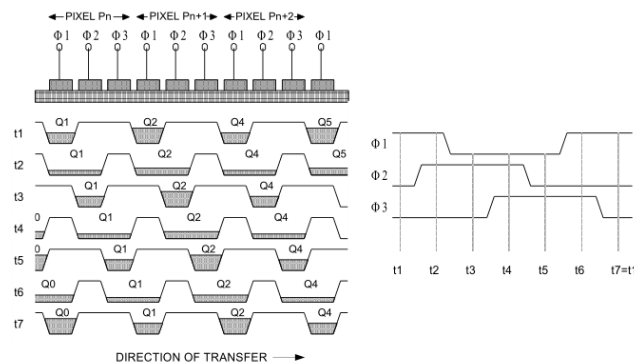
Kuvasta 1 nähdään myös, miten substraatin ja eristeen rajapintaan syntyy tyhjennysalue, kun hilalle on asetettu jännite. Tyhjennysalue toimii potentiaalikanavana, johon elektronit hakeutuvat ja näin muodostavat kondensaattoriin varauksen. Tämän tyyppinen rakenne on kuitenkin huono, koska elektronit voivat jäädä loukkuun substraatin ja eristeen rajapintaan. Tällöin varausten siirto kahden kondensaattorin välillä on häviöllistä ja siirrettävän signaalin laatu heikkenee. Ongelma voidaan ratkaista lisäämällä *n*-tyypin piikerros eristeen ja substraatin välille, jolloin potentiaalikanava muodostuu *n*-tyypin piin sisälle (kuva 2). Koska nyt siirtokanava syntyy piin sisälle, tälle rakenteelle on annettu nimeksi haudattu kanava. Lähes kaikki nykyajan CCD-kennot käyttävät haudattua kanavaa, koska sen avulla varaus pystytään siirtämään yli 99,9999-prosenttisesti. [3]



Kuva 2. Haudattua kanavaa käyttäessä potentiaalikaivo syntyy puolijohteen sisään.

Sijoittamalla MOS-kondensattoreita vierekkäin samalle substraatille saadaan aikaiseksi CCD rakenne. Samalla substraatilla olevat MOS-kondensattorit ovat galvaanisesti yhteydessä toisiinsa, joten MOS-kondensattorit voivat siirtää elektroneja viereisiin MOS-kondensattoreihin. Elektroninen siirtymistä kondensattorien välillä voidaan ohjata muuttamalla MOS-kondensattorien hilajännitettä. Kun vierekkäiset kondensattorit asetetaan riviin, niistä muodostuu siirtorekisteri, jossa varauksia voidaan siirtää sen päästä päähän. [4]

Varaukset siirretään kondensattorien välillä muuttamalla niiden potentiaalikaivon syvyyttä. Hilajännitettä muuttamalla voidaan toisen kondensattorin potentiaalikaivoa laskea ja toisen nostaa, jolloin elektronit siirtyvät syvempään potentiaalikaivoon. Käytännössä varausten siirto voidaan toteuttaa monella eri tavalla. Yleisimmät tavat ovat 4-vaiheinen, 3-vaiheinen, 2-vaiheinen, pseudokasivaiheinen ja virtuaalinen 1-vaiheinen. Kuvassa 3 on esimerkki 3-vaiheisesta varausten siirrosta. [4]



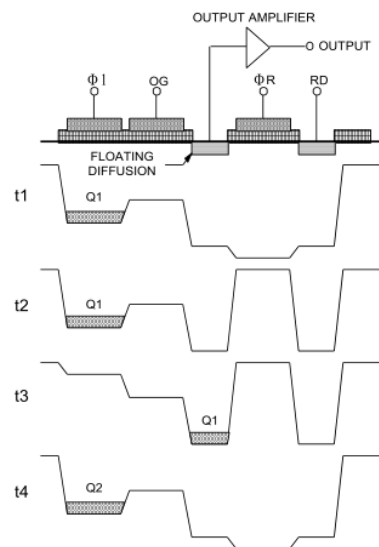
Kuva 3. Varausten siirtäminen 3-vaiheisessa siirtorekisterissä [2].

Nimensä mukaan 3-vaiheissa rakenteessa käytetään kolmea signaalia ohjaamaan kolmea vaihetta. Kuvan 3 esimerkissä näiden vaiheiden nimet ovat  $\phi 1$ ,  $\phi 2$  ja  $\phi 3$ . Alussa ajanhetkellä  $t1$  vaihe  $\phi 1$  on korkeassa signaalintasossa muodostaen potentiaalikaivon, johon on kertynyt varaus  $Q1$ . Vaiheet  $\phi 2$  ja  $\phi 3$  muodostavat vallin. Nostamalla vaiheen  $\phi 2$  signaalin korkealle tasolle ajanhetkellä  $t2$  ja hetken päästä laskemalla vaiheen  $\phi 1$  tason alas, varaus  $Q1$  siirtyy vaiheen  $\phi 2$  muodostamaan potentiaalikaivoon. Vastaavalla tavalla varaus siirretään vaiheen  $\phi 2$  alta vaiheen  $\phi 3$  alle (ajanhetket  $t4$  ja  $t5$ ). Siirto on valmis, kun varaus siirretään vaiheen  $\phi 3$  potentiaalikaivosta vaiheen  $\phi 1$  potentiaalikaivoon. Tällöin varaukset ovat siirtyneet yhden askeleen lähemmäs ulostuloa. [4]

## 2.2 Kelluva diffuusio

Viimeisenä vaiheena CDD-sensorissa on ulostulopiiri. Sen avulla kerätyt varaukset muutetaan jännitteeksi, joka voidaan mitata piirin ulkopuolelta. Ulostulorakenteita on kahdenlaisia: kelluva diffuusio nollauksella ja kelluva hila ilman nollausta. Jälkimmäinen rakenne on kuitenkin harvemmin käytetty. [5]

Kelluva diffuusio perustuu  $pn$ -liitokseen ja diffuusion takia siihen muodostuvaan kapasitanssiin. Ulostulopiiri rakentuu siirtorekisterin päässä olevasta ulostulohilasta, nollaustransistorista,  $pn$ -liitoksesta, sekä lähdeseurajasta. Kuvassa 6 on esitetty piirin rakenne ja potentiaalitasot sen toiminnan eri vaiheissa. [5]



Kuva 6. Kelluvaan diffuusion perustuvan piirin rakenne ja sen toiminnan eri vaiheiden potentiaalitasot [2].

Varusten muuttaminen jännitteeksi alkaa diffuusion nollaamisella. Kytkemällä referenssi-jännite  $RD$  nollaustransistorin  $\phi R$ :n kautta  $pn$ -liitokseen saadaan liitos varattua referenssitason. Ajanhetkellä  $t_2$  liitos asettaan kelluvaan tilaan sulkemalla transistori  $\phi R$ . Kolmannessa vaiheessa ajanhetkellä  $t_3$  varaukset siirretään siirtorekisteristä diffuusioon. Varaukset siirtyvät ulostulohila  $OG$ :n muodostaman potentiaalivallin yli siirtorekisterin viimeisessä vaiheessa. Tällöin diffuusioon siirtyneet varaukset laskevat diffuusion jännitettä lineaarisesti sen kapasitanssin suhteen:

$$\Delta U = Q/C.$$

Jotta ulostulojännitteen muutos olisi mahdollisimman suuri jokaista elektronia kohti, on diffuusio kapasitanssin oltava mahdollisimman pieni. Nykyisissä sovelluksissa kapasitanssi on saatua alle 10 fF:iin, jolloin muuntosuhde on 15  $\mu V$  elektronia kohden. Diffuusion jännitettä seurataan lähteenseuraajalla, minkä jälkeen signaalia voidaan vahvistaa joko piirin sisällä tai sen ulkopuolella. [5]

### 2.3 Häiriöt

Kuten kaikki analogielektroniikka, myös CCD on erittäin altis häiriöille. Hyvän kuvanlaadun takaamiseksi tärkeää tunnistaa eri häiriölähteet ja tietää mihin niistä voidaan hyvällä suunnittelulla vaikuttaa. Signaaliin kytkeytyvät häiriöt voivat tehdä kuvasta rakeisen varsinkin tummissa kuvissa, joissa signaalin taso on pieni. [1]

Kohinan lähteitä on monia ja ne ilmenevät eri kuvauksen vaiheissa. Osaan niistä voidaan vaikuttaa, mutta moni niistä on kennolle ominaisia. Tärkeimpiä kohinan lähteitä ovat raekohina, pimeävirta,  $kTC$ -kohina, ulostulon kohina, vahvistimien kohina, kvantisointikohina ja signaalin indusoituva kohina. [1]

Raekohina syntyy fotodiodissa, koska fotonit saapuvat siihen satunnaisin väliajoin. Tämä valon satunnaisuus määräytyy Poissonin jakauman mukaan, eikä siihen voi vaikuttaa. Myös pimeänvirran aiheuttama kohina ei voida vaikuttaa, koska se johtuu puolijohteen ja piirin valmistuksen epäideaalisuuksista. [1]

CCD-kennon ulostulopiiri sisältää monia kohinan lähteitä.  $kTC$ -kohina syntyy diffuusiokapasitanssissa, kun varausta muutetaan jännitteeksi. Jokaisen muunnoksen jälkeen kapasitanssi pitää tyhjentää varauksesta FET:n avulla. FET:n kanavaresistanssiin syntyy kui-

tenkin lämpökohinaa, jonka takia diffuusio asettuu joka tyhjennyksessä hieman eri tasolle. Tämä kohina on yleensä noin 50 elektronia, mutta se voidaan eliminoida kennon ulkopuolisella kytkennällä. [1]

Ulostulopiirin FETiin vaikuttaa myös normaali lämpökohina ja  $1/f$ -kohina. Yhdessä näitä kutsutaan lukukohinaksi. Lukukohina määrää yleensä CCD-piirin kohinatason, sekä dynaamisen alueen fotodiodien kapasiteetin kanssa. [1]

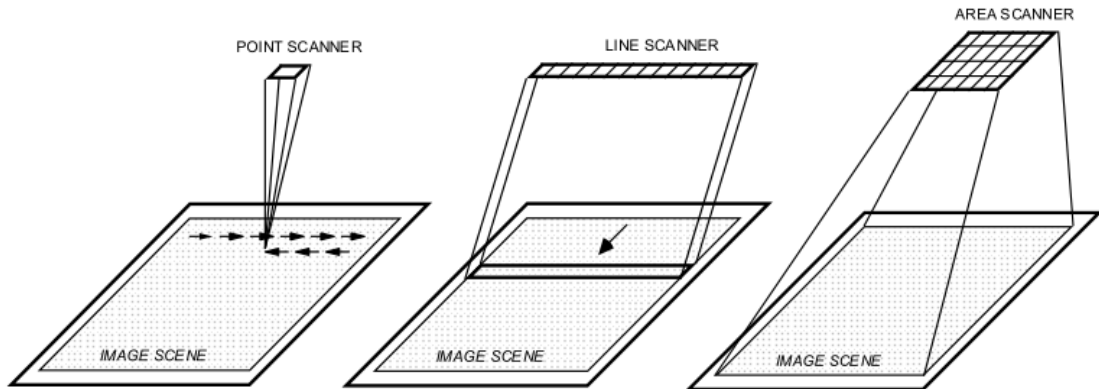
Vahvistimista tuleva häiriö, AD-muunnoksen kvantisointikohina ja signaalin indusoidut häiriöt ovat asioita, joihin suunnittelussa voidaan vaikuttaa. Huolellisella piirilevysuunnittelulla ja oikeilla komponenteilla häiriöt voidaan pitää minimissään. [1]

## 2.4 Rakenteet ja Arkkitehtuurit

CCD-sensorit voidaan jakaa rakenteen ja arkkitehtuurin mukaan useaan eri ryhmään. Yksinkertaisin CCD-sensorin rakenne on pisteskannaus, jossa aktiivinen alue koostuu yhdestä pikselistä. Kuva otetaan piste kerrallaan siirtämällä sensoria XY-tasossa kuvattavan kohteen päällä. Pisteskannauksen hyvänä puolena on sensorin yksinkertaisuus, mutta kuvauksen pitkä kesto ja sensorin liikuttamisen monimutkaisuuden takia rakenne on harvemmin käytetty. [4]

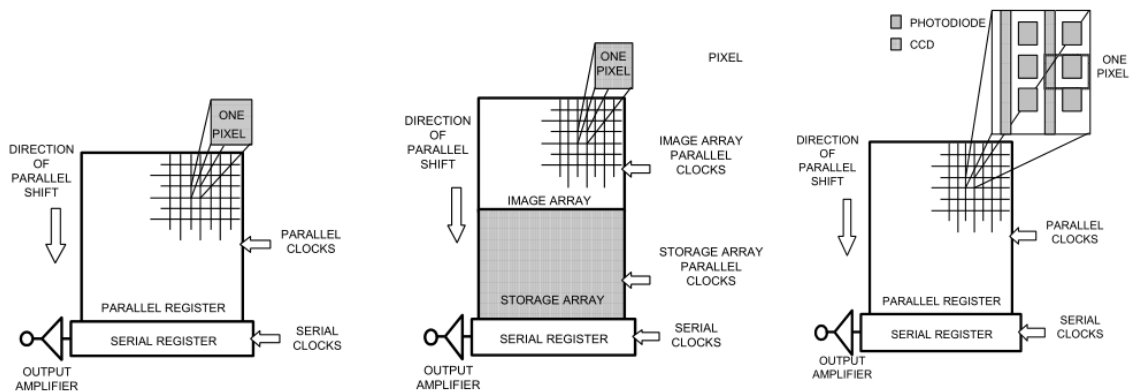
Riviskannerin rakenne koostuu useasta vierekkäin rivissä olevista pikseleistä. Tällöin kuva voidaan ottaa rivi kerrallaan liikuttamalla sensoria yhden akselin mukaan. Kuvaamalla rivi kerrallaan kuvaus on paljon nopeampaa kuin pisteskannauksessa ja sensorin liikuttaminen on myös helpompi toteuttaa. Rakenne kuitenkin rajoittaa vaakaresoluutiota sensorin pikseleiden määrään. Riviskannerin hinta on myös suurempi monimutkaisemman rakenteen vuoksi. Riviskanneria käytetään esimerkiksi skannereissa ja kopiokoneissa. [4]

Kolmas rakenne on alueskanneri, joka koostuu kaksikulotteisesta pikseli matriisista. Rakenteen ansiosta koko kuva voidaan valottaa yhdellä kertaa. Alueskannerilla saavutetaan suurin kuvausnopeus, koska sensoria ei tarvitse fyysisesti liikuttaa. Huonoina puolina rakenteessa on yleisesti huonompi signaali-kohinasuhde ja riviskanneria suurempi hinta. Alueskanneri rakennetta käytetään yleensä esimerkiksi kameroissa. Eri rakenteiden toiminta on esitetty kuvassa 4. [4]



Kuva 4. Pisteskannaus, riviskannaus ja alueskannaus [2].

Alueskannaukseen perustuvissa CDD-sensoreissa pikseleiden varaus voidaan siirtää usealla eri tavalla ulostuloon. Nämä erilaiset arkkitehtuurit vastaavat erilaisiin käyttökohteisiin. Nykyään yleisimmin käytössä olevat arkkitehtuurit ovat Full-frame (FF), Frame-transfer (FT) ja Interline (IL) (Kuva 5.). [4]



Kuva 5. CCD-sensorien yleisimmät arkkitehtuurit: Full-frame, Frame-transfer ja Interline [2].

Yksinkertaisin arkkitehtuureista on Full-frame. Se koostuu rinnakkaisista CCD-siirtorekisteristä, sarjamuotoisesta CCD-siirtorekisteristä ja ulostulovahvistimesta. Kuva heijastetaan rinnakkaiselle siirtorekisterille, jossa MOS-kondensaattorit keräävät fotoneja ja muuttavat ne varauksiksi. Kerätyt varaukset siirretään rivi kerrallaan rinnakkain alas sarjamuotoiseen siirtorekisteriin, josta ne siirretään yksitellen ulostulovahvistimelle. Varauksen suuruus voidaan mitata ja digitoida ulostulosta. Tätä jatketaan kunnes kaikki rivit on digitoitu. Full-frame arkkitehtuurin ongelmaksi muodostuu rinnakkaisrekisterin käyttö samanaikaisesti valon havaitsemisessa ja varausten siirrossa. Koska MOS-kondensaattorit

keräävät fotoneita myös siirron aikana, kuva tahraantua lukuvaiheessa, jos sensori altistuu valolle. Kuvanlaadun säilyttämiseksi valotuksessa pitää käyttää mekaanista suljinta tai synkronoitua valaistusta. [4]

Frame-transfer arkkitehtuuri toimii lähes samalla tavalla kuin full-frame CCD, mutta siinä on lisäksi erillinen valolta suojattu varastoalue. Valotuksen jälkeen varaukset voidaan nopeasti siirtää rinnakkain fotoaktiiviselta alueelta varastoalueelle, josta varaukset voidaan siirtää hitaammin ulostuloon, ilman että kuvan laatu kärsii. Lisäksi samalla kun edellistä kuvaa luetaan varastosta, fotoaktiiviselle alueelle voidaan valottaa uusi kuva. Tämän takia frame-transfer arkkitehtuuri saavuttaa nopeamman kuvaus nopeuden kuin full-frame. Arkkitehtuuria voidaan käyttää myös ilman suljinta, koska varaukset voidaan siirtää valolta suojaan. Tällöin kuitenkin kuva voi tahraantua varastoon siirron aikana, mutta tahraantumisen on huomattavasti vähäisempää kuin full-frame CCDllä. [4]

Kolmas arkkitehtuuri on interline arkkitehtuuri, joka erottaa siirtorekisterit ja valoherkät osat. Full-frame ja frame-transfer arkkitehtuurit käyttävät samoja MOS-kondensaattoreita fotonien keräämiseen sekä varaustensiirtoon, mutta interline käyttää erillisiä fotodiodeja varausten keräämiseen ja valolta suojattuja siirtorekisterejä niiden siirtämiseen. Interlane arkkitehtuurissa jokainen pikseli koostuu fotodiodista ja sen vieressä olevasta vertikaalisesta siirtorekisteristä. Valotuksen aikana fotodiodit keräävät varuksia, jotka voidaan siirtää yhdellä kertaa vieressä oleviin siirtorekistereihin. Tämän jälkeen varausten siirtäminen ulostuloon tapahtuu samalla tavalla kuin muissakin arkkitehtuureissa. Kuten frame-transfer arkkitehtuurissa varaukset siirretään valolta suojaan, joten seuraavan kuva voidaan valottaa samalla, kun edellistä kuvaa luetaan. Etuna muihin arkkitehtuureihin nähden on varusten yhtäaikainen siirtäminen suojaan, jolloin kuva ei tahriinnu siirron aikana. Huonoina puolina arkkitehtuurissa on monimutkainen rakenne, joka lisää kustannuksia, sekä huonompi herkkyys, koska suojatut siirtorekisterit vievät tilaa fotoaktiiviselta alueelta. [4]

### 3 SUUNNITELU

Kameran suunnittelu aloitettiin selvittämällä projektin tavoitteet ja suunnittelua rajoittavat tekijät. Suunnittelun päätavoitteena oli tehdä CCD-teknologiaan perustuva kamera, joka voitaisiin sulauttaa osaksi jo kehitteillä olevaa soluanalysaattoria. Analysaattorissa kameran tarkoituksena oli ottaa näytteestä kuva, mistä voitaisiin digitaalisella analyysillä selvittää näytteessä olevien solujen määrä.

Tämän käyttötarkoituksen pohjalta kerättiin ominaisuudet, jotka kameran piti täyttää. Tärkeimpänä ominaisuutena oli yksinkertainen dataväylä kuvan siirtämistä varten, koska sen takia uutta kamera suunniteltiin. Dataväylää ei erikseen määritelty, mutta sen piti olla helposti sulautettavissa analysaattoriin, sekä riittävän nopea, jotta siitä ei muodostuisi pullonkaulaa analysoinnin nopeuteen. Kameran kuvausnopeudeksi vaadittiin vähintään yksi kuva sekunnissa, jotta kaikki soluanalyysit voitaisiin tehdä riittävän nopeasti. Sen piti myös sopia yhteen soluanalysaattorissa jo olevaan optiikkaan.

Lisäksi suunnittelussa haluttiin välttää tiettyjä komponentteja tuotannon ja kehittämisen helpottamiseksi. Erityisesti haluttiin välttää mikropiirejä, joiden koteloissa kontaktit olivat piirin alla, koska niiden testaus ja juottaminen on huomattavasti vaikeampaa kuin perinteisten jalallisten komponenttien. Toinen asia, jota haluttiin välttää, oli yli 100 MHz:n taajuudella toimivia signaaleja. Tätä suurempia kellotaajuuksia haluttiin välttää, jotta piirilevyä suunniteltaessa ei tarvitsisi miettiä siirtolinjoja ja heijastuksia. Matalat kellotaajuudet vähentävät myös sähkömagneettisia häiriöitä, jotka voisivat häiritä muita laitteita tai piirin analogisia osia.

Rakenteeltaan kamera haluttiin pitää mahdollisen yhtenäisen moduulina. Vaikka kamera sulautetaankin osaksi analysaattoria, on helpompaa, että kamera toimii myös itsenäisenä komponenttina. Tällöin kameraa voidaan kehittää erillään muusta laitteistosta ja tarvittaessa vaihtaa toiseen kameraan. Itsenäistä toimintaa varten kameran piti lisätä logiikkaa ohjausta varten, sekä muistia kuvan väliaikaiseen tallentamiseen. Sisäisen välimuistin avulla kuva voidaan ottaa etukäteen ja myöhemmin ladata analysaattorille.

Haluttujen ominaisuuksien keräämisen jälkeen pohdittiin, miten ne voitaisiin toteuttaa. Ensiksi tutkittiin erilaisia vaihtoehtoja yleisellä tasolla. Tutkimuksessa selvitettiin mitä osia kamera tarvitsee ja millaisia mahdollisia arkkitehtuureja suunnittelussa voidaan käyt-



tää. Tutkimuksen perusteella valittiin arkkitehtuuri kameraa varten, jonka jälkeen etsittiin sopivat komponentit suunnitelmaa varten.

Tutkimus aloitettiin selvittämällä millaisia osia kamera tarvitsee toimiakseen. Suunnitelma jaettiin viiteen osaan: CCD-kenno, AD-muunnos, ohjain, muisti ja ulkoinen liityntä. Kytkenän luonteen kannalta tärkein lohko oli kameran ohjain. Ohjaimen tehtävänä oli siirtää dataa eri lohkojen välillä sekä tuottaa tarvittavat ohjaus- ja kellosignaalit eri piireille. Muut lohkot piti sovittaa ohjaimen ja CCD-kennon mukaan.

### 3.1 Ohjain

Ohjaimen valinta aloitettiin tutkimalla, miten CCD-kennon ohjataan ja millaisia ratkaisuja ohjaamiseen on olemassa. Tämän perusteella päädyttiin pohtimaan kahta erilaista topologiaa. Ensimmäisenä vaihtoehtona oli mikrokontrollerin ja erillisen ajastinpiirin käyttäminen. Toisena vaihtoehtona oli käyttää ohjaukseen ohjelmoitavaa logiikkaa. Molemmilla ratkaisulla oli omat hyvät ja huonot puolet.

Mikrokontrolleriin pohjautuvassa vaihtoehdossa ideana oli käyttää kontrolleria ohjaamaan kameran toimintaa, sekä datan siirtämisessä AD-muunnokselta muistiin tai ulkoisen laitteen liitännään. Kontrolleri olisi lisäksi ohjannut ulkoista erillistä piiriä, joka olisi tuottanut CCD:n tarvitsemat ohjaussignaalit. Ohjaussignaalien tuottamiseen olisi voitu käyttää tarkoitukseen suunniteltuja piirejä, kuten VSP01M01 tai AD9925, jotka sisältävät ajastinpiirien lisäksi tarvittavat piirit CCD:n kuvasignaalin digitointiin.

Tämän ratkaisun ongelmaksi muodostuu nopeasti prosessorin sekventiaalinen ohjelman suoritus. Prosessoria käytettäessä tarvitaan digitoitun datan siirtämiseen, muistin osoitteen asettamiseen ja muistin lukemiseen useita ohjelmakäskyjä. Täten prosessorin kelloaajuus pitää olla moninkertainen verrattuna CCD-kennon pikselilukunopeuteen. Mikrokontrollerista olisikin tullut helposti pullonkaula kuvan lukemiselle, ellei siinä oltaisi käytetty suuria kelloaajuuksia. Etuna mikrokontrollerissa olisi ollut helppo keittäminen, koska niiden toiminnasta ja ohjelmoinnista löytyi paljon kokemusta ja taitoa.

Jotta prosessorin sekventiaalisesta suorittamisesta päästän eroon, pitää ohjaus toteuttaa logiikkaportteilla. Toisena vaihtoehtona olikin käyttää ohjauksessa ohjelmoitavaa logiikkaa, kuten FPGA-piiriä. Logiikkapireillä muistin ohjaus voidaan toteuttaa yksinkertaisesti multiplekserillä ja laskurilla. Muistin dataväylä voidaan kytkeä multiplekserin läpi AD-

muuntimeen ja ulkoiseen liitântään. Kun data luetaan AD-muuntimelta, sen ulos tuleva data on kytketty multiplekserin kautta muistin dataväylään. Data tallentuu muistiin, ja muistin osoiteväylään kytketty laskuri kasvaa yhdellä, jolloin seuraava näyte tallentuu seuraavaan muistipaikkaan. Muistin lukeminen tapahtuu samalla tavalla. Muisti kytketään multiplekserin kautta ulkoiseen liitântään, ja jokaisen luetun tavun jälkeen muistin osoitetta kasvatetaan yhdellä.

FPGA-piiriä avulla voidaan myös tuottaa tarvittavat kellosignaalit CCD-kennolle, muistille ja AD-muuntimelle. Käyttämällä ulkoista referenssikelloa ja FPGA-piirin PPLLä voidaan tuottaa tarkkaan sopiva pääkellotaajuus järjestelmän ajamiseen. Pääkellolla voidaan ajoittaa CCD-kennon ulostulopiiri, AD-muunnos ja muistipiiri. CCD-kennon eri vaiheet voidaan määrittää käyttämällä tilakonetta. Tilakoneen eri vaiheita ohjataan laskemalla pääkellon pulsseja.

Ohjelmoitavan logiikan käytön suurimpia etuja ovat sen joustavuus ja usean eri asian rinnakkainen suorittaminen. Piirit sisältävät useasti suuren määrän IO-nasuja, jotka toimivat piirin tulo- ja lähtönastoina. Tämän ansiosta FPGA-piireihin on helppo kytkeä useita ulkoisia piirejä rinnakkaisväylillä. Huonona puolena FPGA:n käytössä oli yrityksen kokemattomuus niiden käytöstä ja ohjelmoinnista.

### 3.2 Liitântä

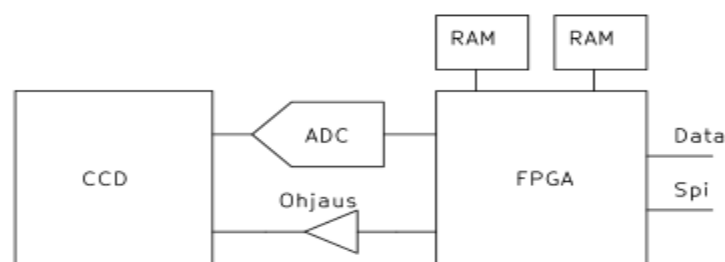
Oman kameran suunnittelun tärkein syy oli saada siihen liitântä, jolla se voidaan kytkeä helposti erillisen analysaattorin logiikkaan. Liitännän tarvitsi tukea vain tätä yhtä käyttökohdetta, eikä sen tarvinnut tukea jo olemassa olevia ratkaisuja tai standardeja. Se voitiinkin räätälöidä täysin omien vaatimusten mukaan. Liitännältä vaadittiin mahdollisuutta siirtää kuvadata analysaattorille, valita luettava muistialue, sekä kykyä valotuksen aloittamiseen ja valotusajan muuttamiseen. Ulkoiselle liitännälle ei kuitenkaan haluttu liikaa johtimia, joten väylän nopeuden ja leveyden välillä piti tehdä kompromissi.

Data haluttiin siirtää mahdollisimman nopeasti, mutta signaalien taajuudet haluttiin pitää pieninä, joten data väylässä käytettiin yksinkertaista rinnakkaisväylää. Rinnakkaisväylän lisäksi datan siirtämiseen tarvittiin kellosignaalia, jonka tahtiin dataa siirrettiin. Väylän leveys valittiin, niin että yhdellä kellojaksolla voidaan siirtää yksi sana. Tällöin yhdellä kellojaksolla voitiin lukea yksi muisti paikka ja muistin osoite voitiin vaihtaa seuraavaan. Erillistä osoiteväylää ei tarvittu, koska muisti voidaan lukea järjestyksessä sana kerrallaan.

Kameran valotusajan asettamiseen käytettiin SPI-väylää. Sen avulla voidaan helposti siirtää sarjamuotoista dataa neljää johdinta pitkin. Koska datan määrä on pieni, voidaan ohjauksessa käyttää sarjamuotoista väylää. Samaa väylää voidaan myös käyttää muistiosoitteen asettamiseen, kun muistista halutaan lukea tietty alue. Tarpeen tullen väylää voidaan käyttää myös muihin tarkoituksiin. Kahden väylän lisäksi liitännään lisättiin yksi signaali, jolla valotus aloitetaan.

### 3.3 Lohkokaavio

Kuvasta 7 nähdään, miten kameraa alettiin kehittää FPGA-piirin ympärillä. Ratkaisu on edellä mainitun mukainen, jossa FPGA hoitaa datan siirtämisen ja CCD-kennon ohjauksen. Kytkeyttäen kuitenkin päätettiin lisätä toinen muistipiiri kaksoispuskurointia varten. Kaksoispuskuroinnin ansiosta toinen muisteista voi olla kytkeytyneenä AD-muuntimeen kuvan tallentamista varten ja toinen ulkoiseen liitännään muistista lukemista varten. Tällöin voidaan tallentaa uutta kuvaa samaan aikaan, kun edellistä luetaan muistista ilman, että ne vaikuttavat toisiinsa mitenkään. Kun uusi kuva on tallennettu ja edellinen luettu, FPGA voi vaihtaa muistit. Nyt tallennettu kuva on ulkoisen liitännän käytössä, ja uusi kuva voidaan tallentaa juuri luettuun muistiin.



Kuva 7. Lähtökohta kameran suunnitteluun.

## 4 KOMPONENTIT

Suunnittelussa ja komponenttien valinnassa painotettiin erityisesti yksinkertaisuutta ja helppoa kehittämistä. Tämä lähestymistapa otettiin käyttöön, koska valmiiden tuotteiden myyntivolyymi on kohtuullisen pieni, jolloin suunnittelukustannukset ovat yleensä suuret tuotetta kohti. Kustannusten takia suunnittelu ja kehitystyö haluttiin pitää mahdollisimman lyhyenä.

### 4.1 CCD-sensori

Kameran toiminnan kannalta tärkein komponentti on CCD-sensori. Sopivan sensorin valitseminen onkin erittäin tärkeää hyvän kuvan saamiseksi. Sensorin rakenne ja toiminata määrää pitkälti muun tarvittavaan elektroniikka, joten komponenttien valinta aloitettiin etsimällä sopiva CCD-sensori.

Sopivan sensorin valintaan vaikutti eniten jo valmiiksi suunniteltu optiikka, johon sensorin piti sopia. Valmis optiikka koostui automaattisesta tarkennuksesta ja nelinkertaisesta zoomista. Kuvattavaksi alueeksi oli valittu  $4 \times 4$  mm, joten sensorin aktiivisen alueen piti olla noin  $16 \times 16$  mm, jotta koko kuva-ala saadaan kuvattua. Kennon resoluutioksi haluttiin vähintään 4 Mpx, jolloin pienimmätkin solut erottuvat kuvasta.

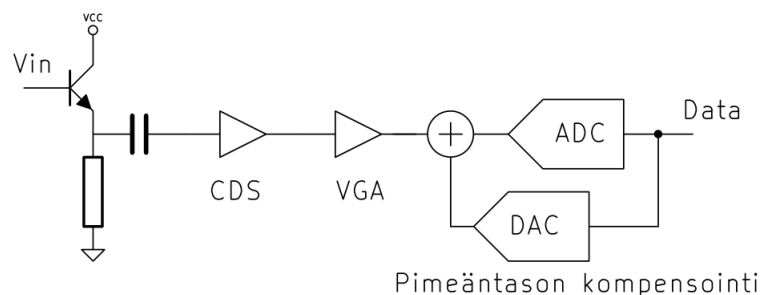
CCD:ksi valittiin Truesense imagingin tuottama KAI-04022 mustavalkokenno. Se sisälsi kaikki kennolta vaadittavat parametrit. Toisena vaihtoehto oli e2v technologiesin tekemä ccd42-40-kenno, mutta tämän kennon pinta-ala oli liian suuri optiikkaa varten, jolloin suuri osa kuvata olisi mennyt hukkaan.

KAI-04022:n kenno on rakennettu interline-arkkitehtuurilla, ja siinä on vaaka- ja pystytasossa 2048 aktiivista pikseliä. Kennon aktiivisen alueen koko oli  $15,15 \text{ mm} \times 15,15 \text{ mm}$ , joka sopii laitteen optiikkaan erittäin hyvin. Maksimi lukunopeus piirillä oli 40 MHz:ä. Lisäksi se sisälsi elektronisen sulkimen, jonka avulla voidaan toteuttaa erittäin tarkka valotusaika. [6]

## 4.2 Signaalin digitointi

Koska CCD on pohjimmiltaan analoginen laite, pitää sen tuottama signaali digitoida ennen kuin kuvaa voidaan käsitellä digitaalisesti. Digitointi voidaan tehdä normaalilla analogidi-gitaalimuuntimella, mutta parhaan kuvanlaadun takaamiseksi signaalia pitää käsitellä ennen digitointia. Käsittelemällä signaalia analogisena siitä voidaan poistaa häiriöitä ja samalla taataan paras dynamiikka AD-muuntimelle. Kytkennän analogiaosuuteen on muutenkin tärkeää keskittyä, sillä se määrää suurimaksi osaksi kuvan laadun. Se myös asettaa monia haasteita tarkkuuden, korkeiden jännitteiden ja nousunopeuksien suhteen.

Hyvän dynamiikan ja häiriöttömän signaalin saavuttamiseksi CCD:n signaalin digitointi vaatii useita vaiheita. Kuvasta 8 nähdään lohko-kaaviotasolla, mitä hyvään AD-muunnokseen tarvitaan. Vasemmalta oikealle lueteltuna tarvittavat osat ovat puskurivahvistin, tasavirtasulku, CDS (Correlated Double Sampler), säädettävä vahvistin (VGA), pimeäntason kompensointi ja AD-muunnin. [7]

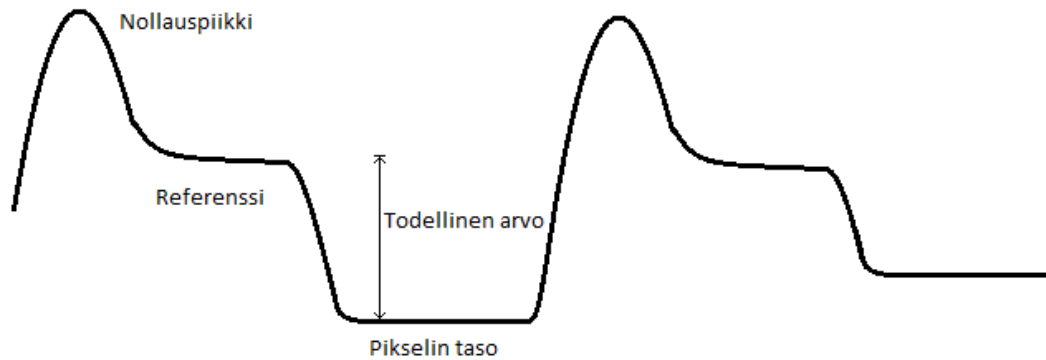


Kuva 8. Tyypillinen kytkentä CCD:n signaalin digitointiin.

Puskurivahvistimen tarkoitus on estää CCD:n ulostulon turha kuormitus. Yleensä vahvistimena toimii yksinkertainen emitteriseuraaja. Puskuroinin jälkeen signaalista pitää poistaa tasajännitekomponentti, koska se on useasti liian suuri lopulle signaalin prosessoinnille. Tasajännite poistetaan sarjaan kytketyllä kondensaattorilla, minkä jälkeen referenssitaso palautetaan uudelle alemmalle tasolle. Uusi referenssitaso tuotetaan kytkemällä kondensaattorin toinen puoli referenssijännitteeseen hetkeksi ennen näytteenottoa. [7]

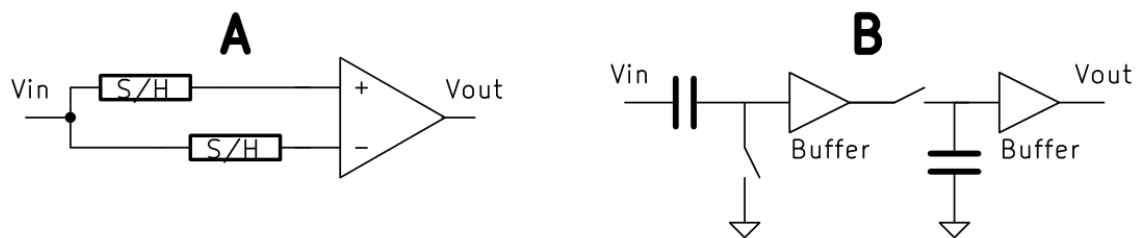
Tässä vaiheessa kun signaalin taso on laskettu sopivammalle tasolle, se voidaan digitoida tai sitä voidaan vielä käsitellä analogisesti, jolloin saavutetaan parempi dynamiikka. Tärkeimpänä tapana parantaa dynamiikkaa on *kTC*-kohinan eliminoiminen. *kTC*-kohina voi-

daan poistaa signaalista esimerkiksi CDS-piirillä. CDS:n idea on ottaa signaalista kaksi näytettä. Ensimmäinen näyte otetaan kun signaali on referenssitasossa kelluvan diffuusiinollauksen jälkeen. Toinen näyte otetaan signaalista, kun varaukset on siirretty diffuusiinon ja signaali vastaa varausten määrää. Laskemalla näytteiden erotus saadaan signaalin todellinen arvo, koska yhteismuotoinen häiriö kumoutuu. Kuvassa 9 on esimerkki CCD-kennolta tulevasta signaalista. [8]



Kuva 9. Esimerkki CCD:n signaalista kahden pikselin ajalta.

CDS voidaan toteuttaa usealla eri tavalla. Kuvassa 10 on esitetty kaksi esimerkkikytkentää. A-versio toimii kahdella näytteenottopiirillä, jotka ottavat signaalista näytteen eri aikoihin. Ensimmäinen näyte otetaan referenssitasosta ja toinen signaalista. Operaatio vahvistin laskee näytteistä erotuksen, joka vastaa todellista signaalia. [8]



Kuva 10. Kaksi tapaa toteuttaa CDS.

B-versio käyttää hyväkseen tasavirtasulussa käytettyä kondensaattoria. Kondensaattorin toinen puoli asetetaan nollatasoon kytkimellä, kun CCD:ltä tuleva signaali on referenssitasossa. Kun kytkin avataan, kondensaattorin varaus pysyy vakiona, koska se on kytketty ainoastaan vahvistimen korkeaimpedanssiseen tuloon. Koska varaus pysyy vakiona, myös kondensaattorin jännite pysyy vakiona. Tällöin vahvistimen puolella signaalin tasajännite-taso on nollatasossa, ja vain tulosignaalin muutokset vaikuttavat siihen. Koska vahvistimen puolelle pääsee vain signaalin muutos,  $kTC$ -kohina kumoutuu. [3]

Kun  $kTC$ -kohina on poistettu, signaali vahvistetaan niin, että sen suurin mahdollinen jännitetaso vastaa AD-muuntimen referenssijännitettä. Tällöin muunnokseen saadaan paras mahdollinen dynamiikka. Signaalista voidaan vielä kompensoida analogisesti pimeän taso pois, jolloin voidaan saada hieman lisää dynamiikkaa. Lopuksi analoginen signaali muutetaan digitaaliseksi. [7]

CCD:n signaalin digitointiin tarvittavat osat ovat yleensä samat riippumatta kennosta tai käyttökohteesta. Tämän takia piirivalmistajat ovatkin kehittäneet juuri tähän tarkoitukseen soveltuvia piirejä. Piireihin on yleensä integroitu tarvittavat vahvistimet, CDS, pimeätason kompensointi ja AD-muunnin. Ne voivat myös sisältää useampia kanavia, värisävyn korjaimia ja signaaligeneraattoreita tuottamaan kennon ohjaussignaalit. Yleensä onkin helpompi käyttää valmista piiriä erilliskomponenttien sijaan. [8]

Edellä mainittujen etujen takia tässäkin työssä päädyttiin käyttämään valmista piiriä. Aluksi piti kuitenkin määritellä piiriltä vaadittavat ominaisuudet. Kuvauksessa haluttiin käyttää suurinta mahdollista dynamiikka eli fotodiodien maksimivaraukseksi valittiin 40 000 elektronia. Tällöin saavutetaan 72 dB:ä dynamiikka. Tarvittava erottelukyky AD-muunnosta varten saadaan laskettua kaavasta:

$$SNR = 20\log(2^Q),$$

jossa  $SNR$  on signaali-kohinasuhde ja  $Q$  tarvittava määrä bittejä. 72 dB dynamiikka varten tarvittaisiin siis vähintään 12-bittinen AD-muunnos. 40 000 elektronin kapasiteetin käyttö tarkoittaa myös, että ulostulo tulee vaihtelevaan 1 280 mV ja että maksimipikselikellotaajuus on 20 MHz. [6] [9]

Annettuihin kriteereihin sopivia piirejä löytyi vain yksi: Analog Devicesin ADDI7100. Piiri pystyy tekemään tarvittavan 12-bittisen AD-muunnokseen maksimissaan 45 MHz:n nopeudella. Maksimisignaalin taso on 1,4 V, mutta tällöin joudutaan käyttämään sisäistä 3 dB:n vaimennusta.

Analog Devices tuottaa myös kahta muuta mahdollista piiriä, jotka eivät kuitenkaan pysty CCD:n maksimilukunopeuteen. AD9822 ja AD9826 pystyvät vain 12,5 MHz:n lukunopeuteen. Molemmat piirit ovat kolmekanavaisia, mutta niitä voidaan käyttää myös yksikanavaisina. Ne sisältävät myös tarkemmat AD-muuntimet. AD9822 on 14-bittinen ja AD9826 on 16-bittinen.

### 4.3 Ohjaus

Kuten aiemmin mainittiin, CCD-piirejä ohjataan muuttamalla varauksia sisältävien MOS-kondensaattorien jännitetasoja. Tämän rakenteen takia CCD-piirin ohjauksen suunnitteluun pitää kiinnittää erityisesti huomiota. Useiden eri jännitetasojen sekä kapasitiivisesta kuormasta johtuvien piikkivirtojen takia signaalien ohjaamiseen tarvitaan erillisiä ajuri-piirejä.

Kapasitiivinen kuorma aiheuttaa myös ohjaavan komponentin sisäisen resistanssi kanssa navan, joka pidentää signaalin nousuaikaa. Nousuaika voidaan laskea kaavasta

$$t_r \cong 0,35 \times 2\pi RC .$$

Jotta ohjaussignaalien nousuajat eivät venyisi liian pitkiksi, pitää piirin aiheuttama  $RC$ -vakio saada riittävän pieneksi. Koska kuorman kapasitanssi on vakio, on sarjaresistanssi ainoa asia johon voidaan vaikuttaa. Johtamalla edellisestä kaavasta resistanssin maksimi arvo saadaan kaavasta:

$$R < \frac{t_r}{2,197 \times C}. [10]$$

KAI-04022:ssa vertikaalisen siirtorekisterin maksimi nousuajaksi on annettu  $1 \mu\text{s}$  ja kapasitanssiksi  $50 \text{ nF}$ , jolloin ohjaimen sarjaresistanssi saa olla maksimissaan  $9 \Omega$ . Horisontaalisella siirtorekisterillä sarjaresistanssi saa olla maksimissaan  $15 \Omega$ .

Pienet sarjaresistanssit aiheuttivat kuitenkin  $RC$ -piirissä suuria piikkivirtoja. Koska kondensaattorin lataus- ja purkuvirta ovat eksponentiaalisia, kondensaattorin läpi kulkeva virta on suurimmillaan, kun sen jännitteenmuutos on suurimmillaan. Kondensaattorin ylivaikuttavan jännitteen muuttuessa, ajan hetkellä nolla, se näkyy piirille oikosulkuna. Tällöin virtaa rajoittaa vain sarjaresistanssi. Piikkivirta voitiinkin laskea sarjaresistanssin ja jännitteen muutoksen avulla kaavalla:

$$I = \frac{U}{R}. [11]$$

Vertikaalinen siirtorekisterin signaalintasot ovat  $0 \text{ V}$ :a ja  $-9 \text{ V}$ :a, joten  $9 \Omega$ :n sarjaresistanssilla piikkivirta voi olla jopa  $1 \text{ A}$ :n. Horisontaalinen siirtorekisteri toimii puolta pienemmäl-



lä signaalintasolla ja sen sarjaresistanssi voi olla suurempi, mutta ohjaimen pitää silti kestää vähintään 300 mA.

Tarvittaviin rajoihin sopivaa ratkaisua lähdettiin etsimään valmiista ajuripiireistä. Ajuri olisi voitu tehdä myös erillisistä tehotransistoreista, mutta valmiit piirit tarjosivat yhdessä paketissa kaiken tarvittavan. Piireiksi valikoitui Maxim integratedin tekemät MAX4427- ja MAX4428 MOSFET-ajurit. Molemmat piirit sisälsivät kaksi vahvistinta, jotka kykenivät 1,5 A:n piikkivirtoihin. MAX4428:ssa toinen vahvistimista oli invertoitu, jonka avulla voitiin tehdä horisontaaliselle siirtorekisterille vastakkaisvaiheiset ohjaukset. Tyypilliseksi ulostuloresistanssiksi piireille oli ilmoitettu  $5 \Omega$ . Vertikaalista siirtorekisteriä ohjattaessa virtaa jouduttiin rajoittamaan ulkoisella vastuksella, jotta piikkivirta ei rikkoisi piiriä. [12]

#### 4.4 Muisti

Pakkaamattoman kuvadatan tallentaminen vaatii huomattavan määrän muistia. FPGA-piirit sisältävät itsessään vaihtelevan määrän muistia, mutta vain parhaimmat mallit sisältävät tarpeeksi muistia. Nämä mallit eivät kuitenkaan ole kustannustehokkaita, koska ne muilta osin yli mitoitettuja. Tämän takia päädyttiin käyttämään yksinkertaisempaa FPGA-piiriä ja erillistä muistia.

Muistia valittaessa tärkein kriteeri on tarvittavan tilan määrä. Tarvittava tilan määrä saadaan kertomalla tallennettavien pikselien määrä tarvittavalla bittitarkkuudella. Koska kennon resoluutio oli  $2048 \times 2048$ , ja AD-muunnoksessa tarvittiin vähintään 12 bittiä, saadaan tarvittavaksi muistin määräksi noin 50 Mb. Muistin koot ovat kuitenkin yleensä kahden potensseja, joten tarvittava muistin määrä oli 64 Mb. 64 Mb:n muistiin mahtuu myös tarvittaessa 16-bittinen pikselidata.

Toinen tärkeä kriteeri on muistityyppi. Koska kuva ei tarvinnut tallentaa pysyvästi, voitiin käyttää haihtuvaa muistia. Vaihto ehtoina oli siis SRAM eli staattinen RAM-muisti tai DRAM eli dynaaminen RAM-muisti. Vaikkakin dynaaminen muisti on huomattavasti edullisempaa ja sen kapasiteetti on suurempi, päädyttiin piirissä käyttämään staattista RAM-muistia. SRAM valittiin, koska sen ohjaamiseen käytettävä rajapinta on tyypillisesti yksinkertaisempi kuin DRAMilla, eikä se tarvitse säännöllistä muistin virkistämistä.

Valinta kriteereihin sopivia muisti-piirejä löytyi vain muutamia. Piiriksi valittiin lopulta Renesas Electronicsin valmistama R1WV6416R-muistipiiri, koska se oli ainoa komponent-

ti jota sai muussakin kuin BGA kotelossa. Käytännössä R1WV6416R ei ole todellista SRAMia, vaan pseudostaattista RAMia eli sisäisesti se on dynaamista muistia, mutta ulkoisesti se toimii SRAMin kaltaisesti. Siinä on myös 16-bittinen dataväylä, jolloin yksi pikseli voidaan tallentaa yhdessä kellojaksossa. Muistia valmistetaan kahdessa eri nopeusluokassa. Hitaampi muistipiiri pystyy lukemaan tai kirjoittamaan yhden 16-bittisen sanan 70 ns:ssa, kun taas nopeampi pystyy samaan 55 ns:ssa. Muistipiirin hitauden takia CCD kennon pikselikellotaajuudeksi voidaan valita korkeintaan 14 MHz tai 18 MHz, jotta kaikki data ehdittää kirjoittamaan muistiin. [13]

#### 4.5 FPGA

FPGA eli Field-programmable gate array on digitaalinen logiikkapiiri, jonka logiikka voidaan ohjelmoida. Se koostuu tuhansista yksinkertaisista loogisista elementeistä, jotka voivat toimia synkronisesti tai asynkronisesti. Nämä logiikkaelementit voidaan ohjelmoida toimimaan loogisina portteina tai kiikkuina. Yhdistämällä useita logiikkaelementtejä pystytään toteuttamaan monimutkaisempia logiikoita. [9]

Koska FPGA perustuu suoraan loogisiin elementteihin, eikä sekventiaaliseen ohjelman suorittamiseen, se toimii lähes aina nopeammin kuin mikroprosessori. Se pystyy myös suorittamaan montaa eri asiaa rinnakkain. Tämän takia FPGA-piirejä käytetään yleensä kohteissa, joissa tarvitaan yksinkertaista logiikkaa, rinnakkaista prosessointia ja nopeaa vasteaikaa. Lisäksi FPGA-piirit sisältävät usein paljon IO-jalkoja. [9]

Juuri näistä syistä laitteen ohjaukseen päätettiinkin käyttää FPGA-piiriä. CCD-kennon ja muistien ohjaus tarvitsevat vain yksinkertaista logiikkaa, mutta niiden pitää toimia samanaikaisesti. Mikroprosessorilla toteutettuna tämä vaatisi nopeaa kellotaajuutta, jota haluttiin välttää. FPGA sisältäisi myös muistien ja dataväylien tarvitsemat IO-portit.

Sopivaa FPGA-piiriä alettiin selvittää Alteran valikoimista. Alteran piirit haluttiin valita, koska siitä oli yrityksessä eniten kokemusta. Piiriä valitessa tärkeimmäksi kriteeriksi tuli IO-porttien lukumäärä. IO-portteja tarvittiin vähintään 142. CCD-kennon kellosignaaleja varten tarvittiin 6 porttia ja ADDI7100-piirin ohjaamiseen tarvittiin yhteensä 17 porttia. Lisäksi tarvittiin 1 portti näitä ohjaavaa kidettä varten. Muistipiirit vaativat 16 porttia datalle, 22 porttia osoitteille ja 2 porttia ohjaukselle. Koska muistipiirit laitettiin erillisille väylille, tarvittiin portteja yhteensä 80. Ulkoiselle liitännälle tarvittiin yhteensä 23 porttia.

FPGA:n konfigurointimuistia ja testausta varten käytettävää JTAG-liitäntää varten tarvittiin vielä 15 porttia.

Koska FPGA:ta ei haluttu BGA-kotelossa, kriteereihin sopivia piirejä oli vain muutamia. Parhaiten tarkoitukseen sopiva piiri oli Alteran Cyclone II sarjan EP2C5Q208. Se sisältää juuri tarvittavat 142 IO-porttia, jotka tukevat 3,3 V:n jännitettä. Piiri sisältää myös lähes 5 000 logiikkaelementtiä. Toisena mahdollisena vaihtoehtona on vanhemman Cyclone-sarjan EP1C6Q240, joka vastaa monelta osalta edellä mainittua. Suurin ero piirien välillä on EP1C6Q240:n suurempi IO-porttien määrä. Ylimääräisistä porteista voi olla hyötyä, jos kytkentään halutaan lisätä uusia ominaisuuksia. [14]

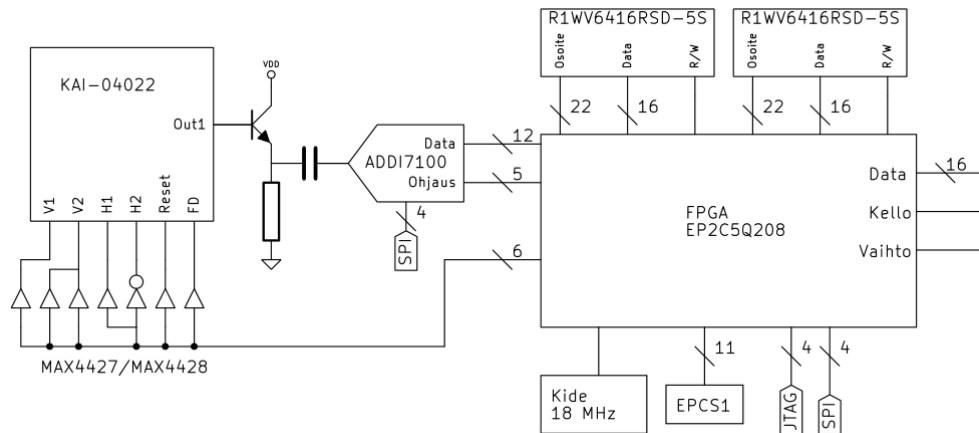
Alteran Cyclone II sarjan FPGA-piirit tallentavat logiikkaelementtien konfigurointidatan SRAM:iin. Koska SRAM on haihtuvaa muistia, FPGA pitää uudelleen ohjelmoida aina laitteen käynnistyessä. Ohjelmoinnin voi toteuttaa aktiivisesti, passiivisesti tai JTAG-liitännän kautta. JTAG ohjelmointi on hyödyllinen tuotteen kehitys vaiheessa, mutta valmiissa laitteessa ohjelma on haihtumattomassa muistissa, josta se luetaan FPGA-piirille. Muistin luku voidaan toteuttaa passiivisesti, jolloin esimerkiksi mikrokontrolleri lukee muistin ja kirjoittaa sen FPGA-piirille. Helpompi vaihtoehto on kuitenkin käyttää tähän tarkoitukseen suunniteltua konfigurointimuistia ja aktiivista ohjelmointia. Tällöin FPGA-piiri lukee itse ohjelman muistista käynnistyessään. [14]

EP2C5Q208 FPGA tarvitsee 1,3 Mb muistia konfiguraatiodatalle. Tarvittavan muistin määrää voidaan kuitenkin pienentää 35–55 % pakkaamalla sitä. Pakattu tieto tallennetaan konfigurointimuistiin, ja FPGA purkaa datan automaattisesti lukiessaan sitä. Pakkauksen ansiosta FPGA:n kanssa voidaan käyttää Alteran valmistamaa EPCS1 konfiguraatiomuistia, joka kapasiteetti on 1 Mb. [14]

#### 4.6 Kytkenäkaavio

Valittujen komponenttien perusteella päädyttiin kuvan 11 mukaiseen ratkaisuun. CCD-sensorin ohjaussignaalien puskurivahvistimina toimivat MAX4427- ja MAX4428-piirit. H1- ja H2-linjoja ohjataan yhdellä signaalilla MAX4428-piirin välityksellä. MAX4428 sisältää invertoivan ja ei-invertoivan vahvistimen, joten H1 ja H2 pysyvät aina vastakkaisissa vaiheissa. V2-sigaanli tarvitsee kaksi vahvistinta, jotta sen tarvitsema kolmetasoinen signaali

saadaan tuotettua. Muut signaalit tarvitsevat jokainen oman MAX4427-piirin, koska ne toimivat eri jännitetasoilla.



Kuva 11. Lopullinen kytkentä kameralle.

Sensorilta ulostuleva signaali vahvistettiin aluksi emitterinseuraajalla, jonka jälkeen signaali ohjattiin tasavirtasulun läpi AD-muuntimelle. ADDI7100 AD-muunnin teki tarvittavat vahvistukset, korjaukset ja näytteenotot. Piirin toimintaa ohjattiin FPGA:n tuottamilla kellosignaaleilla ja SPI-väylän avulla. Muunnoksesta saatu 12-bittinen data siirrettiin rinnakkaisväylää pitkin FPGA-piirille.

EP2C5Q208-piirin tehtävänä oli sitoa eri piirit yhteen ja tuottaa tarvittavat kellosignaalit niille. Pääkellona käytettiin 18 MHz:n oskillaattoria, jolla ohjattiin suoraan CCD:n pikselikelloa, AD-muuntimen näytteenottoa ja muistipiirejä. 18 MHz:n taajuus valittiin, koska se vastaa muistipiirien maksimi nopeutta. Muut kellosignaalit johdettiin pääkellosta.

## 5 CCD-KENNON OHJAUS

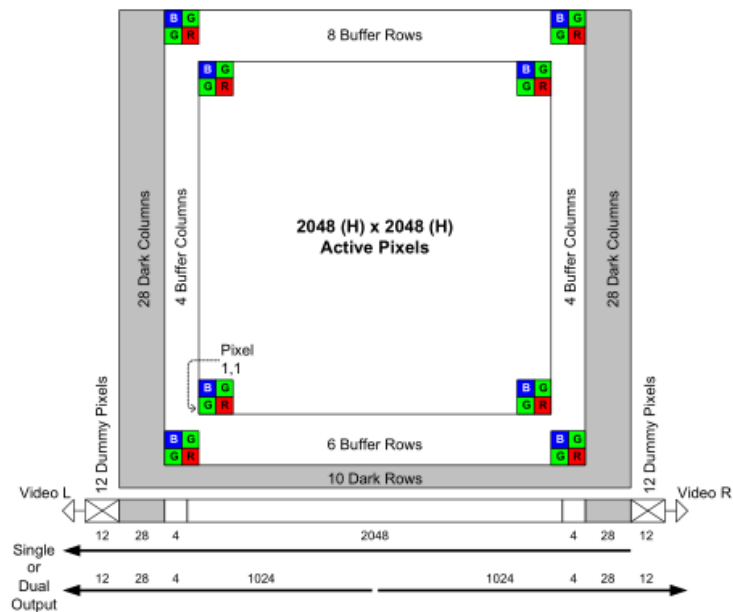
CCD-kennon siirtorekisterimäisen rakenteen vuoksi kennon ohjaus vaatii usein erikoisen ohjauksen. Kennon rakenteesta ja tekniikasta riippuen ohjukseen voidaan vaatia useita kellopulsseja vaaka- ja pystyrekistereitä varten, sekä mahdollisia ohjuksia elektroniselle sulkimelle ja ulostulopiirin nollaamiseen.

KAI-04022-kennoa voidaan ohjata usealla eri tavalla. Riippuen kellosignaaleista kenno voidaan käyttää lomitetussa tai lomittamattomassa tilassa. Kennossa on myös mahdollista käyttää kahta ulostuloa, jolloin kuvan siirtonopeus kaksinkertaistuu. Tässä työssä kuitenkin päätettiin käyttää lomittamatonta kuvausta yhdellä ulostulolla. Yhdellä ulostulolla pystytään siirtämään kahdeksan kuvaa sekunnissa, joka on reilusti yli vaaditun nopeuden. Lisäksi toinen ulostulo vaatisi toisen vahvistimen ja AD-muuntimen, jolloin komponenttien määrä kasvaisi turhaan. Lomittamaton kuvaus valittiin, koska se takaa parhaan kuvanlaadun. Tämän kappaleen tiedot pohjautuvat lähteeseen [6].

### 5.1 Kennon rakenne

KAI-04022-kenno koostuu aktiivisesta alueesta, jonka koko on 2048 x 2480 pikseliä. Aktiivista aluetta ympäröi pimennettyjä pikseleitä ja puskuripikseleitä (kuva 12).

Kennon jokainen rivi koostuu 2136 pikselistä. Ensimmäiset 12 pikseliä ovat tyhjiä, eivätkä pidä mitään varausta. Seuraavat 28 pikseliä ovat pimennetty. Niiden avulla pystytään määrittämään referenssiarvo pikseleille. Referenssiä ei suositella kuitenkaan otettavaksi reunimmaisilta pikseleiltä, koska niihin voi vuotaa valoa. Pimeiden pikselien jälkeen tulee neljä puskuri pikseliä, joiden varaus voidaan jättää huomioimatta. Näiden jälkeen tulee 2048 pikseliä varsinaista kuvaa. Lopuksi riviin tulee alkua vastaavat pikselit käänteisessä järjestyksessä.



Kuva 12. KAI-04022-kennon rakenne [6].

Riviä luettaessa kaikki pikselit lukuun ottamatta 12 viimeistä varauksetonta pikseliä pitää kellottaa piiristä ulos, koska aktiivisen alueen jälkeen tulevat puskuripikselit ja pimeät pikselit voivat sisältää varauksia. Jos varauksia ei pureta lukemalla, ne summautuvat seuraavaan riviin.

Pystysuunnassa kennossa on yhteensä 2062 riviä. Ensimmäiset 10 riviä ovat taas pimeitä pikseleitä. Näitä ei kuitenkaan voida käyttää referenssin määrittämiseen. Seuraavaksi tulee kuusi puskuririviä, joita seuraa aktiivisen alueen 2048 riviä. Lopussa on vielä kahdeksan puskuririviä.

## 5.2 Kennon tyhjentäminen

Ennen kuin valotus voidaan aloittaa, kaikki fotodiodit pitää tyhjentää vanhoista varauksista. Tämän voi tehdä kahdella tavalla: elektronisella sulkimella tai kellottamalla kuva normaalisti ulos. Molemmista ratkaisuista on hyötyjä ja haittoja.

Normaalissa toiminnassa fotodiodit keräävät valoa koko ajan. Kun varaus siirretään fotodiodista siirtorekisteriin, saadaan valoherkkä alue tyhjennettyä. Tämän jälkeen rekisteri voidaan tyhjentää kellottamalla varaukset normaalisti ulos välittämättä ulostulevasta datasta. Tällä aikaa fotodiodit ovat kuitenkin keränneet jo uutta varausta. Jos vaadittava valotusaika on tarpeeksi pitkä, voidaan rekisterin tyhjentämiseen mennyt aika laskea osana

valotusta. Jos valotusajan pitää olla lyhyempi kuin siirtorekisterin tyhjentämiseen menevä aika, tarvitaan joko mekaanista suljinta tai kuvaus pitää tehdä täysin pimeässä ympäristössä, joka valaistaa vain valituksen ajaksi.

Elektronisella sulkimella voidaan nimensä mukaisesti toteuttaa sulkimen toiminta täysin elektronisesti. Elektroninen suljin käyttää hyväkseen CCD-kennon hehkunestorakennetta. Normaalisti kennon substraatin jännite asetetaan valmistajan antamalle tasolle. Valmistaja ilmoittaa jokaiselle yksittäiselle kennolle optimaalisen jännitteen, jolla fotodiodien maksimi varaus on 40 000 elektronia. Tällöin saavutetaan suurin mahdollinen dynamiikka ilman hehkua. Jos kuitenkin substraatin jännite nostetaan 48 V:iin vähintään 4  $\mu$ s:ksi, kaikki fotodiodit tyhjenevät varauksestaan. Tämä ei kuitenkaan vaikuta siirtorekisterien varaukseen, joten ne on tyhjennettävä edellä mainitulla tavalla ennen fotodiodeja.

Vaikkakin elektronisella sulkimella voidaan toteuttaa tarkka valotusaika, on siinä myös huonot puolensa. Sen toteuttamiseen tarvitaan jännitelähteeltä yksi jännite lisää. Suuret ja nopeat jännitteen muutokset aiheuttavat paljon sähkömagneettisia häiriöitä. Lisäksi substraatin jännitteen nostaminen näinkorkealle tasolle voi aiheuttaa pysyvää vahinko kennolle, jos se altistuu samalla korkea intensiteettiselle valolle.

### 5.3 Valotus

Valokuvauksessa valotusaika on tärkeässä roolissa. Väärällä valotuksella kuvasta tulee joko ali- tai ylivalottunut. Molemmissa tapauksissa kuvan laatu kärsii. KAI-04022-kennossa valotusaika pystytään määrittelemään erittäin tarkasti. Valotusaika alkaa, kun kaikki fotodiodit ovat tyhjennetty lukemalla tai elektronisen sulkimen avulla. Välittömästi tämän jälkeen fotodiodit keräävät fotonien irrottamia elektroneja. Kun tarvittava valotusaika on kulunut, voidaan diodien varaus siirtää siirtorekisteriin. Kennon siirtorekisterit ovat valolta suojattuja, joten siirron jälkeen kuva pysyy muuttumattomana, vaikka aktiiviselle alueelle tulisikin valoa.

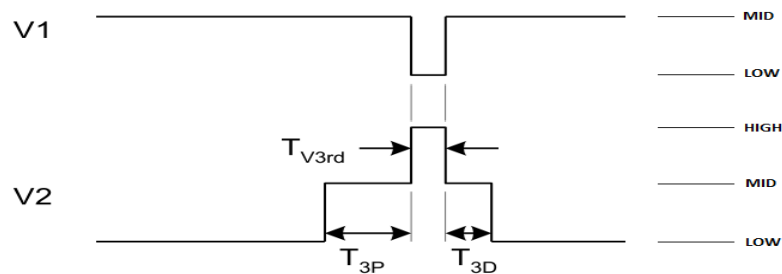
### 5.4 Vertikaalinen siirtorekisteri

KAI-04022:ssa vertikaalinen siirtorekisteri on kaksivaiheinen. Siinä on myös mahdollisuus ohjata parillisia ja parittomia rivejä erikseen, jolloin voidaan tuottaa lomitetun kuvan eri vaiheet. Lomittamattoman kuvan saamiseksi parilliset ja parittomat juovat yhdistetään

samaan vaiheeseen. Tällöin vaiheen 1 ( $V1$ ) muodistavat piirin jalat  $V1E$  ja  $V1O$  eli jalkanumerot 4, 5, 30 ja 31. Vaiheen 2 ( $V2$ ) muodostavat vastaavasti  $V2E$  ja  $V2O$  eli jalkanumerot 2, 3, 32 ja 33.

Vaihetta 1 ohjataan kahdella jännitetasolla. Keskitaso tarkoittaa 0 V ja matalataso on  $-9$  V. Vaihetta 2 ohjataan samoilla tasoilla, mutta lisäksi sitä voidaan ohjata korkealla tasolla eli  $+9$  V:lla.

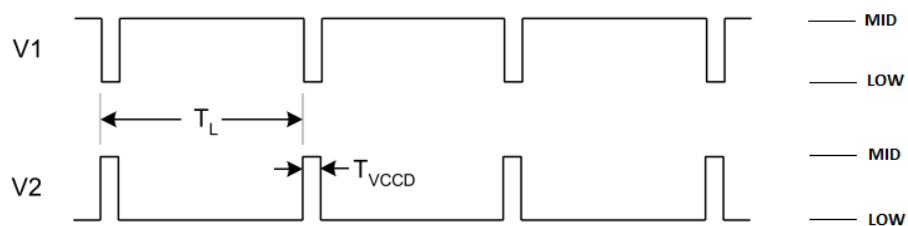
Vaiheen 2 korkeaa jännitettä tarvitaan varauksen siirtämiseen fotodiodeilta siirtorekisteriin. Korkean jännitteen avulla vaiheen 2 alle muodostuu tarvittavan suuri potentiaali kairo, jotta elektronit siirtyvät pois fotodiodilta. Kuva 13 selventää miten tämä siirto tehdään.



Kuva 13. KAI-04022 kennossa varaukset siirretään fotodiodeilta siirtorekistereihin korkealla ohjaussignaaliilla [6].

Siirto alkaa nostamalla  $V2$ -linja 0 V:iin eli keskitasolle, jossa sitä pidetään  $60 \mu\text{s}$  ( $T_{3P}$ ). Tämän jälkeen  $V2$  nostetaan 9 V:iin ja  $V1$  lasketaan  $-9$  V:iin. Tämä tila pidetään  $5 \mu\text{s}$  ( $T_{V3rd}$ ), jolloin varaukset siirtyvät fotodiodilta vaiheen 2 alla olevaan potentiaalikuoppaan. Lopulta varaus siirretään vaiheen 1 alle laskemalla  $V2$  0 V:iin  $20 \mu\text{s}$ :ksi ja lopulta  $-9$  V:iin.

Kun kuva on saatu vertikaaliseen siirtorekisteriin, se pitää siirtää horisontaalista siirtorekisteriä kohti. Siirto tapahtuu kuvan 14 mukaan. Jokainen rivi siirtyy askeleen kohti horisontaalista siirtorekisteriä aina, kun  $V2$  käy keskitasolla ja palaa takaisin matalaan tasoon. Pulssin kestoksi on määritelty  $1,5 \mu\text{s}$ :a ( $T_{VCCD}$ ).



Kuva 14. Vertikaalisen siirtorekisterin ohjaus KAI-04022 kennossa [6].

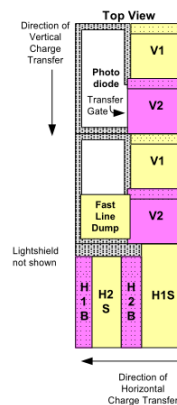


Jokaisella askeleella siirtorekisterin alin rivi siirtyy horisontaaliseen siirtorekisteriin. Tämän takia aina kun vertikaalinen siirto tapahtuu, pitää horisontaalisen siirtorekisterin olla pysäytettyinä. KAI-04022 antaa myös mahdollisuuden poistaa rivin horisontaaliseen siirtorekisteriin siirtymisen sijaan. Kun piirin jalka *FD* asetetaan 5 V:iin normaalin  $-9$  V:n sijaan, horisontaaliseen siirtorekisteriin siirtyvät varukset johdetaan maihin.

### 5.5 Horisontaalinen siirtorekisteri

Horisontaalinen siirtorekisteri on myös toteutettu kaksivaiheisena. Sitä voidaan ohjata kahdella tavalla riippuen miten vaiheet ovat kytketty piirin jalkoihin. Kytkenästä riippuen siirtorekisteri siirtää varukset joko yhteen tai kahteen ulostuloon. Yhtä ulostuloa käyttäessä vaiheeseen 1 (*H1*) kytketään jalat *H1SL*, *H1BL*, *H1SR* ja *H2BR*. Vaiheeseen 2 (*H2*) kytketään tällöin *H2SL*, *H2BL*, *H2SR* ja *H1BR*.

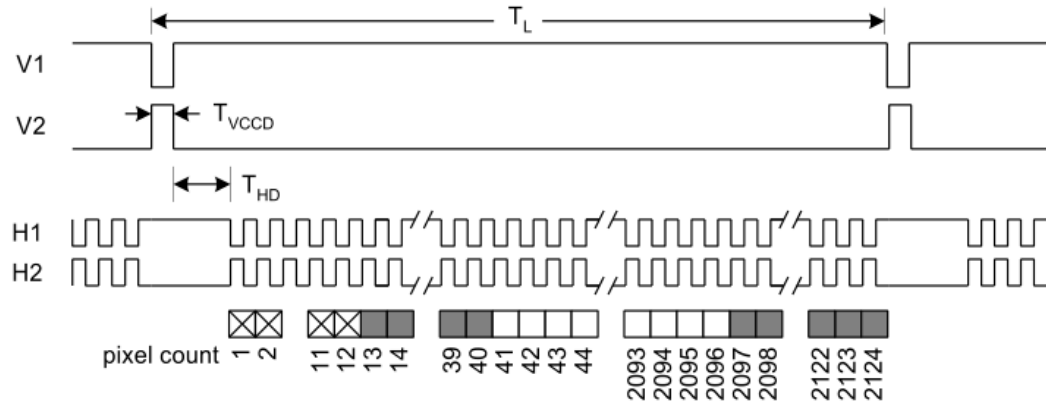
Kuten edellä mainittiin, siirto vertikaalisesta siirtorekisteristä horisontaaliseen tapahtuu vertikaalisen ohjauksen pulssilla. Tällöin vertikaalisen siirtorekisterin alimman rivin varaukset siirtyvät horisontaalisen siirtorekisterin *H1S*-kapasitanssin (kuva 15). Tätä varten *H1*:n pitää olla korkealla tasolla, jotta *H1S*:n alle muodostuu potentiaalikuoppa, johon elektronit siirtyvät. Siirto ulostuloa kohti tapahtuu kellottamalla *H1*- ja *H2*-linjoja.



Kuva 15. Vertikaalisen ja horisontaalisen siirtorekisterin liittymiskohta KAI-04022 kenossa [6].

*H1*- ja *H2*-linjat toimivat aina vastakkaisissa vaiheissa. Niiden jännitteet ovat korkealla 0 ja matalalla  $-4,5$  V:a. Kuvasta 16 näkee kuinka yksi rivi siirretään ulostuloon. Kun varaus siirretään horisontaaliseen siirtorekisteriin, *H1* ja *H2* ovat pysäytettyinä  $T_{VCCD}$  ja  $T_{HD}$  ajan verran eli vähintään  $3 \mu\text{s}$ :a. Tämän jälkeen *H1*- ja *H2*-linjoja voidaan kellottaa. Jokaisella

kellojaksolla yksi pikseli siirtyy ulostuloon. Kellojaksoja pitää olla tasan 2124, jotta kaikki rekisterit saadaan tyhjennettyä. Kun kaikki pikselit on siirretty ulos, voidaan siirtorekisteriin siirtää uusi rivi.



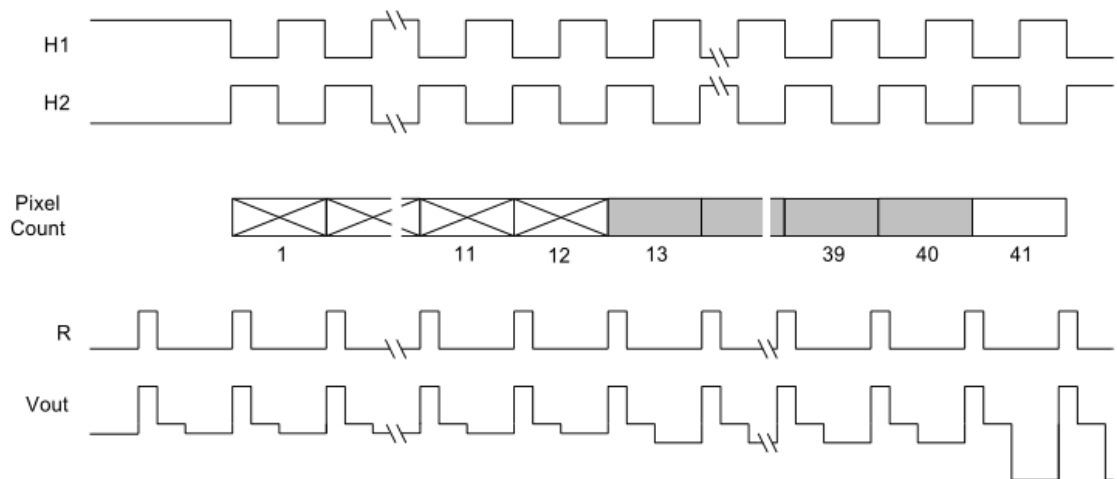
Kuva 16. Horisontaalisen siirtorekisterin ajoitus suhteessa horisontaaliseen siirtorekisteriin KAI-04022 kennossa [6].

## 5.6 Ulostulo

Viimeisessä vaiheessa horisontaalinen siirtorekisteri siirtää varauksen ulostulopiirille. KAI-04022:ssa ulostulopiiri koostuu kelluvasta diffuusiosta ja kolmesta läheseuraajasta. Ulostulopiirejä on kaksi, ja ne sijaitsevat horisontaalisen siirtorekisterin päissä.

Toimiakseen oikein ulostulopiiri tarvitsee useita esijännitteitä. Output gate (*OG*) muodostaa potentialivallin siirtorekisterin ja kelluvan diffuusin välille. Sen jännitteeksi pitää asettaa kiinteästi  $-2,0$  V. Diffuusion varauksen tyhjentämistä varten *RD* eli reset drain pitää asettaa  $12,0$  V:iin. Lisäksi lähteenseuraajat tarvitsevat käyttöjännitteeksi  $15,0$  V. Tämä pitää asettaa piirin *VDD* jalkaan.

Ulostulopiirin ohjaus toimii *H1*- ja *H2*-signaalien kanssa, mutta tarvitsee toimiakseen myös tyhjennyssignaalin (kuva 17). Tyhjennyssignaali *RL* on normaalisti  $-3,0$  V, mutta vähintään  $2,5$  ns:n pulssi  $7,0$  V:n jännitteellä tyhjentää diffuusion varauksen. Varus tyhjenetään aina kun *H1*-signaali lasketaan. Kun *H1*-signaali nostetaan ylös, varukset siirtyvät ulostulopiiriin, jossa varaus muutetaan jännitteeksi. Jännite on mitattavissa piirin jalasta *Vout*, kunnes *RL*-signaali tyhjentää varauksen.



Kuva 17. KAI-04022 kennon ulostulon ohjauksen ajoitus.

Ulostulopiiri on suunniteltu niin, että se muuttaa varauksen jännitteeksi  $31 \mu\text{V}/e^-$  suhteella. Tällöin 40 000 elektronin maksimi vastaisi 1 280 mV:n jännitettä. Piirin nousunopeus ei kuitenkaan riitä ajamaan näin isoa jännitettä 40 MHz:n taajuudella. Vaihtoehtoina on pudottaa maksimikellotaajuus 20 MHz:iin tai nostaa substraatin jännitettä niin, että fotodiodit eivät voi kerätä enempää kuin 20 000 elektronia.

Pikseleiden lukemista jatketaan, kunnes koko rivi on luettu, joka jälkeen siirrytään seuraavaan riviin. Tätä jatketaan, kunnes kaikki 2 062 riviä on luettu, minkä jälkeen kaikki siirtorekisterit ovat tyhjiä. Nyt kenno on suoraan valmis ottamaan uutta kuvaa. Uudessa kuvassa voidaan käyttää hyväksi lukemisen aikana kertynyttä valoa tai fotodiodit voidaan tyhjentää elektronisella sulkimella.

## 6 POHDINTA

Työn lähtökohtana oli selvittää, miten voitaisiin kehittää oma CCD-kamera sulautettua järjestelmää varten. Tarkoituksena oli selvittää, millaisilla erilaisilla ratkaisuilla ja komponenteilla kamera voitaisiin toteuttaa. Työn aikana pohdittiin useita erilaisia arkkitehtuureja ja tapoja toteuttaa kytkentä. Annetut reunaehdot kuitenkin rajoittivat paljon näitä vaihtoehtoja. Lopulta kuitenkin päädyttiin ratkaisuun, joka on mahdollinen toteuttaa ja täyttää kaikki annetut vaatimukset.

Valmista kameraa ei kuitenkaan päästy kokeilemaan eikä suunnitelman toimivuutta voitu todentaa aikarajoitusten takia. Myöskään FPGA-piirin ohjelmaa ei tämän työn laajuudessa käsitelty. Seuraava askel onkin rakentaa prototyyppi sekä ohjelmoida FPGA ohjaamaan kennoa työssä esitetyllä tavalla.

Tulevaisuudessa tuotetta voidaan kehittää käyttämällä FPGA-piiriä muuhunkin kuin ohjaukseen ja datan siirtoon. Piiriin voidaan ohjelmallisesti lisätä esimerkiksi automaattinen kalibrointi, komponenttien toiminnan tarkastus tai kuvan esikäsittelyä.

Komponenttien valinnassa suurin ongelma oli suuren datamäärän siirtäminen riittävän nopeasti. Varsinkin sopivan muistin löytäminen oli vaikeaa. Jos kytkennässä olisi voitu käyttää dynaamista muistia staattisen sijaan, muistin nopeutta ja kapasiteettia olisi voitu nostaa huomattavasti. Myös käyttämällä korkeataajuisempia sarjaväyliä rinnakkaisväylien sijaan olisi sopivien komponenttien löytäminen ollut helpompaa.

Sisällöltään työssä jouduttiin käsittelemään montaa eri aihealuetta. Vaikka työn keskipisteenä yritettiin pitää CCD, toimivaan kameraan tarvitaan paljon muitakin komponentteja. Suunnitelmassa tutkittiinkin laajasti osia ja komponentteja, joita toimivaan kameraan tarvitaan. Tämän takia yksittäisiin asioihin ei voitu syventyä. Suunnitelma sopiikin hyvin pohjamateriaaliksi muihin vastaaviin CCD-teknologiaan perustuvien laitteiden suunnitteluun.

## 7 YHTEENVETO

Tässä työssä tutkiin miten CCD-teknologiaan perustuva kamera voitaisiin rakentaa. Tutkimuksen selvitettiin, miten CCD-kennot toimivat ja mitä komponentteja CCD-kennon ohjauksessa tarvitaan. Tutkimuksen perusteella suunniteltiin kytkentäkaavio kameralle sekä etsittiin sopivat komponentit kytkentää varten. Suunnitelmassa otettiin myös huomioon komponenteille annetut rajoitukset, jotka johtuivat tuotantotekniikasta.

Tutkimuksen perusteella todettiin, että kamera voitiin rakentaa järkevästi annettujen reunaehtojen sisällä. Lopullisessa suunnitelmassa päädyttiin ratkaisuun, jossa kamerasiirton ohjauksen hoitaa Alteran Cyclone II -FPGA-piiri ja kuvakennona toimi TrueSense imagingin KAI-04022 CCD-kenno. Kuvan digitoinnista vastasi Analog Devicesin ADDI7100-piiri. Lisäksi kytkentään lisättiin 128 Mb staattista muistia datan väliaikaista tallennusta varten.

Työn tarkoituksena oli toimia pohjamateriaalina kamerasiirton suunnittelua varten, eikä sen laajuudessa voitu rakentaa prototyyppiä. Seuraava askel laitteen suunnittelussa onkin piirilevyn suunnittelu ja kokoaminen sekä FPGA-piirin ohjelmointi. Vasta tämän jälkeen päästään verifioimaan lopullinen suunnitelma.

Vaikkakin työ keskittyi suurelta osalta yhteen sovellukseen ja yhteen kennoon, monet keskeiset asiat ovat yleispäteviä. Työtä voidaankin helposti soveltaa myös muihin CCD-teknologiaan perustuviin laitteisiin.

## 8 LÄHDELUETTELO

- [1] M. Aula, "Integroidut CCD- ja CMOS-kuvasensorit," Turku, 2013.
- [2] X. Tiexi, X. Xianming ja L. Mingjin, "Design of FPGA Based on Linear Array CCD Driver Circuit," Guilin, 2009.
- [3] J. Janesick, Scientific charge-coupled device, The International Society of Optical Engineering, 2001.
- [4] Truesense imaging, 3 Elokuu 2012. [www-dokumentti]. Saatavilla: [http://www.truesenseimaging.com/component/docman/doc\\_download/16-ccd-fundamentals](http://www.truesenseimaging.com/component/docman/doc_download/16-ccd-fundamentals). [Haettu 15 Elokuu 2014].
- [5] A. J. Theuwissen, Solid-State Imaging with Charge-Coupled Devices, Hingham: Kluwer Academic Publishers, 1995.
- [6] Truesense imaging inc., *KAI-04022 image sensor*, 2012.
- [7] Analog Devices, Inc, *ADDI7100*, 2010.
- [8] E. Barnes, "Integrated Solutions for CCD Signal Processing," Analog Device, [www-dokumentti]. Saatavilla: [http://www.analog.com/library/analogdialogue/archives/32-1/signal\\_pro.html](http://www.analog.com/library/analogdialogue/archives/32-1/signal_pro.html). [Haettu 27 5 2014].
- [9] P. Horowitz ja W. Hill, The Art of Electronics, Cambridge University Press, 2015, s. 764 – 769, 899 –902.
- [10] A. Carlson, Communication Systems: An Introduction to Signal and Noise in Electrical Communication, McGraw-Hill, New York, 2002, s. 116 – 121.
- [11] R. Boylestad, Introductory Circiut Analysis, Pearson, New Jersey, 2010 s. 413 – 420.
- [12] Maxim Integrated, MAX4426/MAX4427/MAX4428, San Jose , 2006.

- [13] Renesas, 5 Heinäkuu 2009. [www-dokumentti]. Saatavilla: [http://documentation.renesas.com/doc/products/memory/rej03c0368\\_r1wv6416rds.pdf](http://documentation.renesas.com/doc/products/memory/rej03c0368_r1wv6416rds.pdf). [Haettu 15 Lokakuu 2014].
- [14] Altera, [www-dokumentti]. Saatavilla: [http://www.altera.com/literature/hb/cyc2/cyc2\\_cii5v1.pdf](http://www.altera.com/literature/hb/cyc2/cyc2_cii5v1.pdf). [Haettu 15 lokakuu 2014].