

Opinnäytetyö (AMK)  
Elektroniikan koulutusohjelma  
Elektroniikkasuunnittelu  
Syyskuu 2016

Joel Vilander

# PCI-KORTIN MUUNTAMINEN PCI EXPRESS -KORTIKSI



TURUN AMMATTIKORKEAKOULU  
TURKU UNIVERSITY OF APPLIED SCIENCES

OPINNÄYTETYÖ (AMK) | TIIVISTELMÄ

TURUN AMMATTIKORKEAKOULU

Elektroniikan koulutusohjelma | Elektroniikkasuunnittelu

Syyskuu 2016 | Sivumäärä: 40

Ohjaaja: Henry Gylen

Joel Vilander

## PCI-KORTIN MUUNTAMINEN PCI EXPRESS - KORTIKSI

Opinnäytetyön tarkoituksena oli suunnitella ja toteuttaa yritykselle PCI-väylään kytkettävän kortin tilalle jokin modernimpi vaihtoehto kuitenkin tekemällä uuden laitteen toiminnasta yhteensopiva kohdelaitteen kanssa. Kortin muuntaminen PCI Express -väylän kanssa yhteensopivaksi oli lopulta kaikkein miellyttävin ratkaisu.

Opinnäytetyössä perehdytään PCI- ja PCI Express -väylien toimintaan sekä elektroniikka- ja piirilevysuunnitteluun liittyviin asioihin.

ASIASANAT:

PCI, PCI Express, PCB design

BACHELOR'S THESIS | ABSTRACT

TURKU UNIVERSITY OF APPLIED SCIENCES

Elektroniikan koulutusohjelma | Elektroniikkasuunnittelu

September 2016 | Total number of pages: 40

Instructor: Henry Gylen

Joel Vilander

# CONVERTING A PCI CARD TO A PCI EXPRESS CARD

The purpose of this thesis is to design and implement an alternative solution for a PCI based addon card, without changing the operating principle of the original device. Redesigning the card to be compatible with PCI Express was the best solution.

The thesis focuses on the functionalities of PCI and PCI Express bus. The thesis also includes printed circuit board design.

KEYWORDS:

PCI, PCI Express, PCB design

# SISÄLTÖ

## KÄYTETYT LYHENTEET

<b>1 JOHDANTO</b>	<b>7</b>
<b>2 OPINNÄYTETYÖN LÄHTÖKOHDAT</b>	<b>8</b>
2.1 Peripheral Component Interconnect (PCI)	8
2.1.1 Toimintaperiaate	9
2.1.2 Signaalit	11
2.2 Peripheral Component Interconnect Express (PCIe)	14
2.2.1 Toimintaperiaate	15
2.2.2 Signaalit	17
2.3 Controller Area Network (CAN)	18
2.3.1 Toimintaperiaate	18
<b>3 UUELLEENSUUNNITTELU</b>	<b>20</b>
3.1 Siltapiirin valinta	20
3.1.1 Piirin tekniset ominaisuudet	20
3.1.2 Piirin implementointi	21
3.2 Piirikaavion suunnittelu	24
3.3 Piirilevyn suunnittelu	25
3.3.1 PCI-väylän implementointi	27
3.3.2 PCI Express -väylän implementointi	29
<b>4 TESTAUS</b>	<b>32</b>
4.1 Kortin testaus PC:ssä	32
4.2 Instrumenttitestaus ja B-revisio	34
<b>5 YHTEENVETO</b>	<b>35</b>
<b>LÄHTEET</b>	<b>36</b>

## KUVAT

Kuva 1. PCI-väylään kytkettävä näytönohjainkortti.	9
Kuva 2. Esimerkki PCI-implemентаatiosta [1].	10
Kuva 3. PCI-väylän signaalit [1].	11
Kuva 4. PCI Express -väylään liitettävä näytönohjain.	14
Kuva 5. PCI Express linkki [2].	15
Kuva 6. Tyypillinen PCI Express-väylän implementaatio emolevyllä [2].	16
Kuva 7. Kytkin [2].	16
Kuva 8. PCI Express -reunaliitin.	18
Kuva 9. CAN-node	19
Kuva 10. CAN-väylä.	19
Kuva 11. XIO2001 128 TQFP [4].	20
Kuva 12. Piirin fyysiset mitat [4].	21
Kuva 13. Siltapiirin implementointi [4].	22
Kuva 14. Siltapiirin pinnit ja signaalit [4].	23
Kuva 15. LT1963 säädettävä lineaariregulaattori [6].	24
Kuva 16. Matalaprofiilisen PCI Express -kortin mitat [3].	26
Kuva 17. Piirilevyn rakenne.	27
Kuva 19. Linjan impedanssin laskemiseen tarvittavat mitat [7].	28
Kuva 21. Differentiaalisen impedanssin laskeminen [7].	30
Kuva 22. Signaalien pituuseron hallinta.	30

## TAULUKOT

Taulukko 1. PCI-signaalit [1].	12
Taulukko 2. PCI Express -signaalit [2].	17
Taulukko 3. Laitteen ID valinta [4].	33
Taulukko 4. Keskeytyspinnien toiminta ID:stä riippuen [5].	34

## KÄYTETYT LYHENTEET

PCI	Peripheral component interconnect
PCI Express	Peripheral component interconnect express
CAN	Controller area network
FPGA	Field programmable gate array
PROM	Programmable read-only memory
EEPROM	Electrically erasable programmable read-only memory
ENIG	Electroless nickel immersion gold
VLB	Vesa local bus

# 1 JOHDANTO

Opinnäytetyön tarkoituksena oli suunnitella ja toteuttaa yritykselle PCI-väylään kytkettävän kortin tilalle jokin nykyaikaisempi vaihtoehto kuitenkin tekemällä uuden laitteen toiminnasta yhteensopiva kohdelaitteen kanssa. Vaihtoehtoja oli useita kuten kokonaan uusilla komponenteilla toimivan kortin suunnittelu, USB- tai Ethernet -väylän avulla toimiva laite tai vanhan PCI-väylään sijoittuvan kortin muuntaminen PCI Express -väylän kanssa yhteensopivaksi.

Kokonaan uuden kortin suunnittelu olisi kortin elinkaaren kannalta kaikkein paras vaihtoehto. Iso miinus USB- tai Ethernet -väylien käyttämisessä olisi se, että vanhan kortin toimintaa ja ohjelmistoja ei pystyttäisi hyödyntämään kovinkaan paljoa. Jos päädyttäisiin muuntamaan vanha kortti PCI Express -väylän kanssa yhteensopivaksi, voitaisiin käyttää samoja komponentteja kuin vanhalla kortilla.

Kortin muuntaminen PCI Express -väylän kanssa yhteensopivaksi oli lopulta kaikkein mieluisin ja järkevin ratkaisu opinnäytetyöksi. Opinnäytetyötä aloittaessa oli perehdyttävä vanhan kortin toimintaan ja sisäistettävä se ennen kuin uuden kortin suunnittelua pystyi aloittamaan.

Opinnäytetyössä perehdytään PCI-, CAN- ja PCI Express -väylien toimintaan, elektroniikkasuunnitteluun, piirilevysuunnitteluun sekä prototyypin testaukseen.

## 2 OPINNÄYTETYÖN LÄHTÖKOHDAT

Opinnäytetyön lähtökohtana oli tutustua PCI-väylään kytkettävän kortin toimintaan. Korttia käytetään kommunikointivälineenä käyttäjän ja instrumentin välillä. Kortin avulla käyttäjä saa informaatiota instrumentissa olevilta muilta korteilta ja pystyy lähettämään niille informaatiota CAN-väylän avulla.

Kortti vaatii Windows-ajurit toimiakseen. Tämä yksityiskohta sekä kortin toimintaan perustuvat ohjelmistot rajoittivat uudelleensuunnittelua. Jos toiminta olisi muuttunut radikaalisti, instrumentin ohjelmistoa olisi pitänyt muuttaa sekä uudelleensuunniteltu laite olisi vaatinut uudet Windows-ajurit toimiakseen.

Kortin toimintaa testattiin erillisellä PCI-PCI Express -adapterikortilla. Testin perusteella käyttäjän ei pitänyt tehdä mitään muutoksia, jotta PCI-kortin toiminta oli sama kuin ilman adapterikorttia. Tästä rohkaistuneena päätettiin PCI-kortti suunnitella uudelleen PCI Express -väylän kanssa yhteensopivaksi lisäämällä komponentti PCI- ja PCI Express -väylän välille, joka hoitaisi väylien välisen kommunikaation.

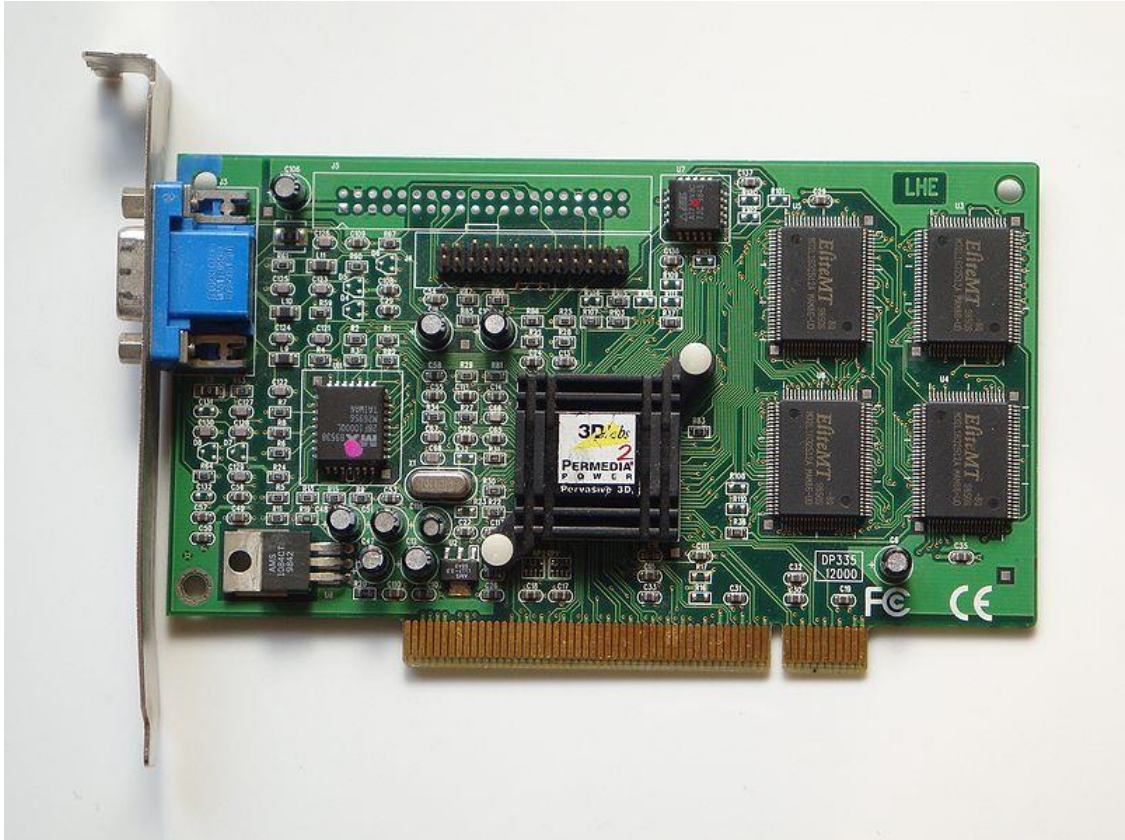
Uudelleensuunnittelua varten piti perehtyä PCI- ja PCI Express -väylien toimintaan sekä vanhan PCI-väylään kytkettävän kortin elektroniikkaan. Opinnäytetyön alussa perehdytään väylien toimintaan.

### 2.1 Peripheral Component Interconnect (PCI)

PCI eli Peripheral Connect Interface on tietokoneväylä lisälaitteiden liittämistä varten. Se kehitettiin vuonna 1992 hitaiden ISA (Industry Standard Architecture) ja VLB (Video Electronics Standard Association Local Bus) -liitäntäpaikkojen korvaajaksi. PCI-väylässä toimivat laitteet voivat olla integroituja emolevylle tai standardoituun liittimeen kytkettäviä lisäkortteja. Väylän seuraaja, Peripheral Component Interconnect Express kehitettiin vuonna 2004, ja PCI-väylä onkin enää käytössä pääasiassa vanhoissa tietokoneissa.



Tyypillisiä PCI-väylään kytkettäviä kortteja ovat näytönohjaimet (Kuva 1.), verkkokortit, äänikortit, modeemit, laajennuskortit USB:lle tai sarjaportteille, TV-kortit ja kovalevyn lukukortit.



Kuva 1. PCI-väylään kytkettävä näytönohjainkortti.

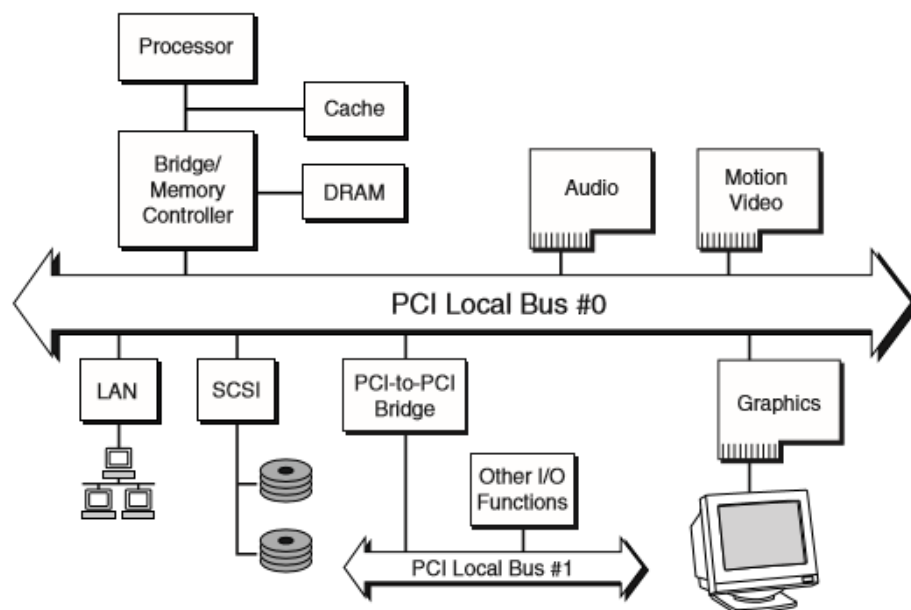
PCI-väylän ollessa yleisin tapa liittää lisäkortteja tietokoneelle myös suurin osa markkinoilla olevista korteista ja yritysten omaan käyttöön tarkoitetut kortit olivat luonnollisesti PCI-väylään sijoitettavia. Ensimmäinen versio kuluttajille suunnatusta PCI:stä toimi 5 V:n signaalitasolla ja 33 MHz:n kellotaajuudella. 1.0 versio PCI-väylästä oli tarkoitettu 32-bittiseksi, mutta 64-bittinen mahdollisuus oli myös olemassa. 2.0 versio PCI-standardista mahdollisti 3,3 V:n signaalitason ja versio 2.1 mahdollisti jopa 66 MHz:n kellotaajuuden [1].

### 2.1.1 Toimintaperiaate

Kuva 2 hahmottaa tyypillisen PCI-väylän implementaation emolevyllä. Kuvan 2 esimerkissä PCI-väylä on yhteydessä prosessoriin ja välimuistiin PCI-sillan avulla.

Tämä silta mahdollistaa pieniviiveisen polun prosessorilta PCI-väylään kytketyille laitteille. Prosessori voi käyttää suoraan muistiavaruuteen tai I/O-avaruuteen yhdistettyjä laitteita. Silta mahdollistaa myös suurella siirtonopeudella toimivan yhteyden PCI-isänniltä suoraan välimuistiin. Sillan tyypistä riippuen sillä voi olla myös muita lisäominaisuuksia, kuten "hot plugging" eli lisäkortin liittäminen ja havainnointi järjestelmässä silloinkin kun se on sähköistetty [1].

Kuvan 2 esimerkissä verkkokortti ja SCSI-väylät on integroitu suoraan emolevyille. Lisäksi PCI-väylässä on toinen PCI-silta, joka toimii isäntänä toiselle PCI-väylälle. Tämän lisäksi isäntäväylässä on 3 laajennuskorttipaikkaa, mihin on kytketty äänikortti, TV-kortti sekä näytönohjain [1].



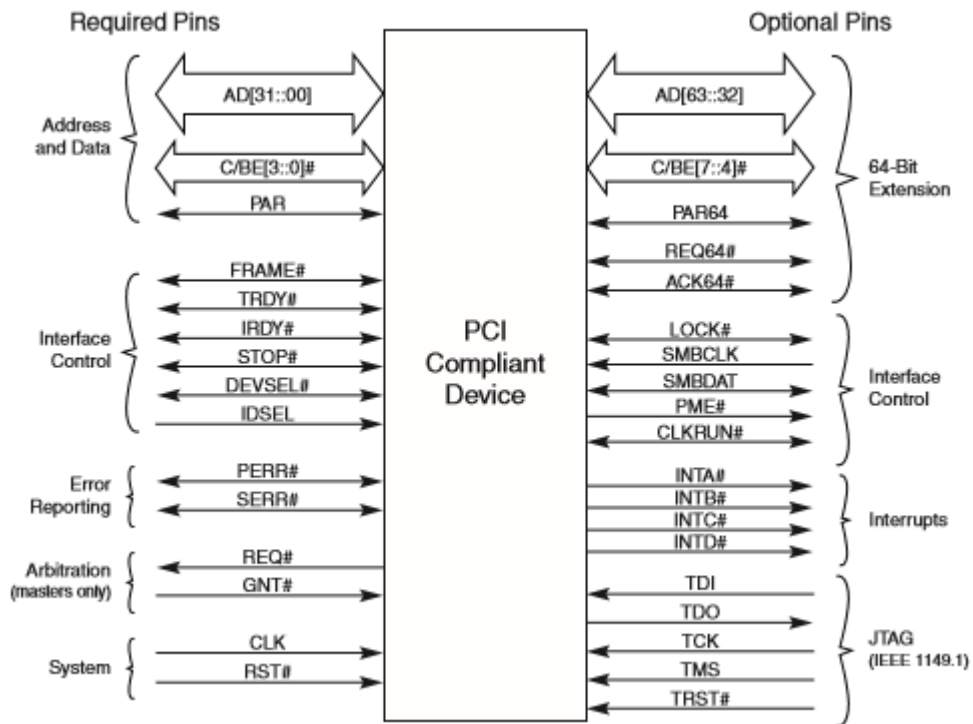
Kuva 2. Esimerkki PCI-implemantaatiosta [1].

Tyypillisessä PCI-väylän implementaatiossa on neljä lisäkorttipaikkaa. Lisäkortit kytketään emolevyllä olevaan naarasliittimeen kortin kullatulla reunaliittimellä. Reunaliittimessä on hahlo, jonka ansiosta korttia ei saa kytkettyä väärään liittimeen tai väärin päin.

Laajennuskortteja on neljänlaisia: pitkä, lyhyt, matalaprofiilinen ja lyhyt mutta määrittelemättömän korkea. Systeemien ei tarvitse tukea kaikkia korttityyppejä.

## 2.1.2 Signaalit

PCI-väylä vaatii minimissään 47 pinniä kohdelaitteelle ja 49 isäntälaitteelle toimiakseen. Signaalien toimintoja ovat osoitteet, kontrollointi, arbitraatio ja systeemin funktiot. Kuva 3 havainnollistaa PCI-väylän signaaleja [1].



Kuva 3. PCI-väylän signaalit [1].

PCI-väylän toiminnan kannalta vaaditut signaalit ovat vasemmalla ja lisäominaisuuksiin vaadittavat signaalit oikealla. Nuolen suunta osoittaa, onko kyseessä sisääntulo, ulostulo vai molempiin suuntiin toimiva signaali.

Taulukko 1 listaa signaaliryhmät ja niihin kuuluvat signaalit sekä niiden tärkeimmät toiminnot lyhyesti. Signaalit ovat rinnakkaisia kaikille PCI-väylässä oleville laitteille, ellei toisin mainita.

Taulukko 1. PCI-signaalit [1].

Ryhmä	Signaali	Toiminto
Systeemi	<i>CLK</i>	Sisääntulo jokaiselle PCI laitteelle. Melkein kaikki PCI signaalit samplataan kellon nousevalla reunalla. Tyypillisiä kellotaajuuksia ovat 33 MHz ja 66 MHz.
Osoite ja data	<i>RST#</i>	Käytetään tiettyjen rekisterien, sekvenssien ja signaalien ohjaamiseen hallittuun tilaan.
	<i>AD[31-0]</i>	Osoite ja data on multipleksattu samaan PCI pinniin. Osoite lähetetään ensimmäisen kellon aikana, kun <i>FRAME#</i> on aktivoitu.
	<i>C/BE[3-0]#</i>	Bus Command ja Byte Enable. Osoitevaiheen aikana määritetään komento ja datavaiheen aikana määritetään, missä tavulinjassa kuljetetaan merkityksellistä dataa. <i>C/BE[0]#</i> on vähiten merkitsevä.
Kontrolli	<i>PAR</i>	Pariteetti
	<i>FRAME#</i>	Aktiivinen, kun ilmoitetaan tulevasta datasiirrosta. Datan lähetyksen aikana aktiivinen. Kun <i>FRAME#</i> on epäaktiivinen, siirto on melkein valmis tai valmistunut.
	<i>IRDY#</i>	Ilmoittaa PCI isännän valmiudesta suorittaa datavaihe.
	<i>TRDY#</i>	Ilmoittaa PCI laitteen valmiudesta suorittaa datavaihe.
	<i>STOP#</i>	PCI laite keskeyttää käynnissä olevan siirron tämän signaalin avulla.
	<i>LOCK#</i>	-
	<i>IDSEL</i>	Käytetään laitteen identifioimiseen. Jokaisella laitteella on oma <i>IDSEL</i> signaali.
<i>DEVSEL#</i>	Kohdelaite ilmoittaa isännälle olevansa tulevan datan kohde.	

(jatkuu)

Taulukko 1 (jatkuu).

Ryhmä	Signaali	Toiminto
Arbitraatio	<i>REQ#</i>	Laite ilmoittaa isännälle haluavansa käyttää väylää. Jokaisella laitteella on oma REQ# signaali.
	<i>GNT#</i>	Isäntä ilmoittaa laitteelle, että se on saanut luvan käyttää väylää. Jokaisella laitteella on oma GNT# signaali.
Virheraportointi	<i>PERR#</i>	Pariteettivirhe.
	<i>SERR#</i>	Systeemivirhe.
Keskeytys	<i>INT[A-D]#</i>	Keskeytyssignaalit.
Lisäsignaalit	<i>PRSNT[1-2]#</i>	Näiden signaalien avulla emolevylle ilmoitetaan, onko laajennuskorttipaikassa jotain liitettynä.
	<i>CLKRUN#</i>	-
	<i>M66EN</i>	Ilmoittaa laitteelle, onko käytössä 33:n vai 66 MHz:n kellotaajuus.
	<i>PME#</i>	Tehonhallintasignaali.
	<i>3.3Vaux</i>	Apujännite tehonhallintamoodissa.
64-bittiset	<i>AD[63-32]</i>	-
	<i>C/BE[7-4]#</i>	-
	<i>REQ64#</i>	Viestittää laitteille halukkuudesta lähettää 64-bittisenä.
	<i>ACK64#</i>	Laite viestittää isännälle, että se on valmis 64-bittiseen datasiirtoon.
	<i>PAR64</i>	64-bittinen pariteetti.
JTAG	<i>TCK</i>	Test Clock
	<i>TDI</i>	Test Data Input
	<i>TDO</i>	Test Data Output
	<i>TMS</i>	Test Mode Select
	<i>TRST#</i>	Test Reset

Kaikki kontrollisignaalit vaativat ylösvedon emolevyllä (ei laajennuskortilla), jotta varmistetaan vakaa arvo, kun mikään laite ei aja signaalia. Nämä signaalit ovat *FRAME#*, *TRDY#*, *IRDY#*, *DEVSEL#*, *STOP#*, *SERR#*, *PERR#*, *LOCK#*, *INTA#*, *INTB#*, *INTC#*, *INTD#*, *REQ64#* ja *ACK64#* [1].

## 2.2 Peripheral Component Interconnect Express (PCIe)

PCI Express eli Peripheral Component Interconnect Express on tietokoneväylä lisälaitteiden liittämistä varten. Se kehitettiin vuonna 2004 korvaamaan laajasti käytössä olleet PCI-, PCI-X- ja AGP-väylät. PCI Express on huomattavasti parempi kuin aiemmat väylät siirtonopeuden kannalta. Lisäksi väylässä data on sarjamuotoista verrattuna aiempien väylien rinnakkaismuotoiseen dataan. Tämän ansiosta PCI Express -väylä vaatii huomattavasti vähemmän I/O-pinnejä, minkä seurauksena reunaliittimen koko on huomattavasti pienempi. PCI Express 3.0 on uusin versio standardista, joka on tuotannossa massavalmisteisissa tietokoneissa.

Yleisimpiä lisäkortteja PCI Express -väylään ovat näytönohjaimet (Kuva 4.), flash muistit ja verkkokortit.

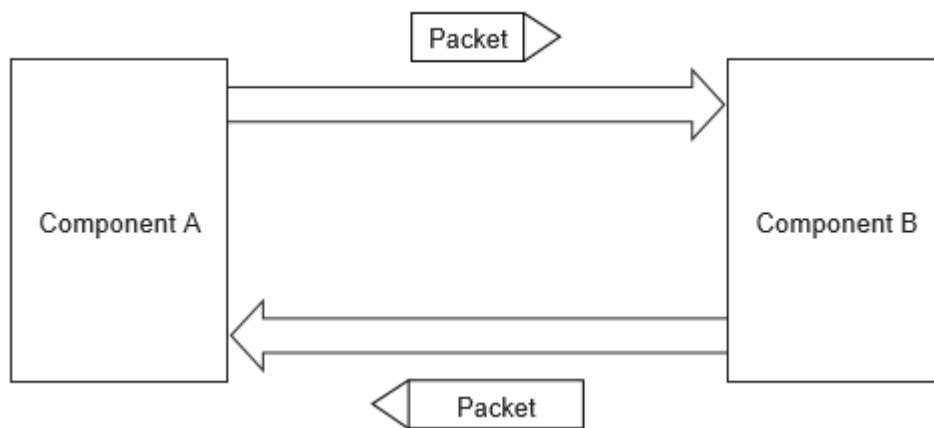


Kuva 4. PCI Express -väylään liitettävä näytönohjin.

PCI Express -väylää käytetään myös emolevyille integroitujen laitteiden datansiirtoon.

### 2.2.1 Toimintaperiaate

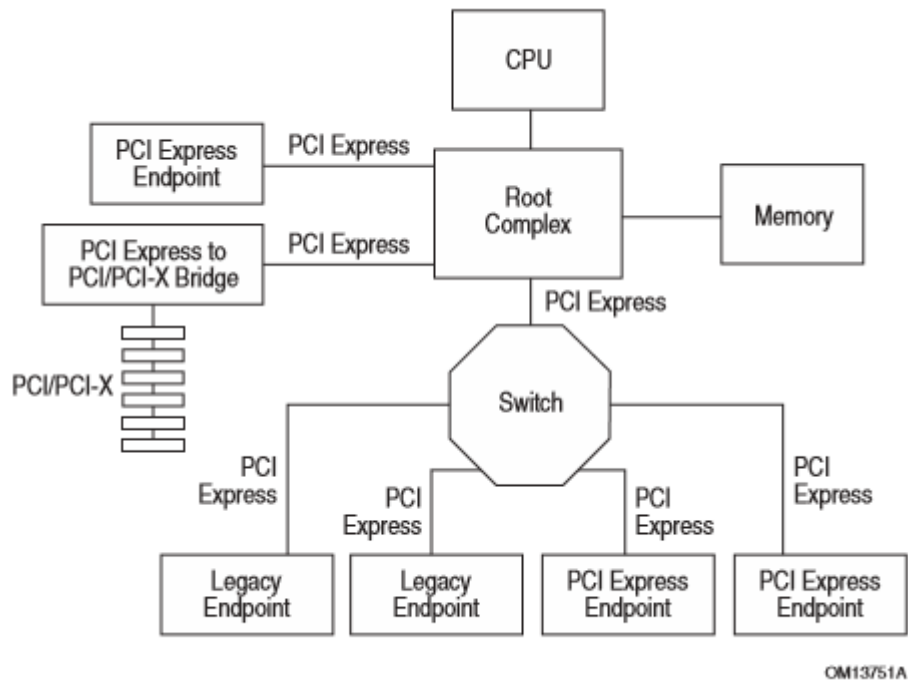
PCI Express -väylässä datansiirto tapahtuu kahden matalajännitteisen differentiaalisignaalin avulla: lähetyspari ja vastaanottopari (Kuva 5.). Tätä kutsutaan linkiksi. Linkin on tuettava vähintään yhtä kaistaa. Jokainen kaista sisältää yhden differentiaalisignaalin (lähetys ja vastaanotto). Suuremman kaistanleveyden mahdollistamiseksi linkki voi sisältää useita kaistoja. Linkit sisältävät yleisimmin 1,2,4,8 tai 16 kaistaa. Yksi kaista mahdollistaa 2,5 gigabitin siirtonopeuden molempiin suuntiin (ensimmäinen generaatio). Vastaavasti, 8 kaistaa sisältävä linkki mahdollistaa 20 gigabitin siirtonopeuden molempiin suuntiin [2].



Kuva 5. PCI Express linkki [2].

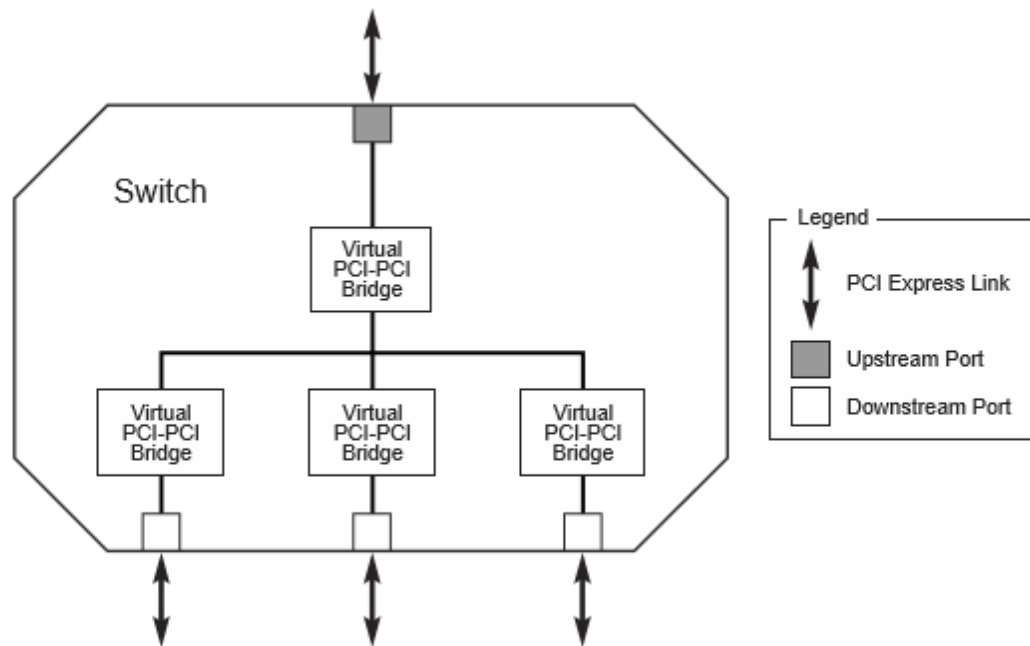
PCI Express -rakenne koostuu pisteestä pisteeseen kulkevista linkeistä, jotka yhdistävät komponentteja. Kuva 6 havainnollistaa tyypillistä PCI Express -rakennetta. Kuvassa on yksittäinen rakenne, jota kutsutaan hierarkiaksi [2].

PCI Express -rakenne koostuu juurikompleksista (Root Complex), monista päätepisteistä (I/O-laitteet), kytkimestä ja PCI Express – PCI/PCI-X -sillasta. Nämä kaikki komponentit on yhdistetty toisiinsa PCI Express -linkkien avulla [2].



Kuva 6. Tyypillinen PCI Express-väylän implementaatio emolevyllä [2].

Juurikompleksi yhdistää I/O-laitteet prosessorille ja muistille. Kuten kuvasta 6 käy ilmi, juurikompleksi tukee yhtä tai useampaa PCI Express -porttia. Kytkin on looginen kokoonpano, joka sisältää useita virtuaalisia PCI-PCI-siltoja (Kuva 7) [2].



Kuva 7. Kytkin [2].



## 2.2.2 Signaalit

Taulukko 2 listaa kontrollisignaalit sekä niiden tärkeimmät toiminnot lyhyesti.

Taulukko 2. PCI Express -signaalit [2].

Signaali	Toiminto
<i>REFCLK+</i>	Differentiaalinen kellosignaali (100 MHz).
<i>RECLK-</i>	Differentiaalinen kellosignaali (100 MHz).
<i>PERST#</i>	Ilmoittaa, että jännitelähde on toleranssien sisällä ja stabiili.
<i>WAKE#</i>	Optionaalinen signaali, jonka avulla voidaan aktivoida uudelleen referenssikellot ja jännitteet. Optionaalinen.
<i>3.3Vaux</i>	3,3 V:n apujännite.
<i>SMBCLK</i>	SMBus kellosignaali. Optionaalinen.
<i>SMBDAT</i>	SMBus osoite/datasignaali. Optionaalinen.
<i>TRST#</i>	JTAG-signaali. Optionaalinen.
<i>TCLK</i>	JTAG-signaali. Optionaalinen.
<i>TDI</i>	JTAG-signaali. Optionaalinen.
<i>TDO</i>	JTAG-signaali. Optionaalinen.
<i>TMS</i>	JTAG-signaali. Optionaalinen.
<i>PRSNT1#</i>	Lisäkortin tunnistussignaali.
<i>PRSNT2#</i>	Lisäkortin tunnistussignaali.

Taulukko 2 ei listaa lähetys ja vastaanottopareja. Listatut signaalit ovat kortin reunaliittimessä ensimmäisten 11 pinnin joukossa, paitsi *REFCLK*-signaalit, jotka ovat "signaalipuolella" reunaliittimen hahlon jälkeen (Kuva 8.).

Reunaliittimen pituus määräytyy siis kaistojen lukumäärän mukaan. Jos kortilla on esimerkiksi 4 kaistaa ja emolevyllä on vain x16-liittimiä, voidaan kortti kytkeä tällaiseen "väärän" mittaiseen liittimeen ja silti säilyttää täysi toimivuus.



Kuva 8. PCI Express -reunaliitin.

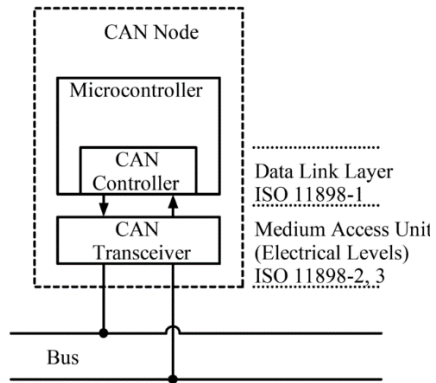
## 2.3 Controller Area Network (CAN)

CAN-väylä on automaatiöväylä, jonka avulla mikrokontrollerit ja laitteet voivat keskustella keskenään ilman isäntätietokonetta. CAN-väylän kehitys aloitettiin vuonna 1983. Protokolla julkaistiin virallisesti vuonna 1986. CAN-väylästä on julkaistu monta versiota, ja viimeisin niistä on vuonna 1991 julkaistu versio 2.0.

CAN-väylä on käytössä pääasiassa autoteollisuudessa. Sitä käytetään myös kenttäväylänä teollisuudessa halpojen kontrollerien takia sekä sen vikasietoisuuden vuoksi.

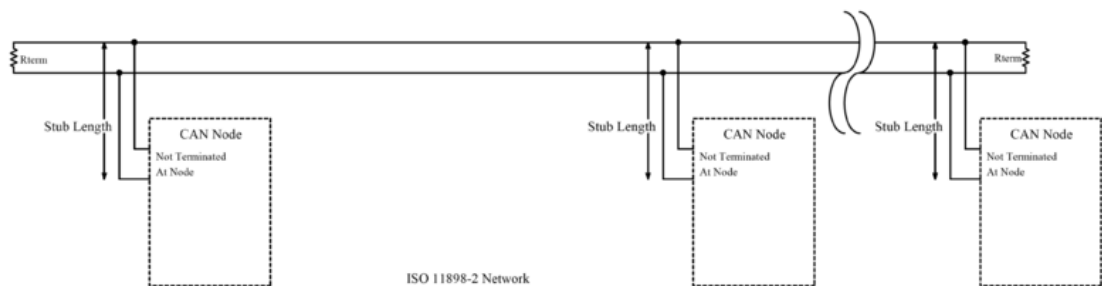
### 2.3.1 Toimintaperiaate

Controller area network on sarjadataan perustuva väylä, joka vaatii vähintään kaksi nodea kommunikointiin. Jokaisella nodella on vähintään (Kuva 9.) yksi mikroprosessori, jonka ohjelmisto päättää, mitä CAN-väylän informaatiolla tehdään, CAN-kontrolleri, joka voi lähettää ja vastaanottaa dataa CAN-väylässä (yleensä osa mikrokontrolleria), lähetin/vastaanotin (transceiver), joka muuntaa CAN-väylän jännitetasot kontrollerille sekä kontrollerin jännitetasot vastaavasti CAN-väylälle.



Kuva 9. CAN-node

Noden ominaisuudet voivat vaihdella yksinkertaisesta I/O-laitteesta tietokoneeseen, jossa on CAN-liitäntä ja siihen soveltuva ohjelmisto. Kaikki nodet on yhdistetty toisiinsa kaksinapaisella parikaapelilla (Kuva 10.). Kaapelin impedanssi on 120  $\Omega$  ja väylä on päätetty 120  $\Omega$  vastuksilla.



Kuva 10. CAN-väylä.

Jokainen node pystyy lähettämään ja vastaanottamaan viestejä, mutta ei samanaikaisesti. CAN-väylän viesti koostuu pääasiassa ID:stä (tunniste), joka ilmoittaa viestin prioriteetin, sekä kahdeksasta databitistä. Viesti sisältää myös muita tunnistetietoja. Viesti lähetetään sarjamuotoisena, ja jokainen node voi vastaanottaa sen. Viestin ID ilmoittaa, mille nodeille viesti on tarkoitettu.

CAN-väylälle ei ole olemassa virallista liitintyyppiä, mutta yleisimmin käytössä oleva liityntä on 9-pinninen D-liitin. Tässäkin liittimessä vain 4 pinniä on käytössä. Tästä johtuen laitteet, jotka käyttävät CAN-väylää, käyttävät yleensä omaan käyttöönsä soveltuvaa johdotusta ja liitäntää.

## 3 UUDELEENSUUNNITTELU

### 3.1 Siltapiirin valinta

Vanhan kortin toimintaan perehtymisen jälkeen oli aika valita PCI Express - PCI siltauksen sopiva komponentti ja perehtyä sen implementointiin. Vaihtoehtoja oli useita, mutta ominaisuuksiltaan ja hinnaltaan paras vaihtoehto oli lopulta Texas Instrumentsin XIO2001. PLX oli myös varteenotettava valmistajavaihtoehto piiriä valitessa.

XIO2001 piiristä on olemassa kolmea eri kotelovaihtoehtoa: 169-pinninen BGA (Ball Grid Array, pallopistematriisi), 144-pinninen BGA tai 128-pinninen TQFP (Thin Quad Flat Package). Kotelotyypiksi valittiin 128-pinninen TQFP (Kuva 11.) sillä perusteella, että se olisi helpoin komponentti piirilevyn kasauksen kannalta, koska protolevyt valmistettaisiin yrityksen omilla välineillä [4].



Kuva 11. XIO2001 128 TQFP [4].

BGA-koteloissa pinnit ovat piirin alla ja niin lähekkäin, että sen kokoonpanosta tulisi ongelmallista ainakin protolevyissä. XIO2001 oli toimintaansa nähden erittäin edullinen yksikköhinnaltaan, esimerkiksi Digikeyssä yksikköhintana on 6 dollaria.

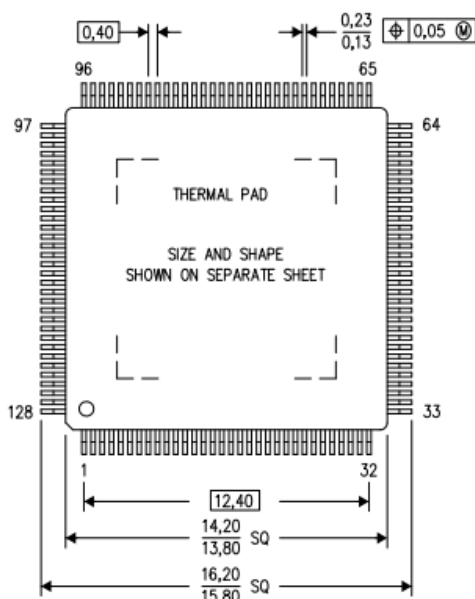
#### 3.1.1 Piirin tekniset ominaisuudet

XIO2001 on täysin yhteensopiva PCI-revisio 2.3:n kanssa, PCI Express -revisio 2.0:n kanssa sekä PCI/PCI-X -siltaspesifikaatio 1.0:n kanssa. Siltapiirin PCI Express -

rajapinta tukee x1-linkkiä täydellä 250 Mt/s pakettisiirtonopeudella molempiin suuntiin samanaikaisesti. Piiri käyttää 100 MHz:n differentiaalista referenssikelloa tai 125 MHz:n yksittäistä referenssikelloa [4].

Piiri ei tue 64-bittistä PCI-signaalointia, mutta 32-bittisenä se tukee 66 MHz:n PCI-kellotaajuutta. Piirillä voidaan sillata samanaikaisesti 6 erilaista laitetta, sillä siinä on 6 PCI-kelloa. PCI-kellotaajuvaihtoehtoja piirillä on neljä: 25 MHz:iä, 33 MHz:iä, 50 MHz:iä tai 66 MHz:iä. Valinta tapahtuu ajamalla kaksi pinniä haluttuun tilaan. PCI-väylän signaalitaso voi olla +3,3 V tai +5 V, +5 V vain 25 MHz:n tai 33 MHz:n kellotaajuuksilla [4].

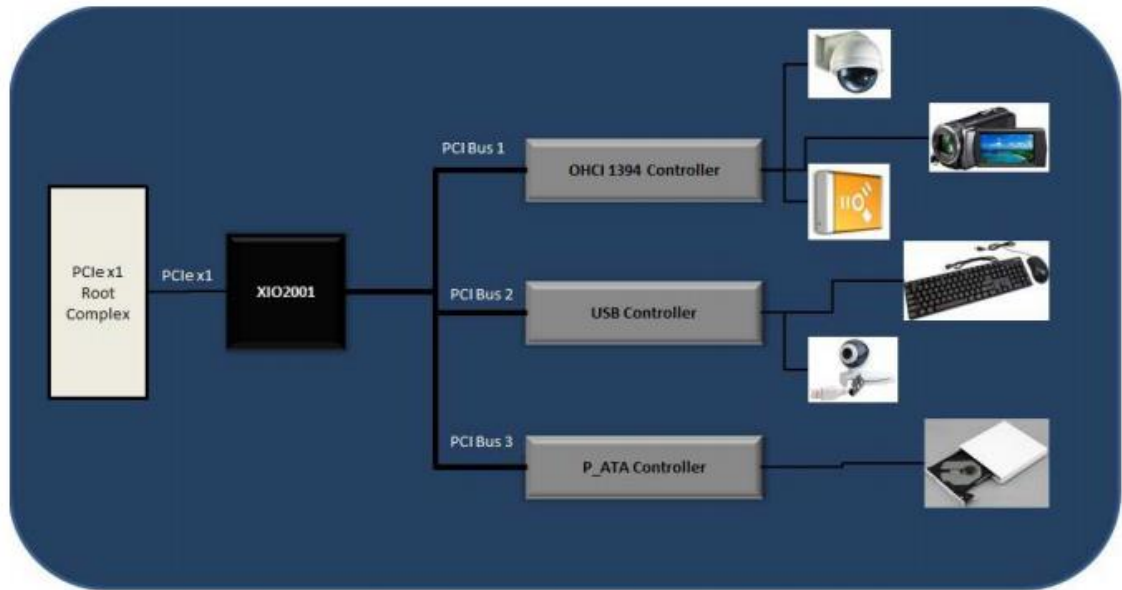
Siltapiirille on myös mahdollista lisätä ulkoinen EEPROM (Electrically Erasable Programmable Read-Only Memory), jonka avulla siltapiirille saa asetettua erilaisia asetuksia, kuten kytkeä ylimääräiset PCI-kellot pois toiminnasta. Valittu kotelotyyppi piirille on mitoiltaan noin 16 mm x 16 mm x 1mm (Kuva 12.) [4].



Kuva 12. Piirin fyysiset mitat [4].

### 3.1.2 Piirin implementointi

Kuva 13 havainnollistaa siltapiirin normaalia implementointia. Kuvassa on käytössä 3 PCI-kellosignaalia, joiden avulla luodaan PCI-väyliä. Siltapiiri XIO2001 toimii isäntänä näille PCI-väylille ja siltaa datan PCI Express -väylälle soveltuvaksi.

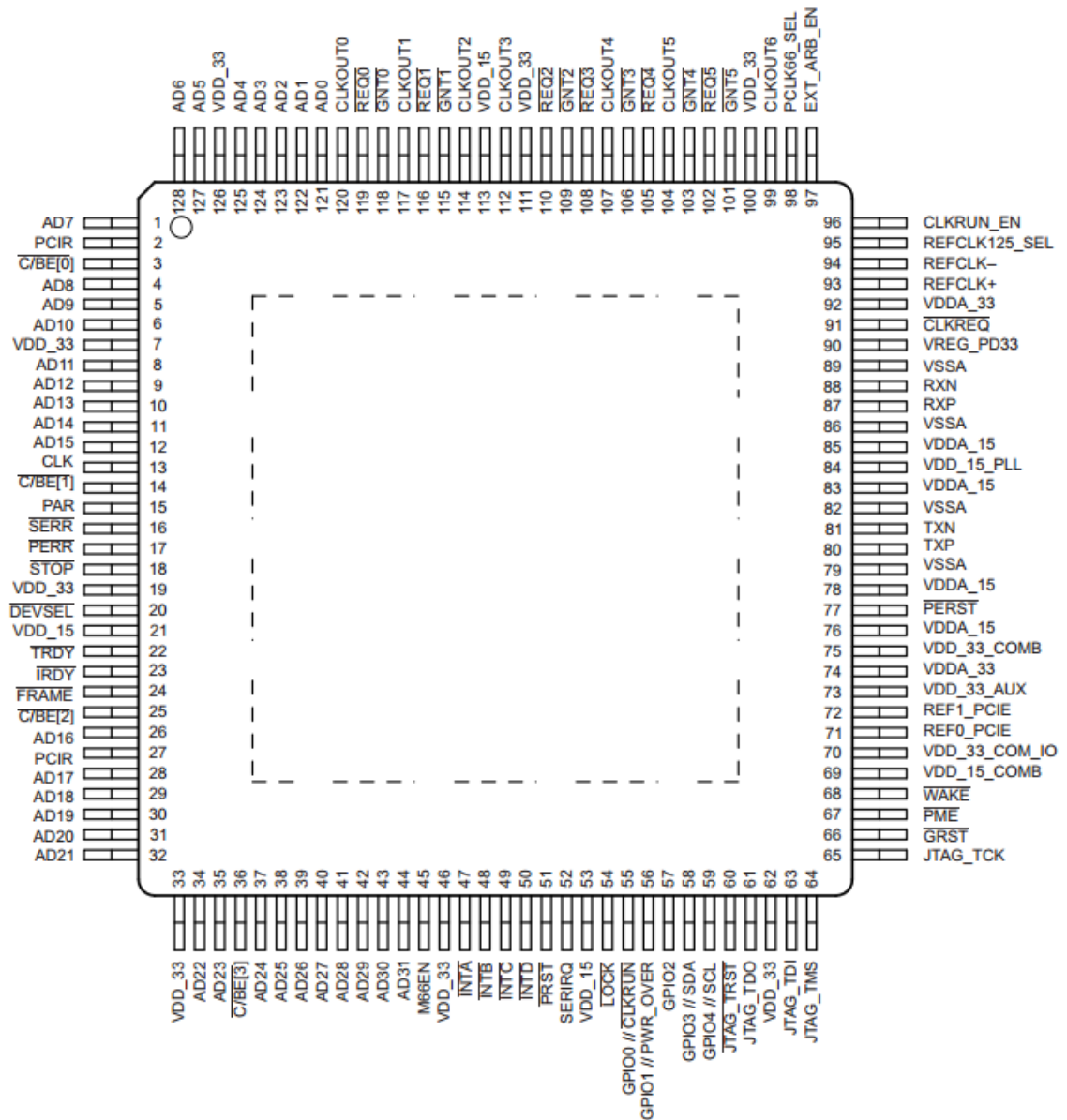


Kuva 13. Siltapiirin implementointi [4].

Siltapiiri on yhteydessä emolevyllä olevaan juurikompleksiin PCI Express x1 -linkin avulla, jossa on 1 kaista. PCI-väylä on siis vain paikallisesti laajennuskortilla. Tämän takia sillattava kohdelaite vaatii ylimääräisiä komponentteja toimiakseen. Normaalisti nämä komponentit ovat emolevyllä PCI-isännän lähettyvillä. Nyt PCI-isäntä on XIO2001, joten vaadittavat ylösvetovastukset on implementoitava laajennuskortille.

Siltapiirin pinnijärjestys on tehty niin, että monia kymmeniä signaaleja sisältävä PCI-väylä on helppo reitittää ilman monia läpivientejä. Kolme sivua piiristä on varattu PCI-väylälle ja PCI Express -väylä on sijoitettu viimeiselle sivulle. Lisäksi piirillä on 8 I/O-jänniteterminaalia. Piirin I/O jännite on 3,3 V. Piirillä on 4 maaterminaalia ja 3 ydinjännitteen terminaalia. Piiri ydinjännite on 1,5 V [4].

Lisäksi piirillä on kaksi suodatettua 3,3 V:n jänniteterminaalia sekä 4 suodatettua 1,5 V:n jänniteterminaalia. Suodatus tehdään piirilevyllä kondensaattoreilla ja ferriitillä. Kuvassa 14 on piirin pinnit ja niihin tulevat signaalit tai jännitteet.



Kuva 14. Siltapiirin pinnit ja signaalit [4].

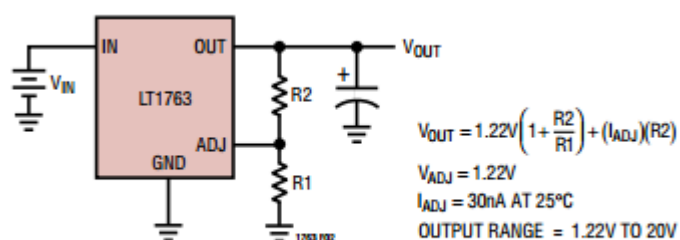
Kuten kuvasta 14 havaitaan, suurin osa signaaleista on PCI-väylää varten. Piirin sijoitus piirilevyllä on tehtävä niin, että differentiaaliset signaaliparit olisi mahdollisimman helppo reitittää ja niin, että ne sisältäisivät mahdollisimman vähän läpivientejä.

### 3.2 Piirikaavion suunnittelu

XIO2001:n datalehden sisäistämisen jälkeen oli aika luoda piirikaavio uudelle piirilevylle. PCI Express -liitin tarjoaa +12 V:n ja +3,3 V:n käyttöjännitteet laajennuskorteille. PCI-liitin sen sijaan tarjoaa +12 V, -12 V, +5 V ja +3,3 V. Sillattava kortti käyttää jännitteensä PCI-liittimestä saatavaa +5 V. Tästä jännitteestä kortilla tehdään +3,3 V ja 2,5 V kortilla olevalle elektroniikalle.

Koska PCI Express -liitin tarjoaa vain +12 V ja +3,3 V, täytyy sillattavan kortin vaatima +5 V tehdä +12 V:n käyttöjännitteestä. Tämä hoituu pintaliitosmallisella 7805-lineaariregulaattorilla. Komponentti tarjoaa maksimissaan yhden ampeerin virran, josta sillattava kortti käyttää noin 150 mA. Haittapuoli lineaariregulaattorin käytössä on se, että se ottaa ulostulossaan olevan virran myös sisääntulosta, täten käyttäen 150 mA +12 V. Ylimääräinen teho menee lämmöksi, mutta näin pienellä virralla komponentti ei tarvitse ylimääräistä jäähdytystä.

Vanhan kortin elektroniikka sisältää FPGA-piirin, joka toimii PCI-kohteena XIO2001-piirille. Tämä ohjelmoitava logiikkapiiri käyttää I/O-jännitteensä +3,3 V ja ydinjännitteensä +2,5 V. +3,3 V saadaan suoraan PCI Express -liittimeltä, ja +2,5 V tehdään säädettävällä lineaariregulaattorilla LT1963 (Kuva 15.) +3,3 V:sta [6].



Kuva 15. LT1963 säädettävä lineaariregulaattori [6].

Jännitteen säätö tapahtuu kahdella vastuksella (R1 ja R2). Vastusvalintojen jälkeen laskukaavasta saatiin noin +2,57 V, joka on hieman yli ihanteellisen +2,5 V. +2,5 V:n jännitteessä sallitaan kuitenkin 8% heitto molempiin suuntiin, joten jännite saa heittää +2,3 V:n ja +2,7 V:n välillä. Vastusten toleranssi on 1%, joten vaikka jollekin piirilevylle sattuisi huonoimmat mahdolliset vastusarvot, olisi jännite silti sallituissa rajoissa.



Siltapiirin XIO2001 ydinjännite on +1,5 V ja se tehdään myös LT1963-piirillä ja kahdella vastuksella +3,3 V:n käyttöjännitteestä. Laskettu jännite on +1,56 V. +1,5 V:n jännitteen rajat ovat +1,35 V ja +1,65 V ja kuten aiemmin, myös tässä rajassa pysytään riippumatta vastusten toleranssista [4].

Kaikkien lineaariregulaattoreiden sisään- ja ulostulossa on kondesaattorit tasaamassa jännitteen vaihtelua. Lisäksi piirikaavioon on lisätty käyttöjännitteille suodatus mahdollisimman lähelle reunaliitintä.

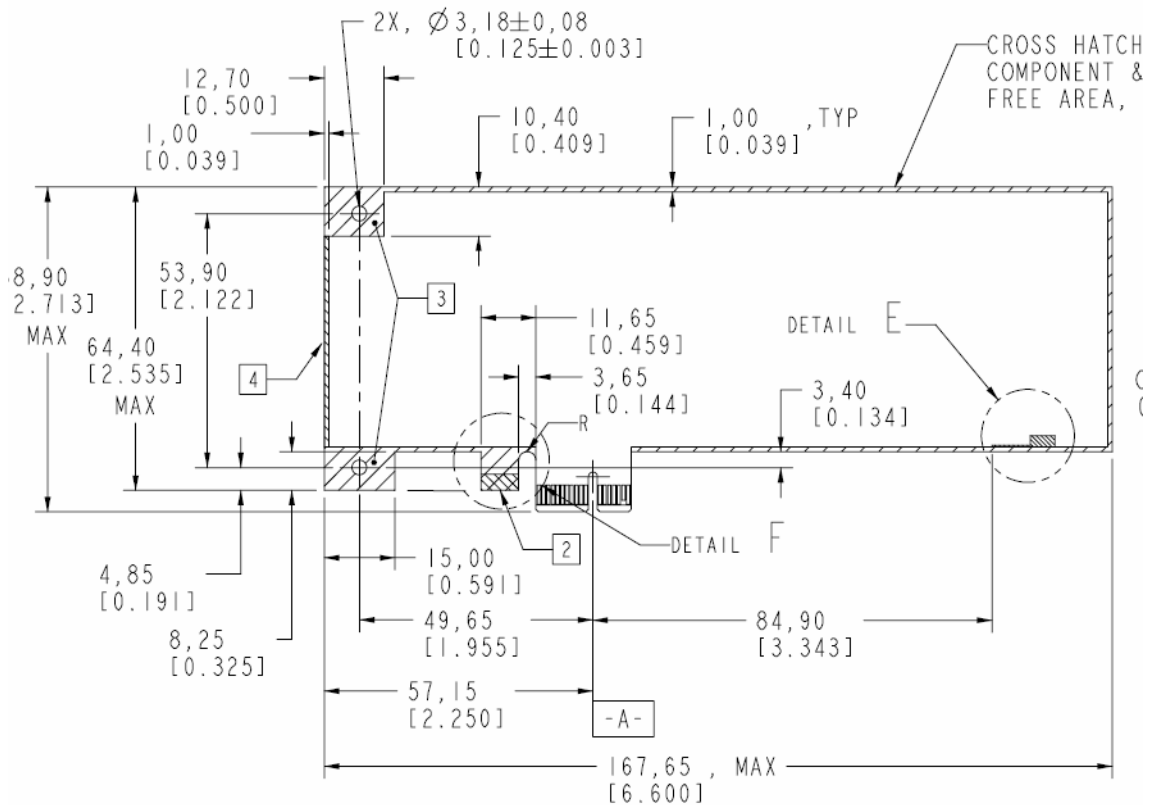
Vanhan kortin elektroniikkaan ei tule monia muutoksia jännitteitä tuottavien komponenttien ja käyttöjännitteiden lisäksi. Yksi muutos on ohjelmoitavan logiikkapiirin PROM-piiri, joka on vanhassa kortissa läpiladottava malli, joka ohjelmoidaan erillisellä ohjelmointialustalla. Uudella kortilla piiri on pintaliitosversio ja ohjelmointi tapahtuu vasta piirilevyn valmistuksen jälkeen erillisellä jigillä.

### 3.3 Piirilevyn suunnittelu

Piirilevyn suunnittelu alkoi piirilevyn mitoituksella. Vanha kortti on nelikerroksinen ja matalaprofiilinen MD1 PCI-kortti, jonka mitat ovat 119,91 mm x 64,41 mm. Vanhaan korttiin on olemassa sekä matalaprofiilinen että normaaliprofiilinen päätyrauta, jolla se kiinnitetään tietokoneeseen. PCI Express -kortilla reiänpaikat päätyraudalle ovat samassa kohtaa ja samalla etäisyydellä toisistaan. Tämän takia on tärkeää saada sijoitettua 9-pinninen D-liitin ja kaksi lediä samaan kohtaan kuin vanhalla kortilla, että jo olemassa olevia päätyrautoja voitaisiin käyttää uudessakin kortissa.

Uuden kortin mitat ovat PCI Express -elektromekaanisesta spesifikaatiosta. Matalaprofiilisen kortin mitat ovat 167,65 mm (6,6 tuumaa) x 68,90 mm (2,731 tuumaa). Kohde-emolevy on mini ITX-mallia jonka mitat ovat 170 mm x 170 mm. Kortti sopii siis mainiosti sen kokoiselle emolevylle [3].

Kortti on nelikerroksinen FR4-materiaalista valmistettu piirilevy, jossa on läpivientejä. Kortin paksuuden täytyy olla 1,57 mm (0,062 tuumaa), jotta se mahtuu emolevyllä olevaan PCI Express -liittimeen. Kortin reunaliitin on kullattu ja siinä on 20 asteen viiste, jotta se ei riko kohdeliitintä. Kuva 16 havainnollistaa kortin mittoja, jonka mukaan kortti on piirretty Expedition Enterprise-ohjelmistolla.



Kuva 16. Matalaprofiilisen PCI Express -kortin mitat [3].

Kerrokset 1 ja 4 ovat signaalien reitittämiseen varattuja kerroksia kortilla. Kuparibalanssin takia molemmat kerrokset on täytetty kuparilla, ja ne on kytketty läpivienneillä toiseen kerrokseen, joka on maakerros. Kolmas kerros on käyttöjännitteitä varten. Kerros on jaettu niin, että +3,3 V muodostaa ison alueen keskellä korttia, ja +5 V kiertää sen ympäri kortin reunoja pitkin.

Kerrokset on rakennettu niin, että sisäkerros (core) on 1,2 mm paksu (0,048 tuumaa) FR4-materiaalista valmistettu levy, ja siinä on molemmilla puolilla 35 µm paksut kuparikerrokset. Nämä ovat kerrokset 2 ja 3 (Internal Ground ja Internal Power Plane). Kerrosten 1 ja 2 välillä on 124 µm (0,005 tuumaa) paksu FR4-materiaali (Prepreg), ja sen toisella puolella ylimmän kerroksen muodostaa 18 µm paksu kuparikerros (Top Layer). Kuparin paksuus on kasvatettu lopullisella piirilevyllä 35 µm:iin. Kuva 17 havainnollistaa piirilevyn rakennetta.



Kuva 17. Piirilevyn rakenne.

Lisäksi ulkokerrosten kuparin päällä on ohut juotteenestopinnoite sekä komponenttimerkinnät.

Kuparin pintamateriaalina on ENIG (Electroless nickel immersion gold). Pinnoite on kalliimpaa kuin normaaleissa piirilevyissä käytetyt pinnoitteet, mutta sen ominaisuudet ovat parempia. Lisäksi reunaliittimen kultauksesta johtuen se on järkevä pinnoitevaihtoehto piirilevyille. Piirilevyn kokonaispaksuudeksi tulee 1,6 mm, mutta johtuen materiaalien toleransseista paksuus voi heittää 160  $\mu\text{m}$  (0,0065 tuumaa) ohuempaan tai paksumpaan suuntaan.

Piirilevyn rakenne on valittu piirilevyvalmistajan valikoimasta siten, että väylien impedanssivaatimukset on helppo toteuttaa.

### 3.3.1 PCI-väylän implementointi

PCI-väylässä jaettujen signaalipolkujen impedanssin tulisi olla 60 - 100  $\Omega$  alueella, jos laitteen sisääntulokapasitanssi ylittää 8 pF. Jos arvo on alle 8 pF, signaalipolkujen

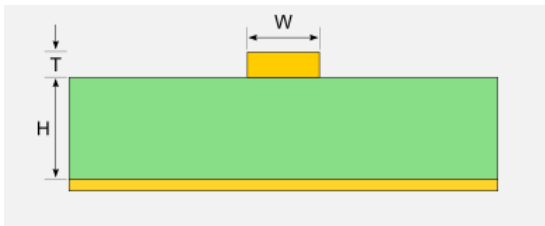
impedanssin tulisi olla 51 - 100  $\Omega$  alueella. Signaalipolkujen viiveen tulisi olla 60 ps/cm – 76 ps/cm välisellä alueella [4][5].

Impedanssiarvoista käy ilmi, että väylän implementointi ei ole kovin haastavaa, sillä impedanssialueet ovat suuria ja väylässä ei ole differentiaalisia signaaleja. Valitulla piirilevykerrostuksella 60 ohmin signaalipolku saavutetaan 6 tuuman tuhannesosan linjanleveydellä. Tässäkin täytyy ottaa huomioon 10% maksimiheitto piirilevykerrosten tarkkuudessa sekä syövytysprosessin tarkkuus.

Linjan impedanssi lasketaan seuraavalla kaavalla.  $E_r$  on FR4-materiaalilla 4,6.

$$Z_0 = \frac{\eta_0}{2\pi\sqrt{2}\sqrt{E_r + 1}} \cdot \ln \left( 1 + 4 \cdot \left( \frac{h}{w_{eff}} \right) \cdot (X_1 + X_2) \right)$$

Internetistä löytyy useita työkaluja, joilla mikroliuskan impedanssin laskeminen on helppoa, kun tietää  $E_r$ -arvon, linjan leveyden, kuparin paksuuden ja välikerroksen paksuuden (Kuva 19.).



Kuva 18. Linjan impedanssin laskemiseen tarvittavat mitat [7].

Vastaavasti, käyttäjä voi syöttää halutun impedanssin ja loput arvot, ja saada vastaukseksi linjan leveyden. Kuvassa 19, W (width) osoittaa signaalin linjan leveyttä, H (height) tarkoittaa välikerroksen paksuutta, joka on tässä tapauksessa 124  $\mu\text{m}$ . T (thickness) on laskettavan signaalin kuparin paksuus, joka on tässä tapauksessa 35  $\mu\text{m}$ .

Jotkin laskurit ottavat huomioon jopa laskettavan signaalin taajuuden ja ympäristön lämpötilan, mutta näillä on erittäin pieni merkitys linjan impedanssiin. Lisäksi, kun otetaan huomioon kaikki muuttujat piirilevyrakenteessa, ei impedanssista saada koskaan täsmälleen haluttua arvoa.

PCI-väylän impedanssin selvittämisen jälkeen signaalit voitiin reitittää piirilevyllä. Aiemmin mainitut ylösvedot, joita vaaditaan joihinkin signaaleihin, on implementoitu vastusverkoilla piirilevyllä. Yhdessä vastusverkossa on 4 vastusta, ja vastuksen kooksi valittiin 10 kΩ. Vastusarvo on hieman suuri, mutta koska PCI-väylää ei ole jaettu usean laitteen kesken, arvon suuruus ei aiheuta ongelmia.

PCI-väylän signaalien reitittämisessä täytyy ottaa huomioon, että kellosignaalin linjan pituus täytyy olla hieman pidempi kuin pisin PCI-väylän synkronoitu signaalilinja. Lisäksi CLKOUT[6]-signaali on reititettävä CLK-terminaaliin, jos yksikin kuudesta muusta PCI-kellosignaalista on käytössä. Tämän linjan pituuden täytyy olla hieman pidempi kuin pisin kellosignaali. Käyttämättömät kellosignaalit on jätetty kelluvaan tilaan.

PCI-väylä on asetettu 33 MHz:iin asettamalla M66EN-pinni alasetovastuksella loogiseen '0'-tilaan ja PCLK66\_SEL-pinni ylössetovastuksella loogiseen '1'-tilaan.

### 3.3.2 PCI Express -väylän implementointi

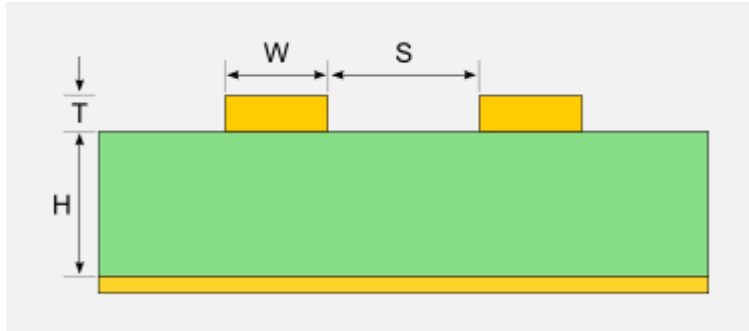
PCI Express -väylän differentiaalisten lähetys- ja vastaanottoparien välisen differentiaaliimpedanssin täytyy olla 80 - 120 Ω. Lisäksi, yksittäisen mikroliuskan impedanssin tulisi olla 50 – 55 Ω maahan nähden. Differentiaaliparien maksimipituus on 50 cm (20 tuumaa) FR4-materiaalilla [4][5].

Signaalin huojunnan minimoimiseksi differentiaaliparien pituusero on minimoitava. Tämä vaatimus on vain yksittäisen parin positiivisen ja negatiivisen signaalin välinen, lähetysparin ei tarvitse olla yhtä pitkä kuin vastaanottopari. Suurin sallittu pituusero yhden parin välillä on 125 μm.

Kuten PCI-väylän signaaleille, myös PCI Express -väylän impedanssi on laskettu työkalulla. Differentiaalinen impedanssi lasketaan seuraavalla kaavalla.

$$z_{0surf} = \frac{\eta_0}{2\pi\sqrt{2}\sqrt{\epsilon_{eff} + 1}} \cdot \ln \left( 1 + \left( 4 \cdot \frac{h}{w_{eff}} \right) \cdot \left( \left( 4 \cdot \frac{h}{w_{eff}} \right) \cdot \left( \frac{14 \cdot \epsilon_{eff} + 8}{11 \cdot \epsilon_{eff}} \right) + temp \right) \right)$$

Ero yksittäisen signaalin linjan impedanssin laskemiseen on differentiaaliparin välisen etäisyyden määrittäminen. Kuvassa 21 tätä eroa kuvataan S-kirjaimella.

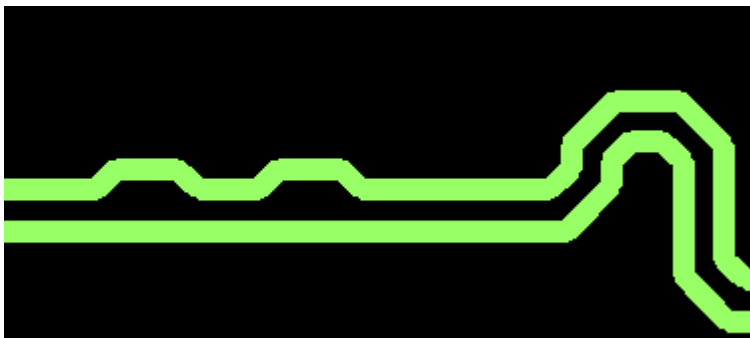


Kuva 19. Differentiaalisen impedanssin laskeminen [7].

Differentiaalisesta impedanssista saadaan noin  $105 \Omega$ , kun linjan leveytenä käytetään  $200 \mu\text{m}$  ( $0,008$  tuumaa) ja mikroliuskojen etäisyytenä  $150 \mu\text{m}$  ( $0,006$  tuumaa). Nämä arvot valittiin linjojen leveyksiksi ja etäisyyksiksi piirilevyä suunnitellessa.

Kun linjan leveys on  $200 \mu\text{m}$  ( $0,008$  tuumaa), saadaan yksittäisen mikroliuskan impedanssiksi noin  $53 \Omega$ . Vaatimus oli  $50 - 55 \Omega$ , joten sekin osuu kohdilleen.

Parien pituuseron minimoiminen on tehty asettamalla suunnitteluohjelmaan sallitut maksimierot, linjanleveydet, etäisyys ja määrittämällä kyseiset signaalit differentiaalipariksi. Näin saadaan signaaliparia reitittäessä automaattisesti koko matkalle oikeat etäisyydet, ja jos toinen signaaleistareiteistä on pidempi kuin sallittun  $125 \mu\text{m}$ :n verran, suunnitteluohjelmisto korjaa sen lisäämällä lyhyempään signaaliin reittiin pientä mutkaa, kunnes signaalien reittien pituudet ovat samat (Kuva 22.)[4][5].



Kuva 20. Signaalien pituuseron hallinta.

Differentiaalisignaali-parit vaativat erotuskondensaattorit, joilla erotetaan emolevy ja laajennuskortti toisistaan. Kondensaattorin koko saa maksimissaan olla 0603-koteloinen ylimääräisen kapasitanssin minimoimiseksi, ja suositeltu kapasitanssiarvo on  $100$  nanofaradia. Kondensaattori on sijoitettu mahdollisimman lähelle PCI Express -

liitintä sekä emolevyllä että laajennuskortilla. Laajennuskortilla kondensaattorit ovat sarjassa siltapiiriltä lähtevässä differentiaalisignaali-parissa ja emolevyllä vastaavasti PCI Express -kontrollerin lähtevässä differentiaalisignaali-parissa. Myös emolevyllä kondensaattorit on sijoitettu mahdollisimman lähelle PCI Express -liitintä. XIO2001-piirissä on sisäiset 50  $\Omega$ :n päätevastukset vastaanottopareille, joten ulkoisia komponentteja ei tarvita [4].

Lopullisten tarkistusten jälkeen piirilevystä tehtiin valmistustiedostot, jotka lähetettiin piirilevyvalmistajalle. Ensimmäiseen erään otettiin komponentit 5 kortille, jotta mahdolliset komponenttien toleransseista johtuvat heitot tulisivat ilmi.

## 4 TESTAUS

Piirilevyn saavuttua valmistettiin yksi protolevy jota lähdettiin tutkimaan. Tutkiminen aloitettiin kortilla tehtävien jännitteiden osalta, jotta varmistettiin niiden arvot ja se, että komponentit eivät vaurioituisi vääristä jännitearvoista.

Jännitteet vastasivat odotuksia, ja seuraava vaihe olikin ohjelmakoodin lataus mikrokontrollerille. Lataus ei sujunut aluksi ongelmitta, mutta ongelma löytyi lopulta ohjelmointiin käytettävästä ohjelmistosta. Kun ongelma oli löydetty, saatiin niin sanottu boot-koodi ladattua mikrokontrollerille. Tämä boot-koodi mahdollistaa varsinaisen applikaatiokoodin lataamisen kortille ohjauspaneelin kautta.

Kun mikrokontrollerille oli ladattu boot-koodi, täytyi ohjelmoitavan logiikan muistipiirille ladata konfiguraatiokoodi. Tämä sujui ongelmitta, vaikka ohjelmointilaite oli jo hieman vanhaa tekniikkaa.

### 4.1 Kortin testaus PC:ssä

Kun vaadittavat koodit oli saatu ohjelmoitua ja jännitteet tarkistettu, oli seuraava vaihe asettaa kortti tietokoneeseen. Korttia testattiin aluksi 64-bittisellä tietokoneella, jossa oli Windows 7 -käyttöjärjestelmä.

Texas Instrumentsin ohjelmistolla saatiin yhteys siltapiiriin XIO2001. Seuraava askel olisikin ollut ajurien asennus koneeseen, mutta tässä vaiheessa kävi ilmi, että kortista on olemassa vain 32-bittiset ajurit. Kortti siirrettiin 32-bittiseen käyttöjärjestelmäympäristöön.

Ajureita asentaessa käyttöjärjestelmä kaatui kesken asennuksen. Lopulta ongelma löytyi väärästä boot-koodista. Boot-koodi ohjelmoitiin uudestaan, tällä kertaa käyttäen varmasti oikeaa versiota, ja Windows-ajurit asentuivat koneeseen oikein.

Seuraava vaihe oli ajaa korttiin applikaatiokoodi Windowsin laitehallinnan kautta. Applikaatiokoodin ajon aikana kuitenkin ilmeni ongelma: ohjelman ajo keskeytyi aina samaan vaiheeseen. Ongelman juurisyyksi muodostui, että hetki jolloin ohjelma keskeytyi, tietokone lähetti kortille keskeytyksen käyttäen INTA#-pinniä. Kortti ei kuitenkaan vastannut keskeytykseen ja tämän takia ohjelma jumiutui.



Muutamien päivien tutkimisen jälkeen selvisi, että keskeytys olisikin pitänyt tulla INTD#-pinniin. Tämä kävi ilmi XIO2001-siltapiirin implementointiohjeesta. Jos laitteen ID, joka valitaan IDSEL-pinnillä (Taulukko 3.), ei ole 0, 4, 8 tai 12, keskeytyspinnit eivät toimi, kuten aluksi oletettiin. Taulukosta 3 käy ilmi laitteen ID riippuen siitä, mihin osoitepinniin IDSEL on reititetty. Kortilla oli vanhalta kortilta jäänteenä ID:nä 3.

Taulukko 3. Laitteen ID valinta [4].

**Table 6. Type 0 Configuration Transaction IDSEL Mapping**

DEVICE NUMBER	AD[31:16]
0000	0000 0000 0000 0001
0001	0000 0000 0000 0010
00010	0000 0000 0000 0100
00011	0000 0000 0000 1000
00100	0000 0000 0001 0000
00101	0000 0000 0010 0000
00110	0000 0000 0100 0000
00111	0000 0000 1000 0000
01000	0000 0001 0000 0000
01001	0000 0010 0000 0000
01010	0000 0100 0000 0000
01011	0000 1000 0000 0000
01100	0001 0000 0000 0000
01101	0010 0000 0000 0000
01110	0100 0000 0000 0000
01111	1000 0000 0000 0000
1xxxx	0000 0000 0000 0000

Tässä tapauksessa siltapiirin *INTA#*-signaali olisi pitänyt reitittää kohdelaitteen *INTD#*-signaaliin (Taulukko 4.). Ongelma syntyi siis siitä, että kohdelaitte lähetti keskeytyskäskyn, mutta tietokone (XIO2001) kuunteli väärää keskeytyspinniä. Taulukossa 4 selvennetään vielä keskeytyspinnien ja laitteen ID:n toimintaa.

Ongelma korjattiin irrottamalla protopiirilevyn ohjelmoitavan logiikkapiirin *IDSEL*-pinni ja tekemällä hyppylangalla liitos *AD16*-pinniin. Näin laitteen ID:ksi vaihtui 0 ja keskeytyspinnien toiminta oikeanlaiseksi.

Taulukko 4. Keskeytyspinnien toiminta ID:stä riippuen [5].

DEVICE NUMBER ON SECONDARY BUS	INTERRUPT PIN ON DOWNSTREAM DEVICE/CONNECTOR	INTERRUPT PIN ON XIO2001
0, 4, 8, 12	INTA INTB INTC INTD	INTA INTB INTC INTD
1, 5, 9, 13	INTA INTB INTC INTD	INTB INTC INTD INTA
2, 6, 10, 14	INTA INTB INTC INTD	INTC INTD INTA INTB
3, 7, 11, 15	INTA INTB INTC INTD	INTD INTA INTB INTC

Kun tämä korjaus oli tehty, applikaatiokoodin ohjelmointi laitehallinnan kautta onnistui normaalisti. Tässä vaiheessa kortti oli täysin toimiva ja seuraava vaihe olikin testata sitä kohdeinstrumentin kanssa [5].

#### 4.2 Instrumenttitestaus ja B-revisio

Toimivaa korttia testattiin kohdeinstrumentissa ajaen siinä useiden tuntien testiajoja. Mitään poikkeavaa ei havaittu toiminnassa. Kortti toimi siis odotetunlaisesti, mutta keskeytyspinnien toiminta piti vielä korjata, joten kortista tulisi B-revisio. Tähän korjattiin kaikki testauksen aikana havaitut pienet yksityiskohdat.

B-revision valmistuksen jälkeen sitä testattiin samoissa vaiheissa kuin aiempaa revisiota. Kortti toimi odotetunlaisesti ilman muutoksia, ja seuraava vaihe olikin saada se tuotantoon. Tuotantoon viemistä ei tässä opinnäytetyössä käsitellä.

## 5 YHTEENVETO

Opinnäytetyössä tutkittiin PCI- ja PCI Express –tietokoneväylien toimintaa ja suunniteltiin sekä toteutettiin piirilevy, jossa hyödynnetään molempia väyliä. Piirilevysuunnittelussa hyödynnettiin tutkimuksesta saatua tietoa oikean toiminnan varmistamiseksi.

Opinnäytetyö keskittyy enemmän suunnitteluun kuin valmiin kortin testaukseen. Jatkotyön tarpeena olisikin tarkempi perehtyminen testauksessa havaittuihin seikkoihin sekä piirilevyn tuotannollistamiseen liittyvät asiat, kuten testirutiinin ja välineiden suunnittelu tuotantoon.

Opinnäytetyön aikana sain laajalti kokemusta piirilevyn suunnittelusta, PCI- ja PCI Express –tietokoneväylistä, tietokoneavusteisten suunnitteluohjelmiston käytöstä, mittalaitteista sekä prototyypin testauksesta.

## LÄHTEET

1. "PCI Local Bus Specification Revision 3.0", PCI-SIG, 3855 SW 153<sup>rd</sup> Drive, Beaverton, OR 97003.
2. "PCI Express Base Specification Revision 2.1", PCI-SIG, 3855 SW 153<sup>rd</sup> Drive, Beaverton, OR 97003.
3. "PCI Express Card Electromechanical Specification Revision 1.1", PCI-SIG, 3855 SW 153<sup>rd</sup> Drive, Beaverton, OR 97003.
4. "XIO2001 PCI Express to PCI Bus Translation Bridge", Texas Instruments Incorporated, Dallas, TX 75266-0199.
5. "XIO2001 Implementation Guide", Texas Instruments Incorporated, Dallas, TX 75266-0199.
6. "LT1963", Linear Technology, 1630 McCarthy Blvd., Milpitas, CA 95035-7417.
7. Electrical Engineering Community, "Microstrip Impedance". Saatavilla: <https://www.eeweb.com/toolbox/microstrip-impedance>. (Luettu: 24.8.2016).