

Petri Lahtinen

**ELEKTRONISTEN LAITTEIDEN TESTAUSSUUNNITTELU JA
TESTAUSMENETELMIEN VALINTA TUOTEKEHITYKSESSÄ**

ELEKTRONISTEN LAITTEIDEN TESTAUSSUUNNITTELU JA TESTAUSMENETELMIEN VALINTA TUOTEKEHITYKSESSÄ

Petri Lahtinen
Opinnäytetyö
Kevät 2017
Tietotekniikan koulutusohjelma
Oulun ammattikorkeakoulu

TIIVISTELMÄ

Oulun ammattikorkeakoulu
Tietotekniikan koulutusohjelma, hyvinvointiteknologia

Tekijä: Petri Lahtinen

Opinnäytetyön nimi: Elektronisten laitteiden testaussuunnittelu ja testausmenetelmien valinta tuotekehityksessä

Työn ohjaaja: Kaisa Orajärvi, Jukka Jauhiainen

Työn valmistumislukukausi ja -vuosi: Kevät 2017 Sivumäärä: 13 + 3 liitettä

Opinnäytetyö tehtiin kolmessa osassa osaopinnäytetyömallin mukaan. Kaikki kolme työtä käsittelevät elektroniikan tuotantotestausta piirikortitasolla. Ensimmäinen osa käsitteli JTAG-testausta ja työssä tutkittiin myös, mitä hyötykäyttöä testausmenetelmä tuo mahdollisesti myös tuotekehitykseen. JTAG-testauksella voidaan tarkastaa nopeasti piirikortin fyysiset kontaktit ja todeta, ovatko kaikki komponentit asettuneet paikoilleen. JTAG-menetelmän avulla voidaan myös ohjelmoida ASIC-piirejä ja mikroprosessoreita helposti. Laitteen toiminnallisuutta tällä menetelmällä ei testata.

Opinnäytetyön toisessa osassa käsitellään funktionaalisen testauksen määrittelyä tuotekehityksessä. Funktionaalinen testaus pyrkii testaamaan piirikortin tai laitteen toiminnallisuutta sellaisena, kun se käytännössä tulee toimimaan. Ohjelmistojen merkitys on tullut yhä tärkeämmäksi funktionaalisessa testauksessa, sekä testiohjelmistojen että sulautettujen järjestelmien kehittyessä. Tässä työssä pohdittiin, mitä keinoja on valmistaa luotettavia ja automatisoituja testereitä tuotantoon.

Viimeisessä työn osassa suunniteltiin ja toteutettiin funktionaalinen tuotantotesteri jo markkinoilla olevalle Checkmylevel-laitteelle. Testijärjestelmä tehtiin oululaiselle Juno Medical Oy:lle yrityslähtöisenä projektityönä keväällä 2016. Sovellus on tarkoitettu huippu-urheilijoille ja aktiivista liikuntaa harrastaville henkilöille, jotka haluavat seurata kuntonsa kehittymistä. Sovellus lähettää mitatun datan Bluetooth-yhteyden avulla mobiilisovellukseen, josta ne tallentuvat käyttäjäkoh-taiseen tietokantaan.

Opinnäytetyö tarjosi hyvän kokonaisuuden perehtyä elektroniikan tuotantotestaukseen ja sen suunnitteluun. Työn viimeisessä osassa pystyttiin sitten käytännössä toteuttamaan testerin valmistus ja todettiin validoinnin avulla sen toimivuus. Työssä opittiin ohjelmoimaan testausfunktioita graafisella LabVIEW-ohjelmalla sekä opittiin mitä mekaanisia ratkaisuja kannattaa hyödyntää testerien valmistuksessa.

Asiasanat: JTAG, LabVIEW, DFT, funktionaalinen testaus, tuotekehitys

ABSTRACT

Oulu University of Applied Sciences
Degree programme in Information Technology and Telecommunication,
Medical Engineering

Author: Petri Lahtinen

Name of the thesis: Design for testing of electronics devices,
Design of functional test device and implementation

Supervisors: Kaisa Orajärvi, Jukka Jauhiainen

Term and year when the thesis was submitted: 03/2017 Pages: 13 + 3

This thesis was done in three parts. All three works are dealing with device testing in PCB level. The first part deals with JTAG-tests and their benefits for the research and development (R&D). JTAG testing is quick way to check whether the physical contacts are good and components have been soldered well or not. It is also possible to program ASIC' s and microprocessor's via JTAG. Functionalities cannot be tested by this method.

In the second part of the thesis it was examined how to define functional tests in R&D. Functional tests try to imitate functionality of a circuit card or a device the way they work in the field. Automated testing programs and their coding are becoming more and more important in testing and knowledge of embedded systems. Various methods to produce reliable and automated test systems for electronics production were studied in this work.

In the third part of the work a functional tester for the electronics production was designed and implemented. This part of the thesis was carried out in parallel with a business oriented project work course offered by Juno Medical Ltd. The final product was a functional tester for the Checkmylevel assessment device. The Checkmylevel assessment device and mobile app are intended for athletes, who are interested in monitoring they recovery and training readiness. The application sends the measurements via Bluetooth connection into the mobile app, from where all data are stored to user a specific cloud database.

The thesis offered a good chance to study electronics production testing and design test systems. In the final part of the work it was demonstrated how to manufacture a functional test system and how the validation must be done to make sure that the functionality is what it should be. During the third part the author learned to program test functions on LabVIEW software platform and what kind of mechanical solutions should be in use in the manufacturing of test systems.

Keywords: JTAG, LabVIEW, DFT, functional testing, R&D

SISÄLLYS

TIIVISTELMÄ	3
ABSTRACT	4
SISÄLLYS	5
1 JOHDANTO	6
2 ENSIMMÄISEN OSAN ESITTELY	8
3 TOISEN OSAN ESITTELY.....	10
4 KOLMANNEN OSAN ESITTELY	11
5 YHTEENVETO.....	12
LÄHTEET	13

LIITE 1. JTAG-testausmenetelmän hyötykäyttö tuotekehityksessä

LIITE 2. Funktionaalisen testauksen määrittely tuotekehityksessä

LIITE 3. Funktionaalisen testerin suunnittelu ja toteutus

1 JOHDANTO

Tämä opinnäyte on tehty kolmessa osassa. Osaopinnäytetöiden tekeminen tuli mahdolliseksi keväällä 2014 tietotekniikan koulutusohjelmassa. Tämän työn eri osat ovat valmistuneet vuosina 2015–2017. Työn osat käsittelevät kaikki elektronikan tuotantotestausta piirikorttitasolla. Kahdessa ensimmäisessä työssä käydään läpi periaatteita, joita pitää huomioida testaussuunnittelussa jo tuotekehityksen aikana. Kolmas osio työstä on soveltava vaihe ja siinä suunnitellaan sekä toteutetaan tuotantotesteri.

Työn ensimmäisessä osassa käsitellään JTAG-testausmenetelmän hyötykäyttöä tuotekehityksessä ja työ on pääosin tutkiva selvitystyö. Aiheen sain koululta ja tartuin aiheeseen, koska olin tehnyt aiemmin työelämässä tuotantotestausympäristön JTAG-menetelmällä. Silloin huomasin, että testausmenetelmän käyttö myös tuotekehitysvaiheessa olisi suositeltavaa ja järkevää. Työssä tutkitaan, mitä hyötyjä menetelmä tuo suunnittelijalle ja kuinka hyvin tuotekehityksen aikainen JTAG-testaus auttaa löytämään suunnittelussa syntyneet virheet. Työn ensimmäinen osa valmistui suunnitellusti keväällä 2015.

Työn toinen osa on myös luonteeltaan tutkiva selvitystyö ja aiheeksi valitsin funktionaalisen testauksen määrittelyn tuotekehityksessä. Koska työ tehtiin kolmessa osassa, halusin tehdä työstä kokonaisuuden, jossa eri osien aiheet ovat yhteydessä toisiinsa. Funktionaalinen testaus suoritetaan elektroniikkatuotannossa aina JTAG-testauksen jälkeen ja sen vuoksi työn jatkaminen tällä aiheella tuntui luontevalta. Aihepiiristä löytyi paljon lähteitä ja tietoa verkosta, joten tiedonhaku oli helppoa. Työ valmistui keväällä 2016.

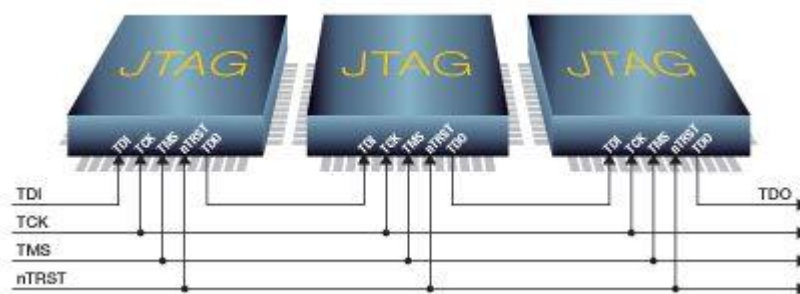
Työn kolmannen vaiheen valinta oli helppoa, koska juuri samaan aikaan, kun ryhdyin valmistelemaan aihetta, alkoi yrityslähtöisen tuotekehitysprojektin kurssi. Projektissa piti valmistaa toimeksi antavalle yritykselle piirikorttiteri tuotantoa varten, joten toisen osan työhön tuli luonnollinen jatke. Työ on nimeltään Funk-

tionaalisen testerin suunnittelu ja toteutus. Työ sopi myös erinomaisesti hyvinvointiteknologian suuntautumisvaihtoehtoon, koska testeri piti suunnitella liikuntaa aktiivisesti harrastavan tarkoitettuun mobiilisovellukseen. Opinnäytetyön kirjoittaminen oli mielekästä, koska projekti oli saatu päätökseen ja testeri valmiiksi. Kaikki suunnitelmat oli toteutettu ja valmis testeri oli myös luovutettu asiakkaalle. Työ valmistui aikataulussa keväällä 2017.

2 ENSIMMÄISEN OSAN ESITTELY

Työn ensimmäisessä osassa käsitellään tuotekehityksen näkökulmasta JTAG-testauksen hyötyjä ja etuja sekä kustannussäästöjä, menetelmällä voidaan säästää. Työssä myös perehdytään, millaisiin tuotteisiin JTAG-testausta voidaan soveltaa ja minkä vuoksi menetelmästä on tullut useissa tapauksissa lähes ainoa mahdollisuus testata kortteja. JTAG-testauksella voidaan testauksen kokonaisuuskattavuutta kasvattaa parhaiten, jos myös komponentit valitaan siten että niillä on tuki menetelmälle. JTAG-testauksessa kaikki signaalit testataan ohjelmallisesti. Tuotekehityksen aikana tehdyt perusteelliset JTAG-testaukset paljastavat myös suunnittelun aikana syntyneet virheet, jotka saadaan karsittua pois ennen varsinaista tuotantoa.

JTAG-testaus perustuu IEEE Std 1149.1 -standardiin, joka määrittelee ohjelmiston ja laitteiston testaukseen käytettävän JTAG-portin (kuva1) ja signaalit (TDI, TCK, TMS, nTRST ja TDO). Menetelmää käytetään mikropiirien testaus- ja kehitysapuvälineenä. Tällä testausmenetelmällä pyritään tarkistamaan ja varmistamaan ensisijaisesti piirikortin fyysiset kontaktit ja niiden toimivuus. JTAG-portin kautta voidaan myös ohjelmoida kortit ennen funktionaalista testausta.

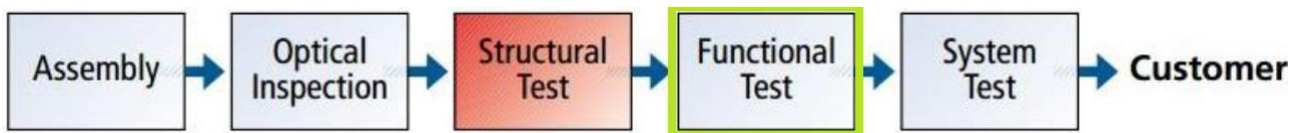


KUVA 1.JTAG-portin signaalit (1)

JTAG-testaus perustuu yleiseen IEEE Std 1149.1 -standardiin ja testausympäristöjä valmistavat useat eri laitevalmistajat. Standardin ansiosta ja komponenttivalmistajien BSDL-tiedostojen yhtenäisyyden vuoksi testausta voidaan suorittaa millä tahansa JTAG-testausalustalla, kun testivektorit on ohjelmalla luotu.

3 TOISEN OSAN ESITTELY

Toinen osa käsittelee piirikorttien funktionaalista eli toiminnallista testausta. Toiminnallinen testaus suoritetaan yleensä JTAG-testauksen ja kortin ohjelmoinnin jälkeen (kuva 2), mikäli edellä mainittuja menetelmiä on käytetty. Funktionaalinen testaus voidaan tehdä myös analogiapiirejä sisältäville piirikorteille, joissa ei ole mikropiirejä käytetty lainkaan. Testauksen tarkoitus on varmistaa, että testattava yksikkö toimii ja jos piirikortti on osa isompaa laitekokonaisuutta, se voidaan kytkeä turvallisesti siihen integrointi- ja systeemitestiä varten.



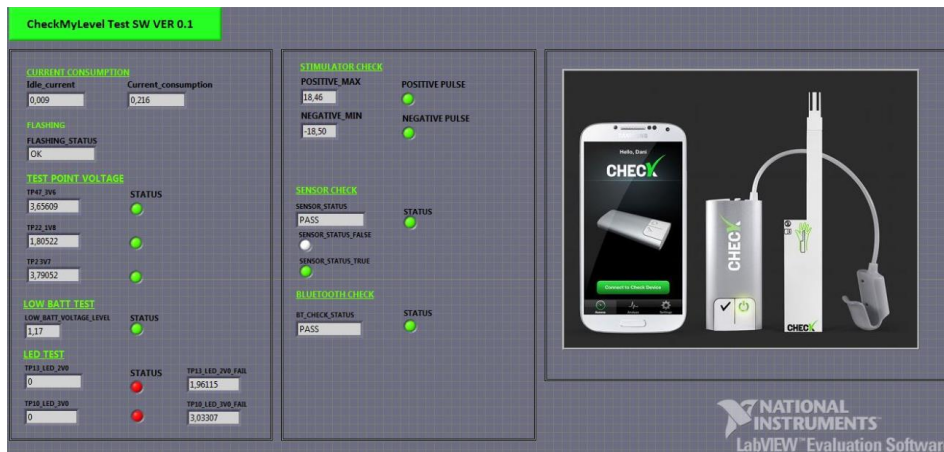
KUVA 2. Testausprosessin kuvaus (2, s. 9)

Työssä käsitellään myös yleisesti testattavuuden tärkeyttä jo tuotekehityksen aikana sekä myös yhä tiukentuvaa asiakas- ja viranomaisvaatimusmäärittelyä. Varsinkin lääkintä- ja langattomien laitteiden valmistuksessa vaatimukset korostuvat yhä enemmän.

Työssä käsitellään myös testaussuunnittelun prosessia asiakkaan ja suunnittelijan näkökulmasta. Suunnitelma tehdään yleensä yhteistyössä niin, että lopputulos tyydyttää molempia osapuolia. Testaussuunnittelussa tarvitaan myös eri alan osaajia ja työssä selvitetään karkealla tasolla, mitä resursseja tarvitaan, jotta päästään hyvään lopputulokseen ja voidaan suorittaa testerin validointi sekä tuotantoon siirto.

4 KOLMANNEN OSAN ESITTELY

Kolmas osa on soveltava vaihe ja työ on selvitys yrityslähtöisen tuotekehitysprojektin aikana toteutuneesta testerisuunnittelusta. Työssä sovellettiin toisen osan periaatteita käytännössä ja projektin aikana saatiin valmiiksi testiohjelmisto (kuva 3) ja testerimekaniikka. Työ jakautui siten, että mekaniikkasuunnitelman teki OAMK:n opiskelija Riikka Juusti omana opinnäytetyönään ja tämä työ painottui testausohjelman, kaapelointien sekä elektroniikan suunnitteluun ja toteutukseen. Testausohjelmistoksi valittiin LabVIEW-alusta, joka soveltui hyvin tämän tyyppiiseen testaukseen. Testiohjelman käytön oppi aika helposti ja projektin pystyi viemään läpi, vaikka aikaisempaa kokemusta ei ohjelmasta ollut. Testattavaan korttiin oli hyvän testaussuunnittelun ansiosta sijoitettu runsaasti testipisteitä ja sen vuoksi oli luontevaa ja helppoa tehdä testeristä neulapetitesteri.



KUVA 3. LabVIEW-testausohjelman käyttöliittymä (3, s. 28)

5 YHTEENVETO

Opinnäytetyön kaikki kolme osaa oli suuruudeltaan 5 opintopistettä ja mielestäni tuntui mielekkäältä aloittaa ja tehdä opinnäytetyö osaopintonäytetöinä, kun siihen oli nyt mahdollisuus. Työ jakautui siten, että kaksi ensimmäistä osaa oli tyyliltään tutkimusluonteisia ja kolmannessa osassa päästiin toteuttamaan opittuja käytännössä. Työssä tutkittiin testausta ja yleensä laitteiden testattavuutta tuotekehityksen näkökulmasta ja oli mielenkiintoista pohtia asiaa tältä kantilta. Asiaan paneutuminen auttaa varmasti jatkossa erilaisten testeriprojektien hallinnassa ja läpiviemisessä.

Työn kolmannessa osassa toteutettava testeriprojekti tarjoutui sopivasti 2 osan valmistumisen aikoihin ja siitä oli luontevaa siirtyä tekemään työn 3 osaa. Projekti aiheeltaan oli juuri oikea ja sopi hyvin jatkoksi aikaisempiin osiin. JTAG-testausmenetelmää ei toteutuksessa kuitenkaan päästy suunnittelemaan ja toteuttamaan, koska laitteen komponentit eivät tukeneet kyseistä testausmenetelmää.

Opinnäytetyöstä tuli loppujen lopuksi aiheeltaan yhtenäinen kokonaisuus, vaikka työn ensimmäisen vaiheen aikana ei ollut mitään tietoa jatkosta. Jälkikäteen ajateltuna työstä olisi voinut tehdä myös yhden 15 opintopisteen työn, mutta näin tehtynä asioita pystyi paremmin sulattelemaan ja työ kuormittui tasaisesti kolmelle vuodelle. Kaiken kaikkiaan insinöörityön tekeminen oli mukava projekti, koska aihepiiri oli kiinnostava ja työhön liittyi myös paljon käytännön tekemistä. Ammattitaidon kehittymisen kannalta opin mielestäni uusia asioita ja jo aiemmin opittuja tietoja ja taitoja pystyin päivittämään.

LÄHTEET

1. JTAG Explained (finally!):Why "IoT", Software Security Engineers and Manufacturers Should Care. 2016. Senrio.Saatavissa: <http://blog.senr.io/blog/jtag-explained>. Hakupäivä 14.3.2017.
2. JTAG-Tecnologies.2008. When does boundary-scan make sense. Saatavissa:<http://www.jtag.com/en/system/files/downloads/When%20does%20boundary-scan%20make%20sense.pdf>. Hakupäivä 14.3.2017.
3. Lahtinen, Petri 2017.Funktionaalisen testerin suunnittelu ja toteutus, Oulu: Oulun ammattikorkeakoulu, tietotekniikan koulutusohjelma. Opinnäytetyö osa 3.

Petri Lahtinen

**JTAG-TESTAUSMENETELMÄN HYÖTYKÄYTTÖ TUOTEKEH-
TYKSESSÄ**

JTAG-TESTAUSMENETELMÄN HYÖTYKÄYTTÖ TUOTEKEH- TYKSESSÄ

Petri Lahtinen
Opinnäytetyö, osa 1
Kevät 2015
Tietotekniikan koulutusohjelma
Oulun ammattikorkeakoulu

SISÄLLYS

SISÄLLYS	3
1 JOHDANTO	5
2 BOUNDARY SCAN-TESTAUS TUOTEKEHITYKSESSÄ	6
2.1 Testit ja tuloksista saatava informaatio suunnittelijalle	7
2.2 Testien valmistelu piirilevysuunnittelun dataista	7
2.3 Suoritettavat testit	9
2.4 Turvallisuus ja helppous	12
2.4.1 Testitulosten diagnosointi	13
2.4.2 Korjaavat toimenpiteet	15
3 BOUNDARY SCAN-TESTAUKSEN TUOMAT HYÖDYT JA HAITAT	16
3.1 BS- testaus suunnittelijan apuna	16
3.2 Testi konfiguraatioiden nopeat muutokset	17
3.3 Taloudelliset satsaukset ja yksikkökustannusten kasvu	18
4 POHDINTAA	19
LÄHTEET	20

SANASTO

BS	Boundary Scan
BSDL	Boundary-scan Description Language
DFT	Design For Testing
ESD	Electrostatic Discharge
HIGH Z	High Impedance
IEEE	Institute of Electric and Electronics Engineerings
JTAG	Joint Test Action Group
TAP	Test Access Point
TCK	Test Clock
TDI	Test Data Input
TDO	Test Data Output
TMS	Test Mode Selection
TRST	Test Reset
UUT	Unit Under Test

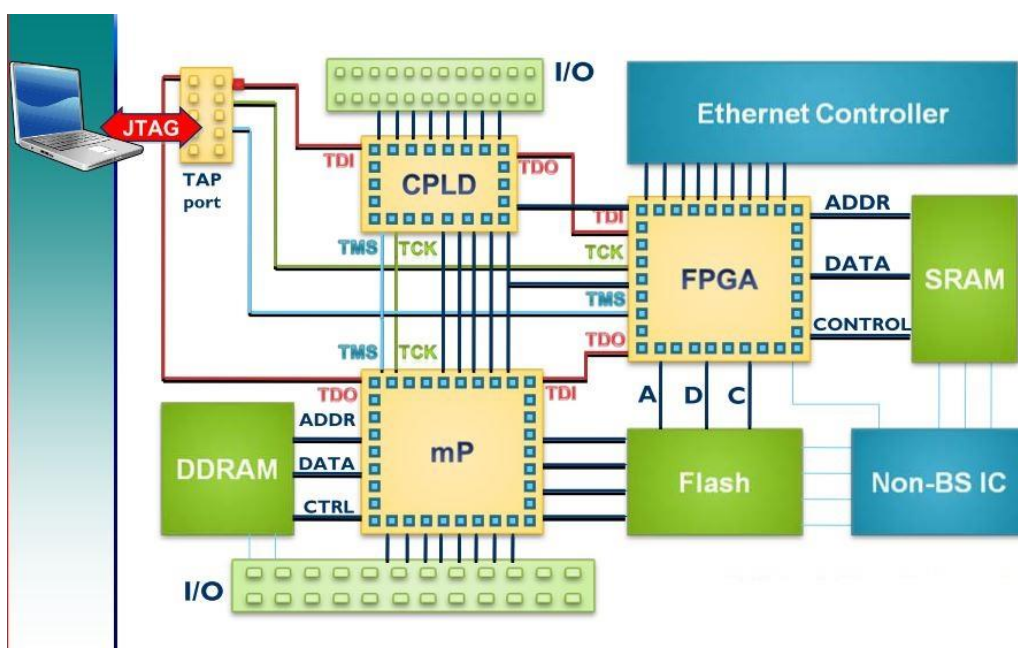
1 JOHDANTO

Elektroniikkateollisuudessa piirilevysuunnittelussa ja tuotannon testauksessa menetelmät kehittyvät ja vaatimukset kasvavat. Komponenttien koko pienenee ja sitä myötä myös piirikorttien fyysinen koko ja korteille ladottujen komponenttien tiheys kasvaa. Tämä tuo haasteita testauksen suunnittelulle ja varsinkin tuotekehitystestaukselle. Nykyään onkin lähes mahdoton testata piirilevytä fyysisellä kontaktilla signaaleja ja perinteinen piikkipetitestaustakin alkaa olla pakkaustiheyksien vuoksi pois suljettu menetelmä. Lisäksi monikerrospiirilevyjen myötä on mahdotonta päästä testaamaan välikerroksen kytkentöjä. JTAG-testaus antaa mahdollisuuden signaalien testaamiselle ohjelmallisesti. Testauksesta käytetään yleisesti nimitystä BS-testaus ja se perustuu IEEE Std 1149.1 (JTAG) -standardiin. Standardin kehittämiseen on ollut perusteet. Piirilevyt halutaan tarkastaa ladonnan ja ladontavirheiden varalta yhtenäisten säännösten rajoissa.

Tässä opinnäytetyön ensimmäisessä osassa tutkitaan ja selvitetään mitä hyötyä BS-testauksesta on tuotekehitykselle ja minkälaisiin tuotteisiin sitä kannattaa soveltaa ja liittyykö testaukseen jotain haittoja. Työssä selvitetään myös, mitä menetelmällä voidaan testata ja mitä jää testien ulkopuolelle. BS-testaus ei ole toiminnan testausta vaan testauksella pyritään varmentamaan testattavan kortin kaikki juotokset ja kontaktit. Testin avulla havaitaan mm. katkokset, oikosulut ja muut vialliset liitokset. Testauskattavuutta voidaan kasvattaa valitsemalla komponentit siten, että niillä on tuki BS-testaukselle.

2 BOUNDARY SCAN-TESTAUS TUOTEKEHITYKSESSÄ

Tuotannon testauksen suunnittelusta on tullut arkipäivää ja nykyään se on alusta saakka mukana myös tuotekehitysprosessissa. Alkuvaiheen testaus on tärkeää, koska myöhemmin voi mahdollisten virheiden havaitseminen olla erittäin vaikeaa ja kallista (1, s. 32). Testattavuussuunnittelun (DFT) yhteydessä pitää valita testausmenetelmät varhaisessa vaiheessa ja ottaa niiden vaatimukset huomioon. BS-testauksella kyetään testaamaan piirilevyt, jotka tukevat BS-teknologiaa. Sen avulla voidaan testata piirien välisten johdotusten ja liitosten toiminta testiliittimen kautta. Nykyisin suurin osa mikropiireistä (FPGA/CPLD, ASIC-piirit ja μ -prosessorit sekä muistipiirit SRAM, DDRAM ja FLASH) tukee BS-testausta ja testiliittimen kautta voidaan ne myös helposti ohjelmoida. Piirilevylevyllä olevan liittimen signaalit pitää ketjuttaa kaikille levyn BS-testausta tukeville komponenteille. JTAG-testiliittimen signaalit ovat: TDI, TDO, TCK, TMS ja TRST (Kuva1.)



Kuva 1. JTAG-ketjun kuvaus (2, s.30)

Testauksen tavoitteena on virheellisen toiminnan havaitseminen, vikojen eristäminen ja virheellisten valmistusprosessien tunnistaminen. Testaussuunnittelun tavoitteena on myös se, että tuote voidaan testata koko tuotteen elinkaaren ajan

mahdollisimman kattavasti ja taloudellisesti. Tähän BS-testaus on tuonut paljon helpotusta, koska juuri kortin JTAG-testiliityntä tuo siihen mahdollisuuden.

Usein kompleksisista, useasta piirilevystä koostuvaa laitetta, ei tarvitse edes purkaa vaan testit voidaan suorittaa kullekin kortille yhden testiliittimen kautta. Aikaisemmin jouduttiin suorittamaan kaikille korteille oma yksikkötestaus.

2.1 Testit ja tuloksista saatava informaatio suunnittelijalle

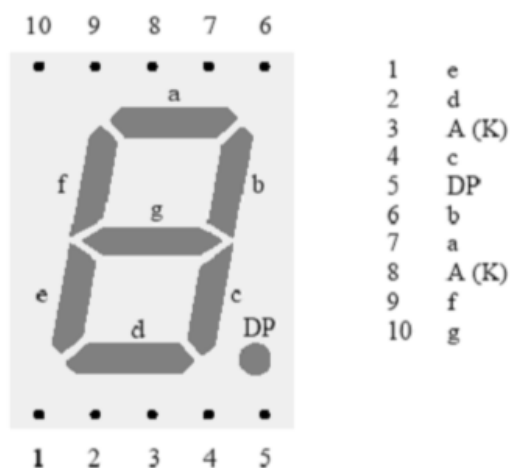
BS-testaus tuen sisältävillä komponenteilla ja laitteilla on kaksi tilaa, normaalitila ja testitila. Normaalitilassa laite toimii, kuten se on suunniteltu. Testitilassa laitetta käytetään BSDL-kuvauskielen avulla, joka koostuu pakollisista, valinnaisista ja vapaasti muokattavista osista. BSDL-kielen avulla ohjelmoidaan ja testataan halutut toiminnot. Menetelmän avulla voidaan ohjata komponentin sisään- ja ulostuloja sekä kaapata signaaleja ja ohjelmoida piirejä (3, s. 19). BS-testeillä voidaan havaita monia virheitä, kuten puuttuva tai väärä komponentti.

Signaaliliinjan testaus kahden piirin välillä tapahtuu kirjoittamalla tunnettu arvo toisen ulostulopuskuriin ja samalla tarkkailemalla toisen piirin sisääntulopuskuria. Koska kyse on digitaalisista komponenteista, on signaalin tila joko "0" tai "1". Mitä enemmän testattavalla piirikortilla tai laitteella on BS-tuen omaavia komponentteja, sitä suuremmaksi saadaan testikattavuus. 100 %:n testikattavuuteen päästään kuitenkin harvoin, koska osa passiivisista komponenteista, esimerkiksi kondensaattorit ja kelat, jäävät vielä osittain testaamatta. Piirikorteilla on myös yleensä osia ja lohkoja, joissa on analogiakytkentöjä, joihin ei ole testausmahdollisuutta JTAG-liittimen kautta.

2.2 Testien valmistelu piirilevysuunnittelun dataista

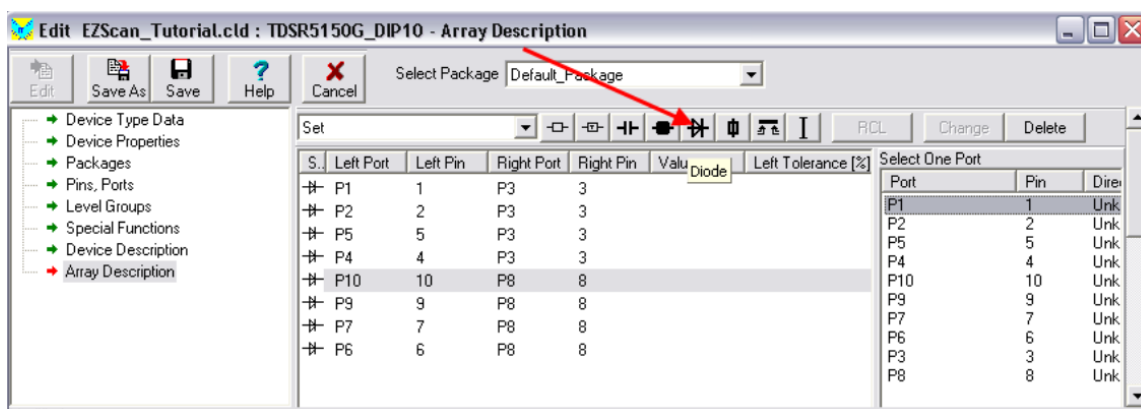
Testivektorien luomiseen tarvitaan piirilevysuunnittelusta syntyneet CAD-netlist-tiedostot ja komponenttilistan. Lisäksi tarvitaan komponenttivalmistajan BSDL-tiedostot komponenteista, joilla on BS-tuki. Kaikki kehittyneemmät BS-testialustat generoivat testit automaattisesti, kun tiedostot on ohjelmalle esitetty. Aina kun

kyseiseen piirikorttiin tulee muutos, tulee testivektorit generoida uudestaan. Toimenpide on nopea ja testiohjelmaa kehitettäessä generointia tehdään koko ajan. Usein passiivisten komponenttien yhteydessä tai esimerkiksi eri porttipiirien (AND, OR, NAND, NOR) yhteydessä joudutaan tekemään myös komponentti mallinnusta tietynlaisten Cluster-mallien avulla. Mallin luomisessa tehdään testiohjelmiston avustuksella lyhytmuotoinen kuvaus komponentin sähköisestä toiminnasta ja kerrotaan se ohjelmalle, joka generoi vektorit testejä varten. Näin syntyneet mallit voidaan myös tallentaa omiin kirjastoihin muita projekteja varten ja suunnittelijat voivat käyttää niitä sellaisenaan tai modifioida kirjasto komponentista taas uusia malleja. 7-segmentti numeronäyttö ja sen testaaminen on hyvä esimerkki, jossa ei BS-tuella komponenttia voidaan testata kuten tuen sisältävää komponenttia, kun malli on tehty. Komponentin numeronäyttö muodostuu seitsemästä LED-komponentista kuvan 2 mukaisesti.



Kuva 2. 7-segmentinäyttö (4, s.22)

Kuvan 3 esimerkissä määritellään komponentin fyysiset liitännät ja kotelotyyppi ja tallennetaan valmis malli lopuksi. Komponentin editointi käy nopeasti graafisen käyttöliittymän valikosta. Manuaalisesti luotuja komponenttimalleja LED-komponenttien lisäksi ovat mm. vastusverkot, liittimet, kytkimet ja kellopiirit jne.



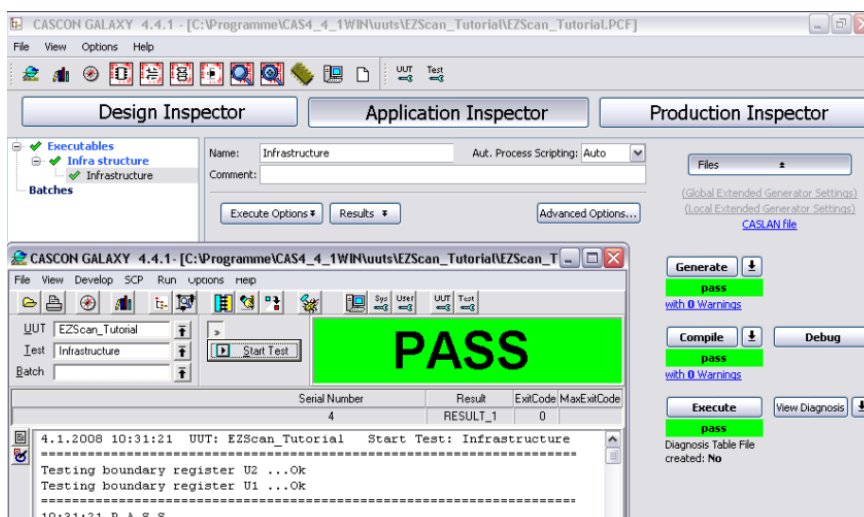
Kuva 3. Komponentin manuaalinen mallinnus (4, s. 23)

2.3 Suoritettavat testit

BS-testit suoritetaan yleensä ensimmäisen kerran testattaessa seuraavan loogisen mallin mukaan. Kun testiohjelma on luotu, kytketään tarvittavat testikaapelit kortille. JTAG-kaapelointi voi olla osana valmista testeriä tai liityntä voidaan tehdä myös kortille suoraan ilman, että korttia on kytketty mihinkään kokonaisuuteen. Virransyöttö vaaditaan JTAG-kaapelin lisäksi.

Ensimmäinen varsinainen testi on ns. infrastruktuuritesti, jossa testataan JTAG-ketjun toiminta (kuva 4). Tällä varmistetaan, että kaikki kortille elintärkeät kalliit komponentit ovat kunnossa eli ladonta ja juotosprosessi ovat toimineet. Testin avulla voidaan selvittää myös BS-tuen sisältävien komponenttien ID-koodit ja User-koodit. Koodien avulla voidaan varmistaa, että komponentit ovat oikeata versiota ja että komponentti on ohjelmoitu oikealla ohjelmistoversiolla. Testi on

äärimmäisen nopea yleensä alle sekunnin testi, mutta kertoo paljon toimivuudesta. Jos JTAG-ketju on poikki tai testi ilmoittaa jotain muuta hälyttävää, joudutaan testit heti lopettamaan.



Kuva 4. Onnistunut infrastruktuuritesti (4, s.35)

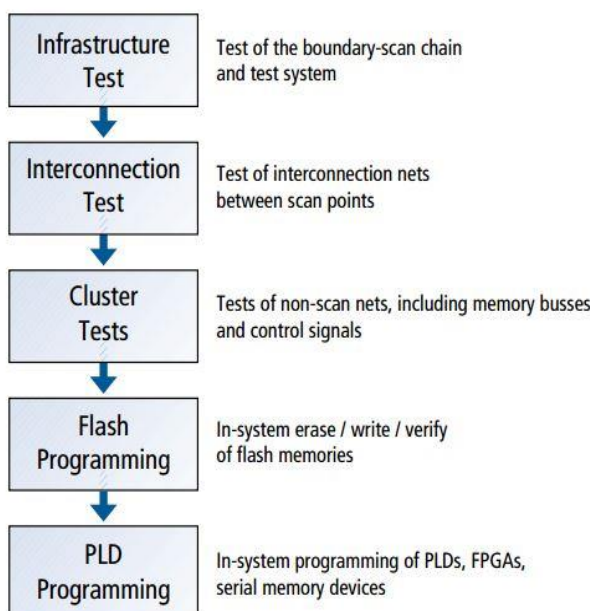
Virrankulutus toimivalla kortilla on myös aina määritettyjen rajojen sisällä. Jos se poikkeaa, on virransyöttö katkaistava heti, ettei aiheuteta lisää vikoja. Lyhyt testi ei ehdi vielä välttämättä tuhoamaan korttia. Jos vika on esimerkiksi oikosulku, joka aiheuttaa suuren virrankulutuksen ja sitä kautta kortin tai piirien tuhoutumisen.

Kun testattavalle kortille on suoritettu hyväksytty infrastruktuuri testi, siirrytään varsinaiseen testiin, jossa testataan piirien välisiä signaaleja. Tässä vaiheessa testataan, onko signaalitiet toimivia solujen välillä. Testeissä paljastuu katkokset ja vialliset kytkennät. Testattava signaali voi olla oikosulussa esimerkiksi viereiseen johtimeen tai signaalilinja voi olla kiinteästi joko maapotentialiin tai käyttöjännitteeseen kytketty. Testillä havaitaan myös signaalien ylös- ja alasveto-
vastuksien toiminta. Varsinkin uuden tuotteen ihan ensimmäinen BS-testi on tärkeä ja kertoo suunnittelijalle paljon. Mikäli testissä ilmenee vikoja, täytyy tuloksia osata diagnosoida. Suunnitteluvirheitä tulee lähes aina monimutkaisten piirikorttien suunnittelussa. Viat voivat myös syntyä valmistuksen yhteydessä. Piirilevyn

valmistus- ja ladontaprosesseissa esiintyy usein uusien tuotteiden valmistuksessa virheitä ja vikoja, kun prosesseja ei ole vielä hiottu kuntoon.

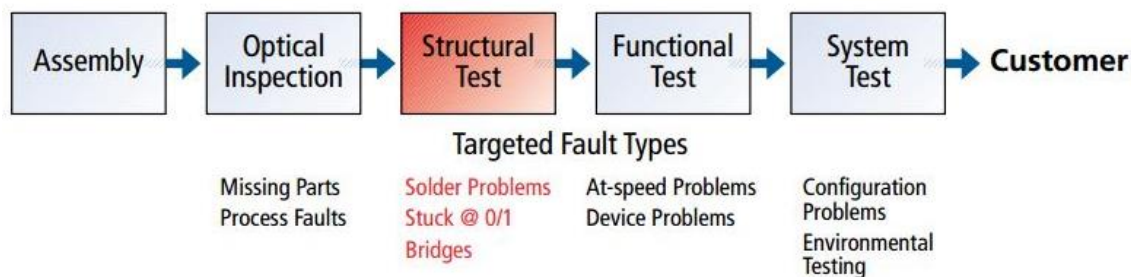
BS-testissä voidaan kaikki johdotukset ja liitännät testata tarkasti signaalitasolla. Tuotekehityksen aikana on hyvin tavallista, että testausta tehdään signaalitasolla pienissä ryhmissä, eikä testata kaikkia signaaleja yhtä aikaan tässä vaiheessa. Mittauksissa voidaan testata vaikka dataväylältä signaaleja D0-D15 kahden piirin välillä. Vianhakua voidaan suorittaa komponentti- ja signaalitasolla valitsemalla haluttu signaali testaukseen. Varsinkin monikerrospiirilevyjen ja FBGA-piireissä viat on hyvin vaikea jäljittää muuten kuin BS-tekniikalla.

Kun ensimmäinen protokortti on kauttaaltaan testattu hyväksytysti ja kaikki testivektorit on avattu, voidaan testata samasta valmistus erästä toinen kortti. Mikäli testit läpäistään, on suunnittelu onnistunut. BS-testit eivät kuitenkaan rajoitu pelkkien johdotusten ja juotosvikojen etsimiseen, vaan testeillä voidaan suorittaa paljon toimintatestaukseen verrattavaa diagnosointia. Alla olevassa kuvan 5 vuokaaviossa on koko BS-testaus kuvattuna alusta loppuun.



Kuva 5. BS-testaus vuokaavio (5, s.21)

Erilaiset piirikohtaiset ohjelmoinnit, kuten FLASH-ohjelmointi ja tiedostojen lataukset (PLD/FPGA) ovat yleensä aina ohjelmakohtaisia ja poikkeavat hieman toisistaan, mutta JTAG-standardien ansiosta menetelmät ovat kaikissa samanlaiset. Kun kaikki mahdolliset BS-testit on suoritettu, voidaan siirtyä turvallisesti laitekokoonpanon jälkeen toimintatestaukseen ja lopuksi systeemitestaukseen ennen asiakkaalle toimittamista (Kuva 6.)



Kuva 6. Testattavan piirikortin valmistuminen testien osalta (5, s.9)

2.4 Turvallisuus ja helppous

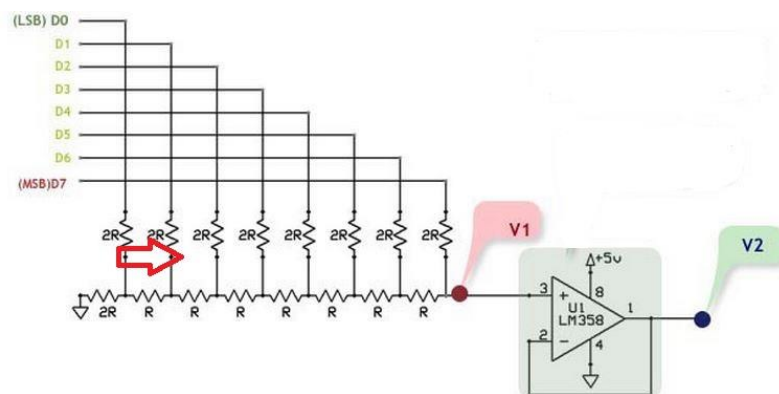
BS-testauksen yksi merkittävimmistä seikoista on testauksen turvallisuus. Testivektorit komponenttien välille luodaan ohjelmallisesti, ja koska komponenttivalmistajat ovat luoneet BSDL-tiedostot, on niissä tarkoin kerrottu kuinka eri pinnit ja niiden BS-solut saavat toimivat. Systeemi pitää huolen siitä, että kahden BS-solun välinen liikenne ei voi olla vastakkainen, kun molemmat syöttävät testidataa samaan linjaan yhtä aikaa. Turvallisuuteen voidaan lukea myös se, että testaaminen suoritetaan ilman että tarvitsee kytkeä ulkopuolelta testipiikkejä kortille. Staattisen sähkön aiheuttamat ESD-piikit voivat tuhota herkkiä piirejä, vaikka suojaus olisikin kunnossa. Johdin leveydet ja etäisyydet ovat niin pieniä, että testipiikki voi aiheuttaa oikosulun, jolla voi olla myös vikoja aiheuttava vaikutus. Signaalitiet voivat olla jopa niin ohuita, että testipiikin aiheuttama paine aiheuttaa johtimeen ei-toivottuja muutoksia.

BS-testiohjelmistot ovat myös nykyään hyvin kehittyneitä ja signaalin tiloja voidaan tutkia monitoroimalla, kuten muissakin simulointiohjelmassa. Koska testaus suoritetaan yhdestä liittimestä, on kaapelien ja johtojen kytkentä helppo. Yleensä

riittää vain virran syöttö ja JTAG-TAP-kaapeli. Ei tarvita pitkiä valmistelevia toimenpiteitä testien aloittamiselle. Testiohjelmaan voidaan myös tehdä lohkoja, joilla testataan pieniä kokonaisuuksia kerralla kortilta. Koko korttia ei tarvitse testata, vaan voidaan rajata testit ongelma kohtaan. Tämä on erittäin hyödyllinen ominaisuus tuotekehityksessä debuggaus vaiheessa.

2.4.1 Testitulosten diagnosointi

Testitulosten diagnosointi ohjelman raportista vaatii suunnittelijalta vähän harjaantumista, mutta pitkiltäkin vaikuttavat vikalistat ovat hyvin johdonmukaisia ja kertovat piirikortin toiminnasta paljon. Virheiden rajaaminen signaalitasolla on yksi BS-testauksen suurimmista eduista. Funktionaalisessa eli toiminnallisessa testauksessa harvoin heti ymmärretään, mistä kortin epämääräinen toiminta johtuu. Skenaario voisi olla seuraava. Oletetaan, että datalinjojen D0 -D7 DA-muunnosta käytetään jonkin toiminnan ohjaamiseen (kuva 7.) DA-muuntimen V2 signaali voi olla suunnitellusta hieman poikkeava, johon ei reagoida mitenkään, kun on marginaalinen. Todellisuudessa voisi olla, että vähiten merkitsevä bitti D0 on kiinteästi joko maapotentiaaliin, viereiseen johtimeen D1-signaaliin kytkeytynyt, jonka vuoksi piirilevysuunnittelussa tulleesta vahingosta.

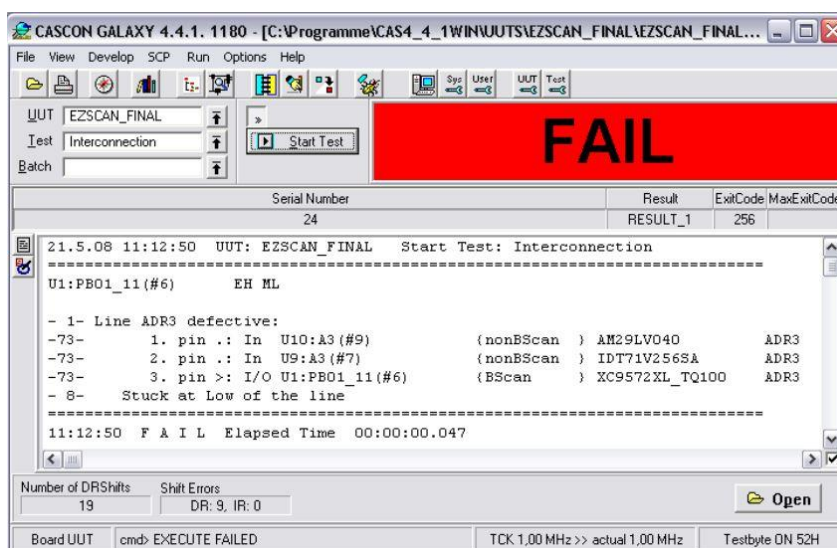


Kuva 7. DA-muunnin (6)

Ilman BS-testausta suunnittelusta voisi mennä kortti tuotantoon ja markkinoille. Jossain vaiheessa myöhemmin, kun kortteja on vaativissa järjestelmissä ympäri

maailmaa, huomattaisiin, että vika on ollut korteissa aina. Tässä vaiheessa tilanne jo aika harmillinen ja korjaustoimenpiteet sekä kustannukset mitättömän pikku vian takia valtavat. Jos tällainen esimerkki olisi jossain lääketieteellisessä sovelluksessa, vaikka lääkannostelija, se ei ole hyväksyttävä asia. Esimerkissä kuvattu vika on BS-testauksen diagnosoinnissa yleensä asioita, jotka tulevat heti esille ja niihin voidaan reagoida välittömästi. On selvää, että isoissa monimutkaisissa korteissa saattaa olla useita D0-D16 dataväyliä tai A0-A15 osoiteväyliä, joiden oletetaan myös toimivan oikein.

Seuraavassa esimerkissä on suoritettu infrastruktuuritestin jälkeen yhteenkyt-kentätesti, jolla testataan kaikki mahdolliset BS-kejuun kuuluvien piirien signaalitiet. Testiraportista (Kuva 8.) voidaan tulkita, että vika rajoittuu osoiteväylään ja siellä signaaliin ADR3. Raportista näkee myös, että vika rajoittuu U1-piiriin ja tarkemmin pinniin #6. Kun testitulosta tutkitaan vielä pitemmälle, huomataan, että kyseinen ADR3-signaali kytkeytyy piireille U10 ja U9. Molemmat piirit eivät tue BS-testausta, mutta kuitenkin vika on saatu rajattua tarkoin ja voidaan tutkia tarkemmin esimerkiksi mikroskoopilla tai röntgenlaitteilla, mistä vika johtuu.

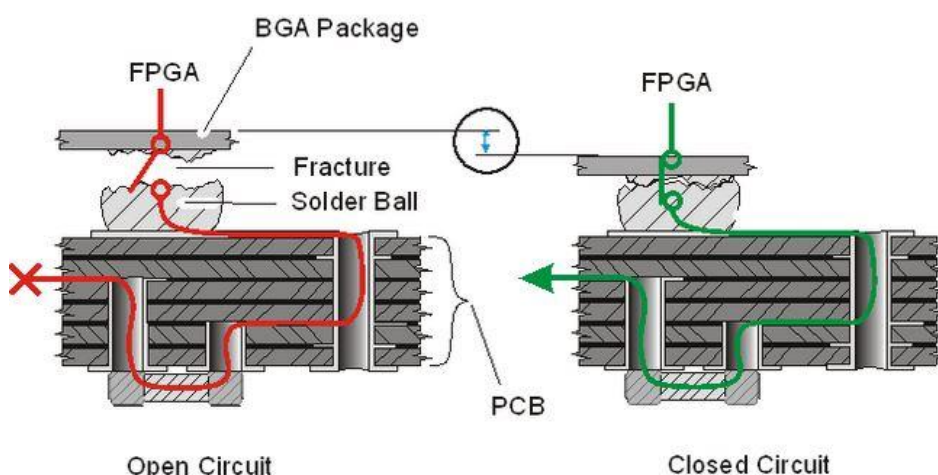


Kuva 8. Testiraportti ja vian esittäminen signaalitasolla (4, s.39)

2.4.2 Korjaavat toimenpiteet

Testituloksista saatu informaatio pitää tutkia aina tarkoin ja suunnitteluvaiheen protokorteista pitää kaikki kortit testata aina samoilla BS-testivektoreilla, että voidaan todistaa testien toistuvuus. Jos otos erästä kaikki käyttäytyy samalla tavalla viallisesti, tiedetään että suunnittelussa on syntynyt virhe. Jos vika ilmenee vain osassa pitää selvittää, onko komponenteissa vikaa vai onko piirilevyprosessissa ongelmia. Toimenpiteet ongelman korjaamiseksi määritellään sen mukaan. Mitä aikaisemmin viat löytyvät, sitä halvempaa korjaaminen on, eikä tule myöhemmin kustannuksia. Viallisen ADR3-signaalin mahdollisia syitä voi olla esimerkiksi signaalitiellä oleva oikosulku maapotentiaaliin (Stuck at low of the line) tai mahdollinen vika piirien U9 tai U10 signaalilinjassa. Testissä U1-piiri yrittää syöttää "1"-tilaa osoiteväylään, mutta linja pysyy "0"-tilassa.

Periaate vikadiagnosoinnissa on edellä kuvattu, ja kärsivällisesti sekä loogisesti signaaleja rajaamalla viat kyllä lopulta löytyvät. Tässäkin tapauksessa vian paikallistaminen perinteisellä tavalla oskilloskoopilla tai yleismittarilla olisi vienyt aikaa huomattavan ajan. Vikaa ei välttämättä olisi koskaan löytynyt, jos se olisi esimerkiksi ja hyvin tyypillisesti FPGA-piirin juotoksessa piirin ja piirilevyn välissä näkymättömissä (Kuva 9.)



Kuva 9. FPGA-piirin juotos (7)

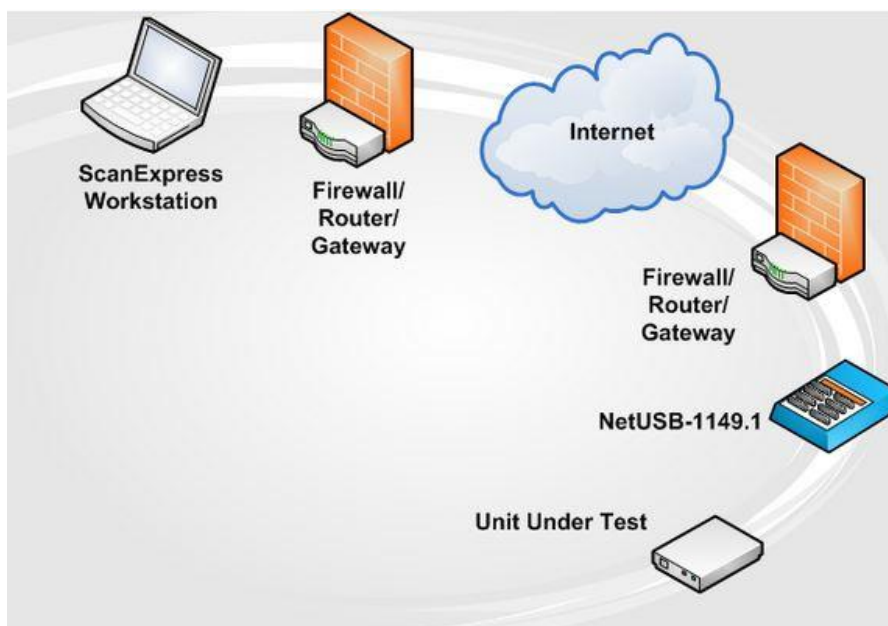
3 BOUNDARY SCAN-TESTAUKSEN TUOMAT HYÖDYT JA HAITAT

BS-testauksen hyötyä ajatellen on otettava huomioon, että testiteknologiasta on hyötyä vasta sitten, kun puhutaan monimutkaisista piirilevyistä, joissa on paljon ohjelmitavaa digitaalitekniikkaa mukana. Taloudellisista näkökulmista ajatellen pitää olla tiedossa suunniteltavan piirikortin mahdolliset tuotantomäärät ja tietenkin koko testattavan systeemin kokonaisarvo. Sen mukaan kannattaa myös BS-testausympäristö kehittää ja henkilöstö kouluttaa.

3.1 BS- testaus suunnittelijan apuna

Suunnittelijan apuvälineenä menetelmä on hyvä, koska systeemin joustavuuden avulla pääsee hyvin tutkimaan kytkentää kortin ollessa jännitteinen. Visuaalista tai röntgeniin perustuvaa konenäkö tarkastusta suoritetaan yleensä jännitteettömänä, eikä se ole sama asia. Suunnittelijalla on aina paras tuntemus kortin toiminnasta ja vian diagnosointi sekä paikallistaminen nopeutuvat. Vianhakua tehdessä pitää olla kyky ymmärtää kytkentäkaavioita ja osasijoittelu kuvia.

Internetin ja erilaisten verkkoratkaisujen myötä tulleiden etäkäyttösystemien avulla on mahdollista myös tehdä BS-testausta. Viallinen laite voi olla vaikka Yhdysvalloissa ja suunnittelija Suomessa. Suunnittelija pääsee käsiksi korttiin (UUT) ja pääsee testaamaan sitä ikään kuin se olisi omalla pöydällä. Kuvassa 10 on periaate tilanteesta.



Kuva 10. Verkon yli testaaminen (8)

3.2 Testi konfiguraatioiden nopeat muutokset

Kun testiohjelma on luotu ja kortin eri lohkoista on omia testisekvenssejä, voidaan pienet muutokset tehdä hetkessä. Debuggausta voidaan tehdä signaalitasolla helposti. Vikaa etsittäessä voidaan osa signaaleista ohjata HIGH Z - eli korkeaimpedanssiseen tilaan, jolloin komponentin pinni ja sen signaali eivät ole aktiivisena, eikä kuormita ja vaikuta muihin signaaleihin mitenkään. Tällä tavalla voidaan viallisia signaaleita tutkia ja selvittää mitkä viat siitä aiheutuu. Ensin testataan kortti HIGH Z-tilassa ja sen jälkeen aktivoidaan signaali, jonka jälkeen ver-rataan testiraportteja. Usein signaalien yhteys ei rajoitu vain kahden solun välille, vaan useiden piirien välillä on yhteys.

Koska testivektorit on luotu ohjelmallisesti, voidaan aina nopeasti siirtyä myös aikaisempiin versioihin testeissä, eikä tarvita testerin johdotusten muutostöitä. Piirikortteihin tulee suunnittelun edetessä kytkennällisiä muutoksia ja jokaisesta on tehtävä muutos myös BS-testien osalta. Testivektorien ja ohjelmaversioiden versiohallinta on tärkeää niin suunnittelu vaiheessa kuin myöhemmin huolto ja korjaus tehtävissä.

Asiakkaalta saattaa tulla palautuksena viallinen kortti, jonka versio näkyy yleensä kortissa olevasta tyyppitarrasta. Siitä löytyy kaikki tarvittava tieto jäljitettävyyteen komponenteista ja ladatuista ohjelmakoodeista lähtien. BS-testiohjelman version on oltava oikea, ettei tehdä väärää diagnoosia.

Vaikka korttiin tehdään BS-testeissä näkyviä signalointi muutoksia, eivät ne välttämättä näy mitenkään loppukäytössä ja toiminnallisuuden testaamisessa. Huoltoon tai korjaukseen tulleita kortteja halutaan kuitenkin usein tutkia toiminnallisten testien lisäksi myös BS-tasolla. Toiminta testausohjelmaan usein ei tarvitse tehdä mitään muutosta, vaikka kortilla tehdään komponentti tai signaalimuutoksia.

3.3 Taloudelliset satsaukset ja yksikkökustannusten kasvu

Projektin alkuvaiheessa BS-testiohjelmien ja lisenssien hankkiminen voi tuntua suurelta lisäkustannukselta hankkeelle. Kannattaa kuitenkin huomioida heti, että BS-testausjärjestelmä on varsin joustava systeemi ja sitä voidaan hyödyntää myöhemmin muissa korteissa ja projekteissa. Joten kustannuksia voidaan jakaa ja ne eivät olekaan pitkällä tähtäimellä enää mitenkään ratkaisevia kokonaiskustannuksissa. Monimutkaisissa piirikorteissa, joissa voi olla 5 -10 isoa FPGA-piiriä, voi kortin arvo nousta jo pelkkien komponenttien osalta tuhansiin euroihin. Jo kymmenen tällaisen kortin pelastaminen viallisten joukosta saattaa kattaa rahallisesti testiohjelmiston hinnan. Komponenttien hintaero ilman BS-tukea ja tuen omaavien välillä ei enää ole ratkaiseva. Ja yhä enemmän mennään siihen että, että komponentit ovat automaattisesti kyseiseen teknologiaan suunniteltu.

Osaavan henkilökunnan koulutus pitää myös järjestää ja myös siinä pitää ottaa huomioon se, että testauksen ja sen kehittämisen osaavaa henkilökuntaa käytetään mahdollisuuksien mukaan muissakin yrityksen projekteissa, jos se on mahdollista.

4 POHDINTAA

Tässä opinnäytetyössä kartoitettiin JTAG-testausmenetelmän hyötyjä tuotekehityksessä. BS-testaus ei testaa piirikorttien toimintaa sillä tasolla, kun sitä käytetään lopullisessa systeemissä. Siihen käytetään funktionaalista testausta, joka on lähellä loppukäyttötilannetta. BS-testausmenetelmän tarkoitus on löytää piirikortilta suunnittelu ja valmistusvirheitä ja juuri tällaiseen testaukseen ja tutkimiseen teknologia on suunniteltu. Testissä käydään kortin kaikki mitattavat signaalit läpi yksitellen ja todetaan toimivuus.

Testejä voidaan hyvin suorittaa vielä suunnitteluvaiheessa oleville piirikorteille ja suunnittelija voi itse olla mukana esitestauksessa, eikä tuotantoa tarvitse kuormittaa keskeneräisten korttien analysointiin ja vianhakuun. Piirilevytekniikan ja komponenttien pienenemisen johdosta korteista on tullut sellaisia, että niitä on mahdotonta testata muutoin kuin BS-tekniikalla. Suuret massavalmistajat ovat teknologiaa jo käyttäneet pitkään, mutta testiohjelmien lisääntyessä niiden hintojen laskiessa ovat pienemmätkin yritykset alkaneet hyödyntää BS-testauksen etuja.

Varsinkin lääketieteellisten mittalaitteiden valmistukselle laatuvaatimukset ovat niin korkeat, ettei ilman asianmukaisia testimenetelmiä ole mahdollisuus saada sertifikaatteja tuotteisiinsa. BS-testaus on yksi lisäprosessi, jolla saadaan laatua varmistettua.

LÄHTEET

1. Pahkasalo, Mika – Kansankoski, Janne 2009. Testauksen suunnittelu on tuotekehitystä. Prosessori, nro 1. S. 32-33. Saatavissa: <http://ylioska.centria.fi/upfile/BoundaryScan%20Prosessorissa.pdf>. Hakupäivä 13.5.2015.
2. Jutman, Artur. 2011. Board-level testing and level testing and IEEE1149.x Boundary-scan standard IEEE1149.x Boundary-scan standard. Saatavissa: <http://www.gojtag.com/sites/default/files/BS%20testing%20-%20goJTAG%20v.11.02%20print.pdf>. Hakupäivä 10.4.2015.
3. Hakamäki, Petri 2010. Piirikorttien tuotantotestauslaitteiston määrittely ja kehitys. Opinnäytetyö. Vaasa: Vaasan ammattikorkeakoulu, tietotekniikan koulutusohjelma.
4. Borowski Martin – Dressler Ralph – Heiber Jan. 2009. Boundary-scan Coach / EZScan.Tutorial System Cascon version 4.5.1. Saatavissa : <http://www.goepel.com/en/index.html>. Hakupäivä 13.5.2015.
5. JTAG-Tecnologies.2008. When does boundary-scan make sense. Saatavissa: <http://www.jtag.com/en/system/files/downloads/When%20does%20boundary-scan%20make%20sense.pdf>. Hakupäivä 17.4.2015.
6. Alander, Jarmo.2015. Auto1010 D/A-muunnin. Saatavissa: <http://lipas.uwasa.fi/~TAU/AUTO1010/slides.php?File=9000ADC.txt&Page=-1>. Hakupäivä 7.5.2015.
7. Harris, Ken. 2008. Real-Time Detection of Solder Joint Faults in Operating FPGAs. Saatavissa: http://www.ridgetopgroup.com/about/newsletter/issue-1/article_SJBIST.html. Hakupäivä 17.4.2015.

8. Free Boundary-Scan Training to qualified professionals. 2013. Corelis.
Saatavissa: <http://corelis.com/blog/run-jtag-boundary-scan-tests-over-the-internet/#.VRUTcvmUeUY>. Hakupäivä 17.4.2015.

Petri Lahtinen

**FUNKTIONAALISEN TESTAUKSEN MÄÄRITTELY TUOTEKEH-
TYKSESSÄ**

FUNKTIONAALISEN TESTAUKSEN MÄÄRITTELY TUOTEKEHITYKSESSÄ

Petri Lahtinen
Opinnäytetyö, osa 2
Kevät 2016
Tietotekniikan koulutusohjelma
Oulun ammattikorkeakoulu

SISÄLLYS

SISÄLLYS	3
SANASTO	4
1 JOHDANTO	5
2 TESTAUKSEN VAATIMUKSET JA MÄÄRITTELY	7
2.1 Testauksen kattavuus	9
2.2 Asiakas- ja viranomaisvaatimukset	9
2.2.1 Asiakkaan tuotantotestauksen spesifikaatio	9
2.2.2 Viranomaisvaatimukset	10
3 TESTAUSSUUNNITTELU	12
3.1 Mekaniikkasuunnittelu	13
3.2 Elektroniikkasuunnittelu	14
3.3 Ohjelmistosuunnittelu	15
4 TESTERIT JA MITTALAITTEET	18
4.1 Testifixture	18
4.2 Mittalaitteet	19
4.3 Testiohjelma	20
4.4 Testin kulku	21
5 TESTITULOKSET JA DOKUMENTOINTI	22
5.1 Laatujärjestelmä	22
5.2 Jäljitettävyys	22
5.3 Testeridokumentit	22
5.4 Testerin verifiointi ja validointi	23
6 YHTEENVETO	24
LÄHTEET	26

SANASTO

AOI	Automaattinen optinen tarkistus
DFT	Testattavuussuunnittelu
DMM	Digitaalinen yleismittari
DUT	Testattava laite
ETSI	Eurooppalainen telealan standardoimisjärjestö
FCT	Funktionaalinen testaus
FDA	Yhdysvaltain elintarvike- ja lääkevirasto
GPIB	Nopea lyhyille etäisyyksille tarkoitettu mittalaitteväylä
IO	Testilaitteen tulot ja lähdöt
JTAG	IEEE 1149.1 -standardi ohjelmiston ja laitteiston testaukseen käytettävälle JTAG-portille
LABVIEW	National Instrumentsin graafinen ohjelmointikieli
MUX	Multiplekseri
PXI	Teollisuuden tietokoneväylä
ROHS	Euroopan Unionin säädös, jolla rajoitetaan tiettyjen haitallisten aineiden käyttöä sähkö- ja elektroniikkalaitteissa
X-RAY	Röntgentarkistus

1 JOHDANTO

Elektroniikka-alan kehittyessä komponenttien integroitumisaste kasvaa huimaa vauhtia ja laitteissa käytetään yhä enemmän sulautettuja järjestelmiä. Ohjelmistojen merkitys kasvaa laitteissa ja toiminnallisuus lisääntyy. Yksittäisten passiivisten peruskomponenttien määrä laskee, mikä helpottaa osittain kokoonpanoa tuotannossa. Myös testaus on kehittynyt parin viime vuosikymmenen aikana nopeasti. Uusia erilaisia testausmenetelmiä on kehitetty ja niitä on otettu käyttöön useissa yrityksissä. Testauksen suunnittelussa ja määrittelyssä pyritään ottamaan käyttöön sellaiset testausmenetelmät, joilla katsotaan olevan parhaat edellytykset laadun takaamiseen. Usein pitää ottaa huomioon yrityksen tai tuotantolaitoksen resurssit, valmiudet, aikaisemmat testaukset ja mahdolliset valmiit testauslaitteistot. Myös uusia menetelmiä pitää ottaa käyttöön ja vanhoja kehittää edelleen. Usein joudutaan myös luopumaan menetelmistä niiden vanhennuttua.

Tärkeää on, että tuotantotestaus otetaan huomioon jo tuotekehitysvaiheessa, eikä suunnitella testausta vasta sitten, kun tuote on jo tuotannossa menossa markkinoille. Tulee kalliiksi tehdä vielä muutoksia laitteeseen tai piirikortteihin vain muutaman testipisteen vuoksi, jotka olisi voitu asettaa piirilevylle tuotekehitysvaiheessa. Sen vuoksi tuotekehityksessä tehdään tuotteelle testisuunnitelma, jota pidetään myöhemmin tuotannon funktionaalisen testauksen runkona. Usein kaikkia suunnitelman testejä ei lopullisessa tuotantotestauksessa suoriteta, vaan esimerkiksi aikataululliset paineet johtavat siihen, että valitaan toiminnan kannalta kriittiset testit. Nämäkin ovat tapauskohtaisia asioita. Esimerkkeinä voidaan mainita kaksi äärilaitaa, kuten halvat älypuhelimet ja lääkinnälliset laitteet. Ihmisen elintoimintoja seuraavat ja ylläpitävät laitteet vaativat aina täydellisen testauksen, eikä testausajan ja testien minimointiin ole luonnollisesti mitään järkevää syytä. Puutteellisesti suoritettu testaus aiheuttaa tarpeetonta korjaus- ja tarkastustyötä, josta kertyy helposti suuria kustannuksia, mikä syö tuotteen katetta ja yrityksen kannattavuutta (1). Kattavan testauksen avulla saadaan tuotteesta laadukas ja sillä on markkinakilpailussa suuri etu.

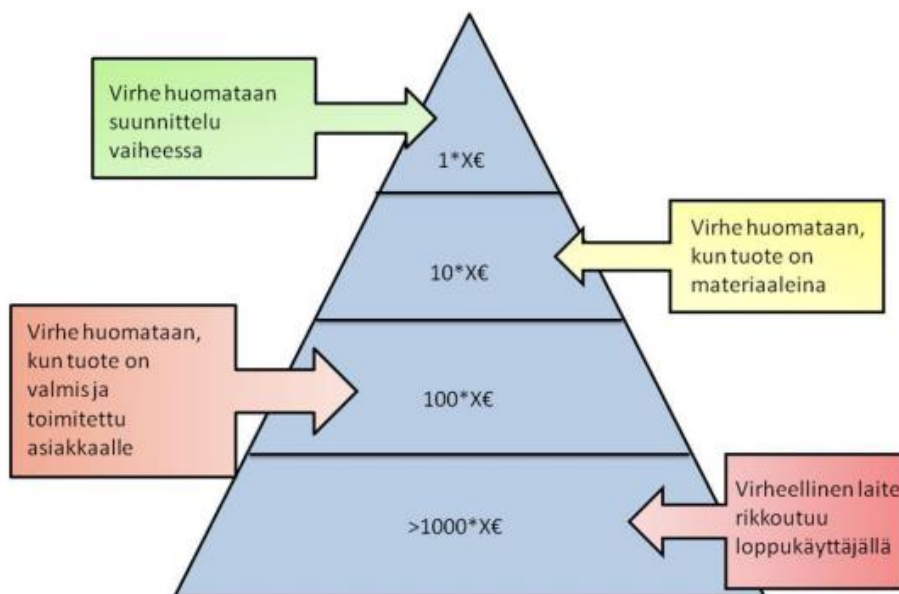
Tässä työssä pyritään selvittämään, mitä seikkoja tulee huomioida funktionaalissa eli toiminnallisessa testauksessa, jolla varmistetaan, että laite toimii asetettujen vaatimusten mukaisesti. Tuote testataan aktiivisena eli jännitteellisenä ja testi pyrkii jäljittelemään loppukäyttäjän tekemiä toimintoja mahdollisimman paljon. Ennen funktionaalista testausta tuotteelle tehdään yleensä myös erilaisia testejä ja tarkastuksia, esimerkiksi konenäkö- (AOI) ja röntgenlaitteilla (X-RAY) sekä JTAG-testeillä, joilla voidaan karsia suuri osa mahdollisista vioista. Testikattavuus pyritään saamaan mahdollisimman suureksi.

2 TESTAUKSEN VAATIMUKSET JA MÄÄRITTELY

Testaussuunnittelun lähtökohtana funktionaalisessa testauksessa on määritellä testit laitteelle ja testeille raja-arvot ja muut hyväksymiskriteerit. Testattavuussuunnittelulla vältetään suunnitelmasta tuotetta, jota ei tuotekehityksen ja tuotteen valmistumisen jälkeen pystytä testaamaan kunnolla. Testattavuussuunnittelun DFT:n englanninkielinen nimitys on Design for Testability. Funktionaalisessa testauksessa laite ei ole vielä välttämättä lopullisessa mekaniikassa ja silti testien tulisi simuloida mahdollisimman hyvin valmiin tuotteen toimintoja. Tuotetta kuormitetaan ja simuloidaan erilaisten mittalaitteiden ja kuormien avulla. Jos testattavassa piirikortissa on mikrokontrolleri tai -prosessori, sen ohjelmistoon on sisällytettävä myös testattavuusominaisuuksia. Tuotannossa kaikkien eri vaiheiden komponenttikeräilystä ladontaan ja sieltä testaukseen on oltava virheetömiä, jotta lopullinen tuote saadaan kerralla valmiiksi eikä tuotetta tarvitse enää purkaa osiin viallisen osan tai piirilevyn vuoksi. Laitteen kokoaminen saattaa kestää useita tunteja, jotta kaikki funktionaaliset osat on saatu integroitua yhteen. Tuote voi sisältää useita piirikortteja, joiden toiminta on testattava ennen kokoonpanoa. Kun kaikki yksiköt on testattu ja niiden testausraportit on tallennettu tietokantaan, voidaan siirtyä integrointitestaukseen (2).

Testaussuunnittelussa pitää ottaa huomioon tuotteen ennakoitujen tuotantomäärät ja huomioida onko tuote massatuote vai pysyvä lopullinen tuotanto maksimissaan tuhansissa kappaleissa. Piensarjatuotannossa ei voida käyttää kalliita ja monimutkaisia testijärjestelmiä, koska kustannukset nousisivat liian suureksi ja kannattavuus jäisi liian pieneksi. Piensarjatuotannossa räätälöidään tuotekehityksen ja tuotannon yhteistyönä sopiva ratkaisu, joka parhaiten palvelee yritystä. Testereiden tarvitsemia mittalaitteita ei voida seisottaa pelkästään yhdellä mittatolpalla, kun testausta ei suoriteta. Mittalaitteita tarvitaan myös muiden tuotteiden testaamiseen. Mittalaitteet pyritään myös valitsemaan yrityksen olemassa olevista laitteista. Mittalaitteevalikoima koostuu yleensä siitä, mihin yritys on erikoistunut ja minkälaisia tuotteita valmistetaan.

Testauksen tavoitteena on havaita virheellinen toiminta, joka aiheutuu joko viallisista komponenteista tai valmistusprosessista. Tavoitteena on myös vikojen eristäminen niin, että korjauskustannukset minimoidaan ja vian aiheuttaja eliminoidaan. Mitä pitemmälle tuote pääsee tuotantoketjussa, sitä kalliimmaksi korjaaminen tulee. Alla oleva kuva 1 kertoo miten kustannukset kasvavat tuoteketjun eri vaiheissa.



Kuva 1. Virheen kustannusvaikutus tuoteketjun eri vaiheissa (3)

Testaus voidaan jakaa kolmeen tasoon, jotka ovat komponenttitason testaus, piirilevytason testaus ja järjestelmätason testaus. Funktionaalisella testauksella tarkoitetaan piirilevytason testausta, jota tässä työssä käsitellään. Piirilevyille syötetään herätteitä liittimien tai testipiikkien kautta ja analysoidaan niiden aiheuttamat vasteet lähdoissä.

2.1 Testauksen kattavuus

Kun laite viedään tuotantoon, on testaus hyvin laajamittaista toimintaa. Tuotteesta pitää testata kaikki toiminnalliset osat eri olosuhteissa. Testikattavuus pyritään saamaan mahdollisimman suureksi, mutta harvoin päästään 100 prosentin tasolle. Suunnitelmissa pyritään kompromissiin kustannusten ja laadun suhteen. Tuotekehityksessä tehdään myös varsin tarkat lämpötilamittaukset tuotteelle. Mittauksia tehdään yleensä $-25\text{ °C} \dots +55\text{ °C}$ alueella. Mittauksissa pyritään saamaan selville, onko suunnittelussa tullut mitoitusvirheitä tai onko joku komponentti mahdollisesti sopimaton kyseiseen tuotteeseen. Tuotetta tuotantoon siirrettäessä testeistä karsitaan lopullisiin testeihin vain kriittiset toiminnalle olennaiset testit ja ns. heikot kohdat, joissa ennustetaan ilmaantuvan vikoja. Testikattavuuteen vaikuttavat myös suuresti laatu- ja viranomaisvaatimukset.

2.2 Asiakas- ja viranomaisvaatimukset

Vaikka testien kattavuus saadaankin mahdollisimman suureksi, on testaussuunnittelussa huomioitava suuri määrä asiakkaan ja viranomaisten vaatimuksia. Tiukkojen määräysten ja sääntöjen vuoksi tuote on hyvä testata ennen integroitestausta funktionaalisella testerillä. Kun kaikki erilliset yksiköt eli moduulit ovat varmasti läpäisseet funktionaaliset testit, voidaan turvallisesti mielin kasata laite lopputestejä varten. Vaatimukset liittyvät yleensä tuotteiden turvallisuuteen ja ympäristöasioihin.

2.2.1 Asiakkaan tuotantotestauksen spesifikaatio

Tuotesuunnittelija tai asiakas määrittelee ja laatii projektin alussa testispesifikaation, joka on testaussuunnittelun tärkein vaihe. Spesifikaatio täytyy olla mahdollisimman selkeä ja yksiselitteinen dokumentti. Spesifikaatiossa kuvataan testit askel askeleelta siinä järjestyksessä, kun ne on järkevin tehdä. Testispesifikaatio on ohjelmistosuunnittelijalle tärkeä dokumentti. Testausohjelman rakentaminen ja koodaaminen voidaan aloittaa heti spesifikaation pohjalta. Suunnitelmassa mainitaan myös seikat, jotka voivat olla haitallisia, ellei asioita tehdä oikeassa

järjestyksessä. Tällä tavoin turvataan, että laitteisto ja testattava laite eivät rikkoutuisi. Myös testaajan turvallisuus pitää huomioida kaikissa testien vaiheissa.

2.2.2 Viranomaisvaatimukset

Viranomaisvaatimuksista puhuttaessa on kaksi isoa ryhmää, joiden testaussuunnittelussa on paljon haasteita. Niitä ovat kaikki tämän päivän langattomat sovellukset ja toisena erittäin tiukkojen spesifikaatioiden alla olevat lääkintälaitteet. Langattomien laitteiden, varsinkin matkapuhelinten valmistajille, on ETSI-organisaatio luonut varsin laajat standardit (4). Organisaatio on riippumaton eurooppalainen telealan standardoimisjärjestö. ETSI luo standardeja laitevalmistajien ja verkko-operaattoreiden tarpeisiin telekommunikaatioon, mediajakeluun sekä lääkinnällisten laitteiston valmistajille (5).

Langattomissa laitteissa käytetyt radiotaajuudet ovat olennaisen tärkeä ja harvinaisen luonnonvara. Viimeaikaisen teknologian kehityksen ansiosta on syntynyt runsaasti radiotaajuusspektriä hyödyntäviä uusia sovelluksia ja palveluita. Tämän vuoksi on tarkka standardointi ja määrittely eri laitteille tärkeää. On selvää, että radiolaitteet eivät saa häiritä toisia laitteita. Siksi kaikille RF-laitteille on säädetty muun muassa suurin lähetysteho ja tiukat harhatoistoille määritellyt enimmäistehot.

FDA on Yhdysvalloissa perustettu elintarvike- ja lääkevirasto. FDA:n säädösten piiriin kuuluvat myös lääkintälaitteet ja säteilevät laitteet, joten kaikki elektroniset lääkintälaitteet pitää testata standardin antamien normien mukaisesti. FDA valvoo myös eurooppalaisia laitevalmistajia, jotka haluavat Yhdysvaltojen markkinoille (6).

Näitä edellä mainittuja standardeja noudattaen tulee tuotekehityksessä työskentelevän henkilön suunnitella laite ja määrittellä testispesifikaatio sellaiseksi, että annettuja normeja ei ylitetä. Ennen markkinoille vientiä laitteille joudutaan hakemaan tyyppihyväksyntä, joka saadaan tarkkojen tyyppihyväksyntätestien jälkeen,

mikäli kaikki mittausarvot ovat sallituissa rajoissa. Viranomaisvaatimukseen elektroniikkavalmistuksessa kuuluu myös ROHS-direktiivi, vaikka se ei suoranaisesti testaukseen liitykään. ROHS:n pyrkimys on rajoittaa haitallisten aineiden käyttöä elektroniikkatuotteissa (7).

3 TESTAUSSUUNNITTELU

Testauksen menetelmät ja kattavuus suunnitellaan yhdessä asiakkaan kanssa. Kun määrittely on tehty, suunnitellaan testausjärjestelmä yhteistyössä mekaniikka-, elektroniikka- ja ohjelmistosuunnittelijoiden kanssa. Myös tuotantohenkilöiden käytännön tietotaitoa tarvitaan apuna suunnitelmissa. Jokaisen suunnittelijan panos heti alkuvaiheessa on tärkeä, jotta suunnittelu etenee jouhevasti. Usein elektroniikkalaitteiden testerit vaativat suunnittelijoilta luovuutta, jotta saadaan jo olemassa olevilla mittalaitteilla ja kalustolla vaaditut testit tehtyä. Testattavuussuunnittelu ei ole mitään rakettitiedettä, vaan periaatteessa valikoima yksinkertaisia ratkaisuja (2). Kustannukset ja tuotteen mahdollinen elinkaari täytyy myös huomioida. Hyvin pienien tuotantoerien ollessa kysymyksessä voi olla järkevämpää, että testit tehdään manuaalisesti ilman tuotteelle tarkoitettua testeriä. Harvoin löytyy kaupan hyllyltä valmiita ratkaisuja suunnitelmille. Hyväksytyt testaus suunnitelman jälkeen alkaa testerin valmistus ja testausohjelmiston suunnittelu.

Testerin kehitys pitää alkaa mahdollisimman varhaisessa vaiheessa varsinaisen testattavan tuotteen kanssa rinnakkain (Kuva 2). Piensarjatuotantoon tarkoitettuihin testereihinkin tarvitaan 1–2 kuukauden kehitystyö. Tuotekehitysvaiheen testejä voidaan ajaa puolivalmiilla testerillä ja testien avulla voidaan kehittää testeriä niin mekaniikan kuin testausohjelman osalta. Suunnittelutestauksen aikana voidaan tehdä piiri- ja -logiikkasimulointia ja ajoitusanalyysjä suunniteltavalle laitteelle. Optimitilanne on sellainen, että kun tuotteen 0-sarja siirretään tuotantoon, on testausjärjestelmä valmis. Varsin usein on historiassa kuitenkin sorruttu siihen, että testaussuunnittelu on jäänyt tekemättä, ja kun tuote on markkinoilla, aletaan miettiä testausta jonkin vikatilanteen ilmettyä. Tässä vaiheessa testausjärjestelmän kehittämisen kustannukset ovat korkeat ja usein reklamoiduista tuotteista aiheutuva laatuongelma huonontaa yrityksen imagoa.



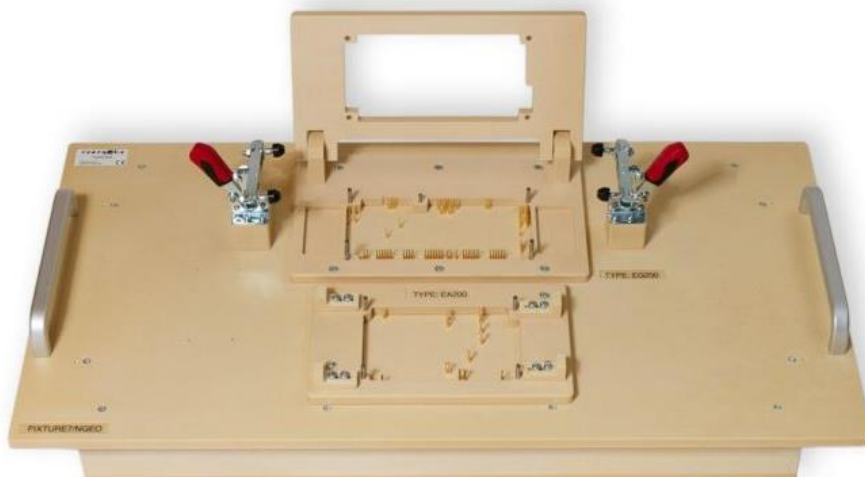
Kuva 2. Testaussuunnittelun prosessi. Alempana suositeltava malli (2)

Varsinainen suunnittelu- ja kehitysprosessi tehdään yleensä yhteistyössä tiimeissä, joissa on erilaista osaamista. Suunnittelua tehdään rinnakkain tavoitteena saada testaussysteemi valmiiksi sovittuun aikaan. Testeriä siirrettäessä tuotantoon tarvitaan myös testaussuunnittelun ammattitaitoa käyttöönotossa ja koulutuksessa. Käyttöhenkilökunnalle opetetaan ylläpito- ja huoltotoimenpiteet.

3.1 Mekaniikkasuunnittelu

Usein piirikorttitesterin suunnittelu alkaa perusmekaniikan suunnittelusta. Hyvän tuotesuunnittelun ja tuotekehityksen ansiosta tuotteen testausta varten on huomioitu valmiiksi mahdolliset testiliittimet ja testipisteet. Usein käytetty neulapetitesteri on vielä ihan toimiva, helppo ja edullinen ratkaisu testereissä vieläkin, vaikka korttien fyysinen koko pienenee koko ajan. Neulapetitesterin (Kuva 3) etu on, että kortille ei tarvitse laittaa erillisiä liittimiä, jotka usein vievät turhaan tilaa kortilta. Neulapetitesteriä varten tulee ainoastaan sijoittaa testipisteet testattavalle yksikölle. Jos kaikki testipisteet on otettu huomioon heti ensimmäisessä piirilevyn layoutissa, ei kortin suunnitteluun ja materiaaleihin tule lisäkustannuksia, mikäli joudutaan tekemään testausta varten uusi layout-kierros.

Testerin mekaniikkasuunnittelussa pitää huomioida myös, että testeri pitää olla helppo huoltaa. Testiliittimet, kaapelit ja neulapetien jousitetut piikit ovat nopeasti vaihdettavia. Tuotantokatkoksia ei yleensä tällaisissa tilanteissa sallita.



Kuva 3. Neulapetitesteri (8, s. 29)

3.2 Elektroniikkasuunnittelu

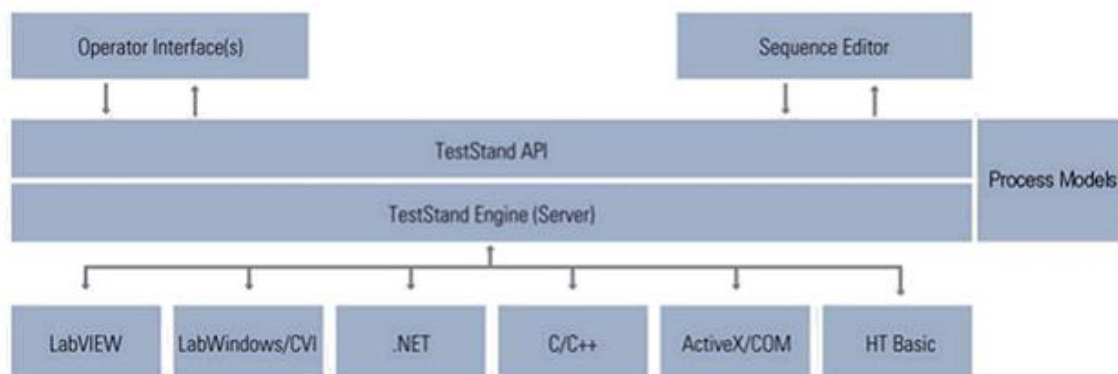
Testerin elektroniikka- ja sähkösuunnittelussa pitää toteuttaa kaikki kytkennät mittalaitteilta testattavalle kortille. Mittalaitteet on yleensä kytketty toisiinsa esim. GPIB-, USB- tai LAN-väylän avulla. Massateollisuudessa käytetään myös nopeampaa PXI-väylää, kun testauksen nopeus on merkittävässä roolissa. Mittalaitteiden kokonaisuutta voidaan nimittää, vaikka testitolpaksi. Tolpassa on standardoitu testiliitin, josta kytketään testikaapeli testifixtureen. Tällainen järjestelmä edesauttaa sitä, että testitolppaa voidaan käyttää joustavasti muissakin tuotteissa. Näin ollen testerin elektroniikka- ja sähkösuunnittelu helpottuu ja nopeutuu huomattavasti. Hyvin suunniteltua testerin runkoa ei tarvitse uudestaan suunnitella. Testifixturen sisälle pitää suunnitella elektronisista kytkentöistä liittimeltä neulapedin piikeille ja testiliittimille, jos niitä on käytössä erillisiä. Testifixturen sisälle tarvitaan muun muassa erilaisia jännite- ja impedanssin sovituspäijäreitä, relekytkentöjä ja dataväyliä testattavalle yksikölle. Korkeataajuisien RF-laitteiden testaaminen on ehkä yksi haasteellisimmista asioista, joita testaussuunnittelussa tulee vastaan. Suurtaajuustekniikkaan keskittyneet yritykset ovat kuitenkin ratkaisseet vuosien suunnittelu- ja kehitystyön avulla testerien RF-ominaisuuksien hienoudet. Yhä enemmän testattavat laitteet sisältävät erilaisia ohjelmia, joita ladataan eri menetelmien avulla. Korttien ohjelmointia voidaan suorittaa esim. JTAG- tai USB-väylän kautta.

Testerisuunnittelussa tärkeää on päättää, mikä on testauksen automaatioaste. Piensarjatuotannon testeristä ei yleensä tehdä täysin automatisoituja vaan testien eteneminen vaatii testaushenkilön valvontaa ja toimia testauksen edetessä. Testausohjelmassa on aina yksiselitteiset ohjeet joko kuvia tai tekstinä operaattorille.

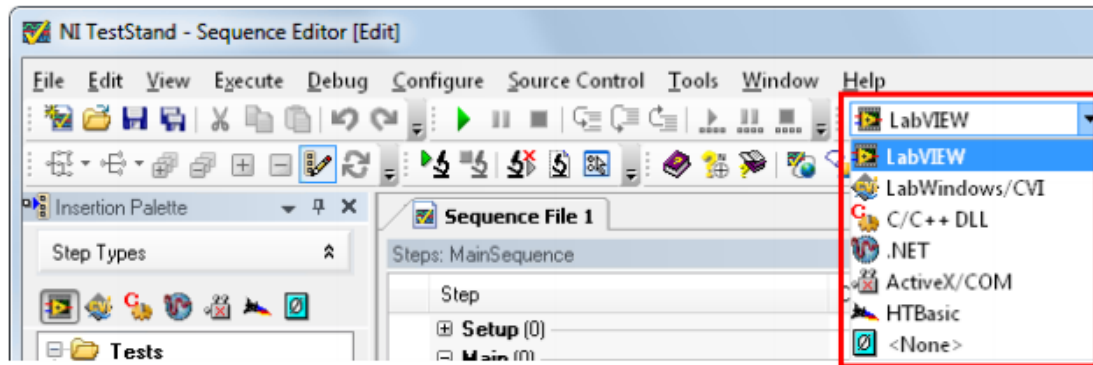
3.3 Ohjelmistosuunnittelu

Ohjelmistosuunnittelijan työ alkaa heti, kun testisuunnitelma on valmis ja mekaniikka- ja -elektroniikkasuunnittelu alkaa. Testausohjelman kulku seuraa tarkasti testispesifikaation järjestystä ja siitä on paljon apua, kun aletaan ohjelman lohkoja suunnitella. Testausohjelmistoina käytetään yleisesti graafisia ohjelmointiympäristöjä, joista suosituin on National Instrumentsin LabVIEW (9). Graafisten ohjelmointityökalujen etuna verrattuna alemman tason kieleen kuten C++, C# tai Java on, että LabVIEW'illa saadaan hetkessä rakennettua toimivia sovelluksia ja ohjelmalohkoja, joita voidaan helposti yhdistää laajemmaksi kokonaisuudeksi. Pitää kuitenkin mainita, että eivät graafiset ohjelmat ole kokonaan syrjäyttäneet muita ohjelmointikieliä.

Nykyiset sekvenssityyppiset testausalustat kykenevät ajamaan eri ohjelmointikielisiä lohkoja perätysten. Esimerkiksi National Instrumentsin TestStand (Kuva 4). Testisekvenssissä voi olla peräkkäin esimerkiksi C++ ja LabVIEW'illä koodattuja ohjelmalohkoja (Kuva 5).



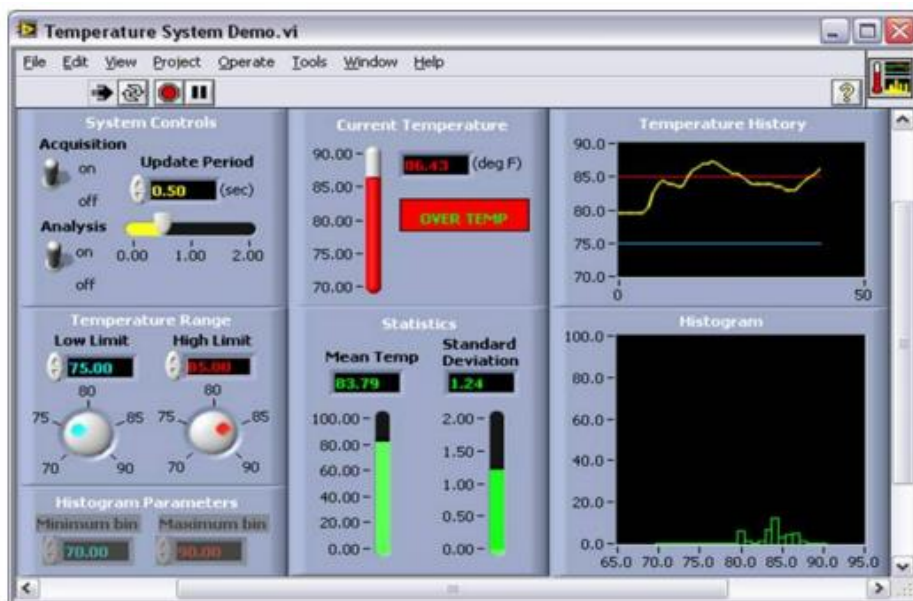
Kuva 4. NI TestStandin arkkitehtuuri (10)



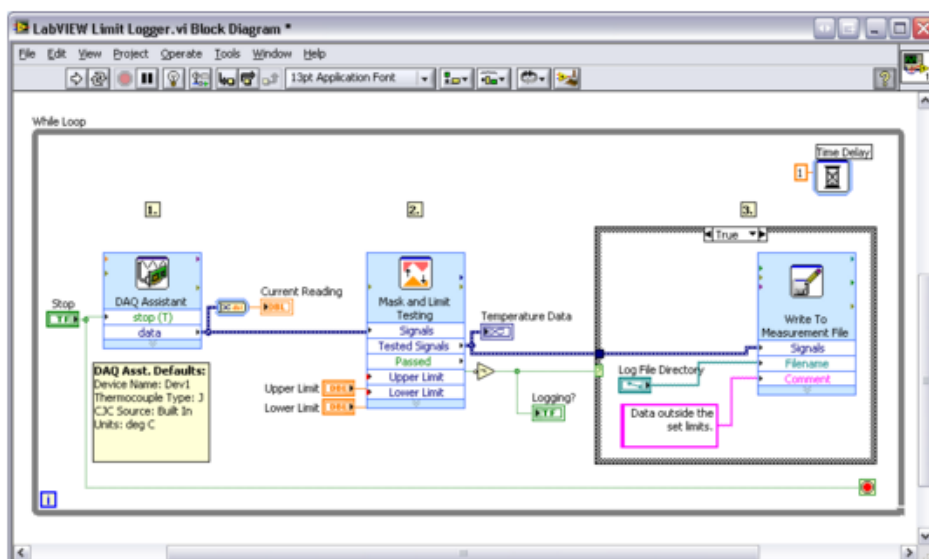
Kuva 5. TestStand ohjelman sekvenssieditori (11, s. 9)

LabVIEW-ohjelmisto on myös yhteensopiva yleisimpien mittalaittevalmistajien kanssa eli väyläohjausta varten ovat kaikki laiteohjainajurit valmiina. LabVIEW on myös oiva työkalu tuotekehityksen elektroniikkasuunnittelijoille avuksi mittausten suorituksessa. LabVIEW'lla saa helposti toimivaa ohjelmaa tehtyä ilman, että olisi varsinaisesti ohjelmoija. Erilaiset toistoa vaativat rasiustestit ja datakeruuohjelmat syntyvät helposti.

Graafisella ohjelmoinnilla saadaan ohjelma ulkoasultaan näyttämään siltä, kuin se olisi joku fyysinen laite, kuten oskilloskooppi. Tällainen instrumentti koostuu käyttöliittymästä (Kuva 6) ja lohkokaaviosta (Kuva 7). Ensin täytyy ohjelmaan suunnitella käyttöliittymä, jossa on erilaisia ohjaimia ja indikaattoreita. Ohjaimina voivat olla mm. valitsimet, painikkeet tai kiertokytkimet. Indikaattoreina toimivat erilaiset graafiset näytöt, mittarit ja lamput. Lohkokaavio-osassa toteutetaan sovelluksen toiminta eli ohjelmointi. Lohkokaaviotaso pitää sisällään kaikki algoritmit ja kytkennät käyttäjärajapintaan. Ohjelmointi tapahtuu lohkokaaviossa yhdistelemällä ohjelmiston kirjastossa olevia valmiita funktioita toisiinsa. Jokaisella funktiolla on tuloja ja lähtöjä, joita yhdistelemällä voidaan rakentaa ohjelmistokokonaisuuksia. Ohjelma sisältää myös valmiita silmukkarakenteita, joita on helppo ottaa käyttöön ja muokata ne omiin tarpeisiin sopiviksi.



Kuva 6. LabVIEW-ohjelman Front Panel (12)



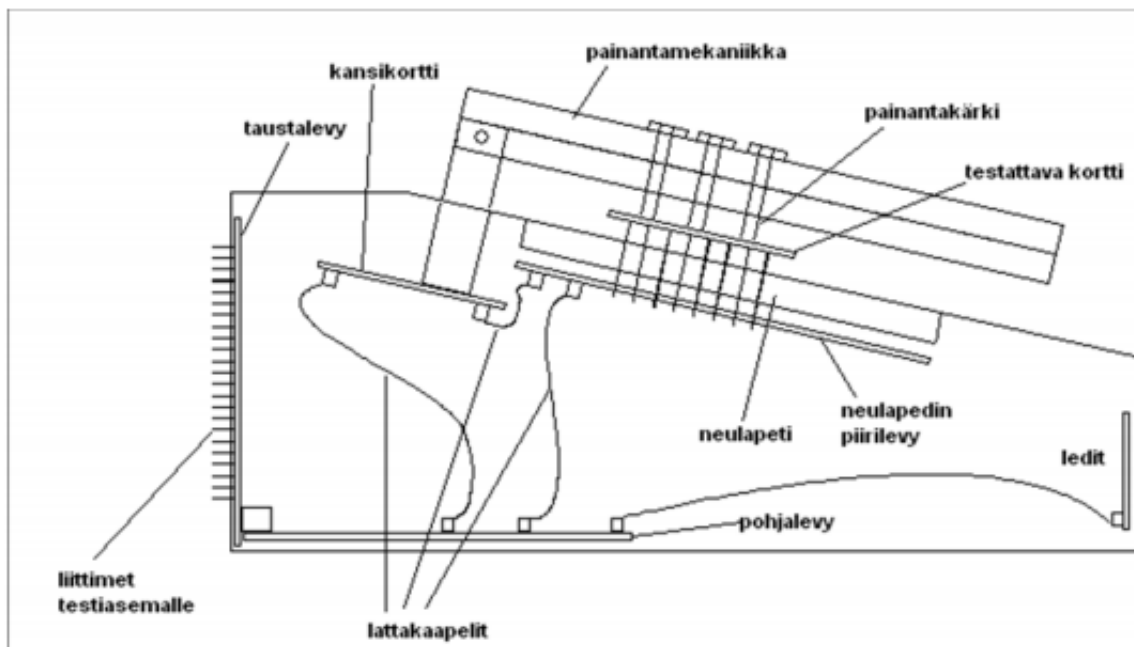
Kuva 7. LabVIEW-ohjelman Block Diagram (13)

4 TESTERIT JA MITTALAITTEET

4.1 Testifixture

Tuotannon testilaitteita on erilaisia ja jokaisella yrityksellä on oma testauskulttuuri ja tavat. Yhteisenä piirteenä on, että testerit olisivat monikäyttöisiä eli pienin muutoksin systeemi olisi valmis jonkin muun tuotteen testaamiseen. Tämän vuoksi pyritään tuotekohtaiset testifixturet (Kuva 8) suunnittelemaan niin, että jo käytössä olevia mittalaittejärjestelmiä pystytään käyttämään aina joustavasti uusissa tuotteissa. Tällä tavoin tehostetaan kalliiden mittalaitteiden käyttöastetta.

Tällaisessa muunneltavassa testisysteemissä, jota käytetään yleisesti funktio-naalisessa testauksessa, käytetään testifixtureita. Ne ovat yleensä vaihdettavia ja testifixture on osa testaussysteemiä, josta löytyy neulapetiysikkö lisätynä mahdollisilla testiliittimillä. Testattava piirikortti asetetaan siihen jonkinlaisen kiinnitysmekanismin avustuksella.



Kuva 8. Testifixturen rakenne (14, s. 4)

Nykyään on kuitenkin käytössä muitakin ratkaisuja, mutta edullisuuden ja toimivuuden vuoksi neulapeti testereitä yleisesti käytetään. Flying probe -testerissä ei ole kiinteitä testipiikkejä, vaan nimensä mukaan testeri kykenee siirtämään ja kohdistamaan liikuteltavia testipiikkejä ohjelmoituihin testipisteisiin. Flying probe -testerit ovat kuitenkin niin kalliita, että vain suurilla massatuotantoyrityksillä on varaa investoida sellaiseen.

Testifixture kytketään kaapelilla testitolpan mittalaitteisiin. Testausohjelma kykenee identifioimaan testattavan tuotteen, testifixturen ja mittalaittekokonaisuuden testien alussa. Näin eliminoidaan tuotekohtaisten testifixtureiden vaihdoksista aiheutuvat inhimilliset erehdykset. Testeri ei voi aloittaa testaamista, jos ohjelma ja testattava kortti eivät täsmää. Usein ennen tuotantoerä testausta tarkistetaan systeemin toimivuus Golden Samplella. Piirikortti on valmistettu systeemin tarkastusta ja validointia varten. Se pidetään tallessa ja merkittynä yksilönä, eikä sitä voida toimittaa asiakkaalle.

4.2 Mittalaitteet

Funktionaaliseen testaukseen liittyvät mittalaitteet ovat aina vähän tapaus- ja yrityskohtaisia. Digitaalisia logiikkakortteja, antureita tai RF-laitteita valmistava yritys tarvitsee hieman erilaisia mittalaittekokonaisuuksia. Lähtökohtana on kuitenkin, että kaikki mittalaitteet olisivat väyläohjattavia. Peruskalustukseen kuuluu teho eli power-yksikkö, josta saadaan testerille ja testattavalle kortille kaikki mahdolliset jännitteet. Väyläohjattavissa powereissa on aina yleensä virranmittaus optiona. Toinen mittalaitte on yleensä DMM eli digitaalinen yleismittari, jolla voidaan mitata mm. neulapetitestauksessa määritettyjä testipisteitä. DMM:n lisäksi tarvitaan MUX eli multiplekseriyksikkö. Sen avulla voidaan kytkeä ohjelmallisesti useasta kanavasta jännitteitä yleismittarille. Usein mittalaitetolppaan (Kuva 9) kuuluvat myös taajuuslaskuri, generaattori ja oskilloskooppi. Kun kyse on RF-

laitetesteristä, kuuluu spektri- ja vektoripiirianalysaattori vakiona testitolpan varustukseen.



Kuva 9. Mittalaitetolppa ja tuotekohtainen testifixture (15)

4.3 Testiohjelma

Kuten kappaleessa 3.3 todettiin, käytetään nykyään paljon graafisia testausohjelmistoja melkein pääsääntöisesti teollisuudessa helppokäyttöisyyden ja nopean muunneltavuuden vuoksi. LabVIEW ja Keysight (Agilent) Vee (16) ovat käytetyimmät ja ominaisuuksiltaan samanlaisia. Molempiin ohjelmiin voidaan integroida usean eri komponentti- ja laitevalmistajan optioita esimerkiksi piirien ohjelmoitiin. Funktionaalisen testerin suunnittelussa kannattaa aina käyttää ohjelmistoalustana ohjelmaa, joka on yritykselle tuttu ja mahdollisesti jo käytössä. Testiohjelman luomisessa kannattaa käyttää jo valmiina olevia valmiita kirjastofunktioita, joita syntyy eri projektien yhteydessä. National Instrumentilla on myös paljon valmiita esimerkkifunktioita saavavilla. Niitä voi muunnella itselle sopiviksi lohkoiksi ja ne kannattaa arkistoida omaan tietokantaan.

4.4 Testin kulku

Funktionaalissa eli toiminnallisessa testauksessa (FCT) mitataan aluksi toiminnan kannalta tärkeät testisuureet. Jännite- ja virtamittaukset kertovat heti testin alussa, onko laite ”terve” ja kannattaako testejä jatkaa. Funktionaalissa testauksessa testataan antavatko tulosignaalit oikeat lähtösignaalit ja analysoidaan signaalien ajoituksia. Testin kulku voi olla kuvitteellisesti seuraava:

1. Lepovirran mittaus
 - Verrataan mitattua virtaa annettuun ala- ja ylärajaan.
2. Käyttöjännitteen mittaus
 - Verrataan mitattua jännitettä annettuun ala- ja ylärajaan.
3. Toimintajännitteiden mittaus testipisteiltä
 - Mitataan kaikilta piirikortin testipisteiltä toimintajännitteet.
 - Verrataan mitattuja jänniteitä annettuihin ala- ja ylärajoihin.
4. Systeemin tarkistus
 - Identifioidaan JTAG-väylän kautta piirikortin IC-piirit.
 - Luetaan IDCODE, joka on piirin valmistajan luoma tunniste.
5. Ohjelmiston lataus
 - Ladataan JTAG- tai USB-väylän kautta kortille ohjelmisto.
6. Sensorien testaus
 - Testataan kortin sensorit tai sensoriliitännät testisensoreilla.
7. Analogia- ja digitaalisignaalien testaus
 - Syötetään kortille analogisia signaaleja ja tutkitaan AD-muuntimen toiminta.
 - Syötetään kortille digitaalisia signaaleja ja tutkitaan DA-muuntimen toiminta.
8. Langattomien yhteyksien testaus
 - Testataan esimerkiksi Bluetooth- tai WLAN-yhteyden toimivuus.
9. Mittaustulosten talletus tietokantaan
 - Identifioidaan piirikortti sarjanumerolla.

5 TESTITULOKSET JA DOKUMENTOINTI

5.1 Laatujärjestelmä

Laadun varmistaminen monipuolisella testauksella on myös kilpailuvaltti. Tuotantotestaus on merkittävässä roolissa, kun puhutaan tuotteen laadusta suhteessa sen tuotantokustannuksiin. Tuotantotesterillä pyritään vahvistamaan mahdollisimman kattavasti tuotteen toimivuus. Kun testaaminen ja tulosten dokumentointi on jatkuvaa, voidaan olemassa olevasta datasta päätellä, miten prosessi toimii ja pystytään reagoimaan ja korjaamaan prosessia, jos se sitä vaatii. (17, s. 11). Tuotantotestaus on eräs tällainen laadunvarmistusprosessi, jossa tuotteen laatu pyritään varmistamaan ja mahdolliset vikakohteet löytämään ja korjaamaan jo tuotannon aikana, ennen kuin tuote siirtyy asiakkaalle. (18)

5.2 Jäljitettävyys

Vikatilanteissa ja asiakkaiden reklamaatiotapauksissa pitää tuotteen jäljitettävyys olla tämän päivän laatustandardien mukaan kunnossa. Jäljitettävyyden avulla pitää löytyä valmistuksessa käytettyjen materiaalien ja komponenttien valmistajat sekä valmistuserät. Myös kaikki valmistukseen ja testaukseen liittyvät dokumentit, kuten mittauspöytäkirjat, pitää löytyä tietokannasta. Mikäli viallisia komponentteja sisältäviä laitteita on lähtenyt asiakkaalle, voidaan juuri oikeat laitteet kutsua takaisin. Usein viimeiset tiedot laitteesta ennen asiakkaalle toimitusta ovat mittausraporteissa, ja ongelmatilanteissa ne joutuvat tarkastelun kohteeksi aina ensimmäiseksi. Sen vuoksi tuotantotestauksen merkitys ja sen kehittäminen on jokaiselle yritykselle tärkeä asia.

5.3 Testeridokumentit

Testaussuunnittelun dokumentointi on tärkeää. Tuotantoon tarvitaan mm. käyttöohjeet, joihin kuuluvat havainnollisuuden parantamiseksi paljon mekaniikkakuvat.

Testaushenkilöille pitää luoda myös testerin huolto- ja ylläpito-ohjeet, joihin kuuluvat testerin varaosa- ja komponenttilistat tilausnumeroinen sekä testerinkaapelointikuvat. Testerin dokumentointiin kuuluvat myös testerin sähköiset suunniteludokumentit ja testausohjelmiston kuvaus sekä version hallintaan liittyvä dokumentointi.

5.4 Testerin verifiointi ja validointi

Kun testerit on saatu valmiiksi, pitää sen toiminta vielä tarkistaa ja varmentaa. Verifiointissa todetaan, että testerit täyttää sille asetetut vaatimukset ja hyväksymisperusteet. Verifikaatiossa kaikki parametrit testataan testerillä ja referenssimittalaitteella, jonka tulee olla tarkempi kuin tutkittava testerit. Yleisiä mittalaitteita verifikaatiossa ovat yleismittari ja oskilloskooppi. (14, s. 25.)

Testerin validoinnissa todetaan, että järjestelmän tulokset ovat luotettavia ja toistettavia. Validoinnissa asetetaan testeriin testattava toimiva kortti ja suoritetaan testit esimerkiksi kymmenen kertaa. Testien täytyy mennä hyväksytysti läpi. Testit suoritetaan muutamalle kortille. Sen jälkeen aiheutetaan kortille vika, joka testerin tulee havaita. (14, s. 25.)

6 YHTEENVETO

Tässä opinnäytetyön toisessa osassa selvitettiin funktionaalisen testauksen suunnittelun merkitystä ja tärkeyttä tuotekehityksessä. Työssä pohdittiin, mitä asioita tulee huomioida testattavuussuunnitelmassa ja miten tuotteen testikattavuus saadaan mahdollisimman suureksi. Hyvin suunniteltu funktionaalinen testaus auttaa löytämään tuotteesta mahdolliset viat tuotantoprosessin alkuvaiheessa, jolloin myös vältetään suurilta korjauskustannuksilta.

Opinnäytetyön ensimmäisessä osassa selvitettiin JTAG-testausmenetelmän hyötykäyttöä tuotekehityksessä. Työssä tutkittiin, että mitä lisäarvoa JTAG-testauksella saadaan ja mitä hyötyä testeillä on tuotekehityksen näkökulmasta testattavan laitteen suunnitteluun.

Opinnäytetyön kolmannessa osassa tullaan suunnittelemaan ja toteuttamaan funktionaalinen testeri piirikortille. Suunnitteluun sisältyy mekaniikka-, elektronikka ja ohjelmistosuunnittelua. Testiohjelma tehdään LabVIEW-ohjelmistotalalla.

Funktionaalisen testauksen suunnittelu on aina tapauskohtaista, mutta suuri osa testeistä on yleisesti käytössä olevia perustestejä ja niitä on helppo ottaa testaus-suunnitelmassa käyttöön. Jokainen testeri on aina uniikki, mutta järkevällä suunnittelulla saadaan testausympäristöt monikäyttöiseksi ja mittalaitteiden käyttöaste optimoitua. Sen vuoksi käytetään standarditestitolppia ja vaihdettavia testifixtureita usein järjestelmissä. Testausohjelmistojen kehitys on helpottanut paljon testiohjelmien luontia. Ohjelmistot ovat nykyään graafisia ohjelmointikieliä ja niitä on helppo oppia nopeasti, vaikka ei hallitsisi alemman tason ohjelmointikieliä.

Testaussuunnittelussa tarvitaan myös erilaista osaamista. Sen vuoksi testerien kehitystiimiin osallistuu aina mekaniikka-, ohjelmisto- ja elektroniikkasuunnitteli-

joita. Hyvin koordinoitu testaussuunnittelu auttaa saamaan testaussysteemin valmiiksi samaan aikaan, kun testattava tuotekin on menossa tuotantoon. Hyvin testattu tuote on hyvä myyntivaltti ja hyvän laadun tae.

LÄHTEET

1. Ahola, Miikka 2007. Elektroniikan tuotantotestaus. Testausjärjestelmän suunnittelu. Lahti: Lahden ammattikorkeakoulu, tietotekniikan koulutusohjelma. Opinnäytetyö.
2. Espotel. DFT-Muista kaksi asiaa. Saatavissa: http://www.espotel.com/fi/testisivu?p_p_id=101_INSTANCE_qRqvalUJPXV2&p_p_lifecycle=0&p_p_state=normal&p_p_mode=view&p_p_col_id=column-1&p_p_col_count=1&p_r_p_564233524_tag=consulting. Hakupäivä 7.4.2016.
3. Ridderstad, Miia 2010. Laadunhallintakurssin oppimateriaali. Vaasan ammattikorkeakoulu, tekniikan yksikkö.
4. ETSI. Saatavissa: <http://www.etsi.org/standards>. Hakupäivä 29.3.2016.
5. ETSI. Wikipedia. Saatavissa: <https://fi.wikipedia.org/wiki/ETSI>. Hakupäivä 29.3.2016.
6. FDA. U.S. Food and Drug Administration. Medical Devices.2016. Saatavissa: <http://www.fda.gov/MedicalDevices/default.htm>. Hakupäivä 8.4.2016.
7. TUKES. RoHS-Vaarallisten aineiden käytön rajoittaminen. 2016.Saatavissa. <http://www.tukes.fi/fi/Toimialat/Sahko-ja-hissit/Sahkolaitteet1/Sahkolaitteiden-vaatimukset/RoHS---Vaarallisten-aineiden-kayton-rajoittaminen/>. Hakupäivä 7.4.2016.
8. Vokkolainen, Kari 2012. Yleiskäyttöinen piirikorttitestilaitteisto. Opinnäytetyö. Tampere: Tampereen ammattikorkeakoulu, kone- ja tuotantotekniikan yksikkö.
9. National Instruments. LabVIEW System Design Software. 2016. Saatavissa. <http://www.ni.com/labview/>. Hakupäivä 7.4.2016.

10. National Instruments. NI TestStand: Test Management Software Architecture Guide. 2016. Saatavissa: <http://www.ni.com/white-paper/12937/en/>. Hakupäivä 29.3.2016.
11. National Instruments. Build an Automated Test System with NI Test Stand and PXI Platform Hands-On seminar. 2016. Saatavissa: ftp://ftp.ni.com/pub/branches/uk/Build_an_Automated_Test%20System_Hands_On_Seminar.pdf. Hakupäivä 29.3.2016.
12. National Instruments. Tutorial: User Interface. 2016. Saatavissa: <http://www.ni.com/white-paper/7568/en/>. Hakupäivä 30.3.2016.
13. National Instruments. Customizing the NI USB-TC01 Limit Logger. 2016. Saatavissa: <http://www.ni.com/example/10817/en/>. Hakupäivä 30.3.2016
14. Leinonen, Joonas 2012. Testausjärjestelmä Entropia-moduulille. Insinööri-työ. Helsinki: Metropolia Ammattikorkeakoulu, elektroniikan koulutusohjelma.
15. Konrad technologies. Konrad Universal Test System. 2016. Saatavissa: <http://www.konrad-technologies.de/en/test-systems/konrad-universal-test-system.html>. Hakupäivä 8.4.2016.
16. Keysight Technologies. Keysight VEE.2016. Saatavissa. <http://www.keysight.com/en/pc-1000003078%3Aeepsg%3Apgr/agilent-vee?cc=FI&lc=fin>. Hakupäivä 8.4.2016.
17. Palokangas, Lasse 2012. Tuotannon testauksen kehittäminen. Opinnäyte-työ. Oulu: Oulun seudun ammattikorkeakoulu, tietotekniikan koulutusohjelma.
18. Kokkomäki, Tapani 2011. T723303 Testausmenetelmät, 3 op. Opintojakson oppimateriaali keväällä 2011. Oulu: Oulun seudun ammattikorkeakoulu, tekniikan yksikkö.

Petri Lahtinen

FUNKTIONAALISEN TESTERIN SUUNNITTELU JA TOTEUTUS

FUNKTIONAALISEN TESTERIN SUUNNITTELU JA TOTEUTUS

Petri Lahtinen
Opinnäytetyö, osa 3
Kevät 2017
Tietotekniikan koulutusohjelma
Oulun ammattikorkeakoulu

SISÄLLYS

SISÄLLYS	3
SANASTO	5
1 JOHDANTO	6
2 ASIAKKAAN TESTISPESIFIKAATIO	7
2.1 Testaus	7
2.2 Testien suunnittelu	9
2.2.1 Virrankulutus	10
2.2.2 Jännitemittaukset	12
2.2.3 Low batt -testaus	13
2.2.4 Kytkimien testaus	13
2.2.5 Stimulaattoripulssin testaus	14
2.2.6 Anturiliitynnän testaus	15
2.2.7 Oskillaattorin testaus	16
2.2.8 Bluetooth-yhteyden tarkistus	16
3 TESTAUSSUUNNITTELUN OSA-ALUEET	18
3.1 Mekaniikkasuunnittelu	18
3.1.1 Vaatimuslista	18
3.1.2 Tuotespesifikaatio	19
3.2 Elektroniikkasuunnittelu	20
3.3 Ohjelmistosuunnittelu	21
4 ELEKTRONIIKKASUUNNITTELU	22
4.1 Mittalaitteet	22
4.2 NI USB-6001-tiedonkeruuyksikkö	22
4.3 Elektroniikkakortti	24
5 LABVIEW-TESTIOHJELMAN TOTEUTUS	25
5.1 Ohjelmien asennus	25
5.2 Ohjelmalohkojen suunnittelu	25
5.3 Testisekvenssin luonti	25
5.4 Graafisen käyttöliittymän suunnittelu	27
5.5 Ohjelmiston testaus ja virheidenkorjaus	28

6 TESTITULOSTEN RAPORTOINTI	29
6.1 Excel-testiraportti	29
6.2 HTML-testiraportti	30
7 TESTERIN VALIDOINTI	32
7.1 Validoinnin määrittely	32
7.2 Validoinnin referenssimittaus	32
7.3 Validoinnissa havaitut epäkohdat ja korjaus toimenpiteet	33
8 YHTEENVETO	35
LÄHTEET	36

SANASTO

DFT	Design for testing. Testattavuussuunnittelu
DIG I/O	Digitaalinen tulo- tai lähtöportti mittalaitteessa tai jossain elektronisessa laitteessa
LabVIEW2015	National Instrumentsin graafinen ohjelmointikieli
SolidWorks2015	3D CAD -työkalu mekaniikka suunnitteluun
TestStand	National Instrumentsin graafinen ohjelmointialusta testisekvenssien luomiseen
Testifixture	Nimitys elektroniikka tuotannossa käytettävästä testeristä, joissa käytetään usein neulapeti tyyppisiä rakenteita.
USB/GPIB	Muunnin, joka muuntaa USB-sarjaliikenneväylän datan IEEE-488 -standardin mukaiseksi GPIB-rinnakkaisväyläksi

1 JOHDANTO

Tämä työ on jatkoa opinnäytetyö osa 2:een, jossa käsiteltiin funktionaalisen testauksen määrittelyä tuotekehityksessä. Tässä työssä suunniteltiin ja toteutettiin funktionaalinen testeri piirikortille. Työ oli osa yrityslähtöistä tuotekehitysprojektia ja toimeksiantaja oli oululainen Juno Medical Oy. Yrityksen toimialaan kuuluu säteilylaitteiden ja elektronisten lääkintä- ja terapolaitteiden valmistus. Tässä työssä suunniteltiin testausympäristö FAM Sport Muscle Function Monitor -laitteelle, jolla huippu-urheilijat ja aktiivista liikuntaa harrastavat henkilöt voivat seurata kuntonsa kehittymistä. Laite mittaa ääreishermoston kykyä välittää impulsseja. Tarkka mittaustieto oman lihaksiston ja hermojärjestelmän tilasta auttaa valitsemaan optimaalisen treenin kuhunkin hetkeen (1). Laite ja sen ohjelmisto toimivat älypuhelimissa ja kaikki mitattu data voidaan tallettaa pilvipalveluun, josta se saadaan helposti analysoitavaksi. Kaupallinen tuotenimi laitteelle on Checkmylevel (2).

Toteutuksessa oli mukana mekaniikka suunnittelussa myös OAMK:n opiskelija Riikka Juusti, joka suoritti testerimekaniikansuunnittelusta itsenäisen insinöörityön (3). Tässä työssä keskityttiin testerin sähköisten kytkentöjen ja testiohjelman toteutukseen. Mekaniikan ideointi pyrittiin kuitenkin tekemään yhdessä, mutta sopivien materiaalien hankinta testiympäristöön ja mekaniikkakuvien tekeminen jää tämän työn ulkopuolelle. Testerin suunnittelun runkona oli asiakkaan testispesifikaatio, ja aloituspalaverissa sovittiin yhdessä, miten tullaan etenemään. Testeri-projektin suunniteltiin ja toteutettiin 1.1.2016–31.4.2016. Ensimmäinen varsinainen tuotantoerä- ja testerinvalidointitestausta suoritettiin kesäkuussa 2016.

2 ASIAKKAAN TESTISPESIFIKAATIO

Testaussuunnittelun spesifikaationa ja pohjana käytettiin asiakkaan FAM Sport Muscle Function Monitor -dokumenttia, jossa on kuvattu kaikki testit ja niiden kulku. Spesifikaatiosta poiketen toimeksiantaja halusi, että alkuvaiheessa testerin kehitysprojektiä toteutetaan ja valmistetaan vain funktionaalinen testeri tuotteelle. Korttien ohjelmointia varten oli jo suunniteltu oma välineistö, joten ohjelmointiin ei puututa tässä työssä. Korttien ohjelmointi suoritetaan ennen funktionaalista testausta ohjelmointiliittimen kautta. Testaussekvenssi ei ole täysin automaattinen vielä tässä vaiheessa, mutta pienten jatkokehittelyiden avulla saadaan testeristä täysin automaattinen. Testin aikana testaaja joutuu vielä visuaalisesti tekemään tarkasteluja, joita ohjelma pyytää. Testaaja tekee päätelmän ja vastaa käyttöliittymän vastausvalikkoon.

2.1 Testaus

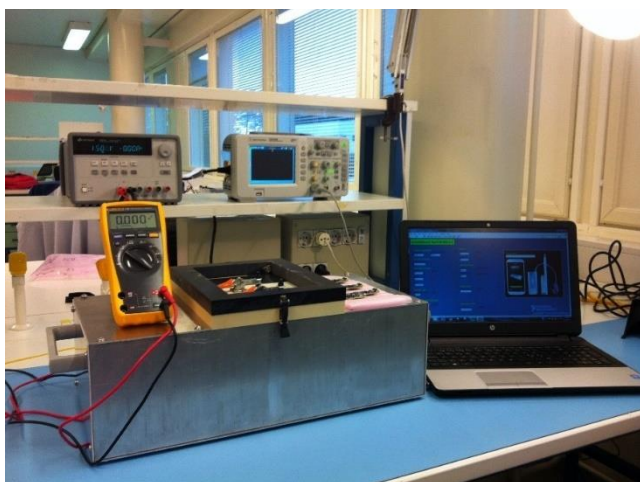
Testaus suoritetaan mahdollisimman kattavasti ja automatisointiaste pyrittiin tekemään niin korkeaksi, kuin mittalaitteet antoivat siihen mahdollisuuden. Testauksen ajaksi testattava kortti asetetaan testeriin (kuva 1). Testiohjelma suorittaa kaikki testit ja testioperaattorin ei tarvitse tehdä mittaustoimenpiteitä kortille. Testerin sähköiset kontaktit on toteutettu neulapedillä ja kaikki testipisteet sijaitsevat kortin alapuolella, kun testattava yksikkö on asetettu testeriin.



KUVA 1. Testattava kortti

Valmiissa testausympäristössä (kuva 2) testaus aloitetaan kytkemällä tarvittavat mittalaitteet ja testiohjelmalla varustettu PC toisiinsa. Kytkennät tehdään standardikaapeleilla:

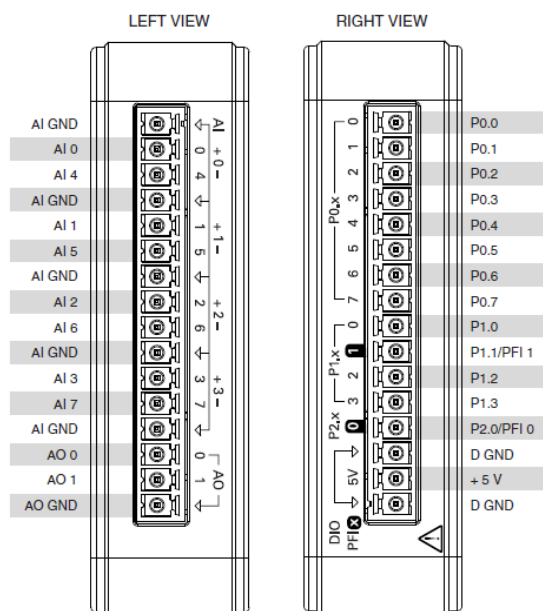
- BNC-uros/BNC-uros testeristä oskilloskoopille
- USB A-uros / A-uros PC:n ja testerimekaniikan välille
- banaaniliitinjohtimet virtalähteeltä testeriin.



KUVA 2. Testausympäristö

Lisäksi testikaluston kytkemiseen käytetään USB/GPIB -sovitinta, jolla saadaan LabVIEW-testiohjelma kommunikoimaan väyläohjattavien mittalaitteiden kanssa. Mittalaitteina ympäristössä ovat Agilent Technologies 3631A -laboratoriovirtalähde ja saman valmistajan DSO1052B-oskilloskooppi. Koska laitteen testauksen yhteydessä joudutaan testattavan laitteen käyttöjännitettä automatisoidusti portaittain laskemaan low batt -testissä, valittiin testiympäristöön säädettävä laboratoriovirtalähde kiinteän virtalähteen sijasta. Etuna väyläohjattavassa laboratoriovirtalähteessä on, että siitä saadaan luettua myös testattavan laitteen virrankulutus, joka on yksi tärkeimmistä suureista funktionaalisessa testauksessa. Komponenttiviatiat ja toiminnalliset poikkeamat voidaan havaita riittävän varhaisessa vaiheessa jo pelkästään tutkimalla kortin lepo- ja toimintavirtaa. Mittalaitteeksi voidaan kutsua myös testerimekaniikan sisälle asennettua National Instrumentsin USB-6001 -tiedonkeruuyksikköä, jonka avulla tehdään kaikki tarvittavat

jännitemittaukset ja logiikkaohjaukset ohjelmoitavista DIG I/O -porteista. Mittaus-funktiot ja testisekvenssi tehdään LabVIEW-alustalla. Kuvassa 3 vasemmalla ole-vat liittynät ovat analogiamittauksia varten ja oikealla DIG I/O -liittynät sekä +5 voltin reguloitu jänniteulostulo.



KUVA 3. NI USB-6001 -tiedonkeruuyksikön signalointi (4)

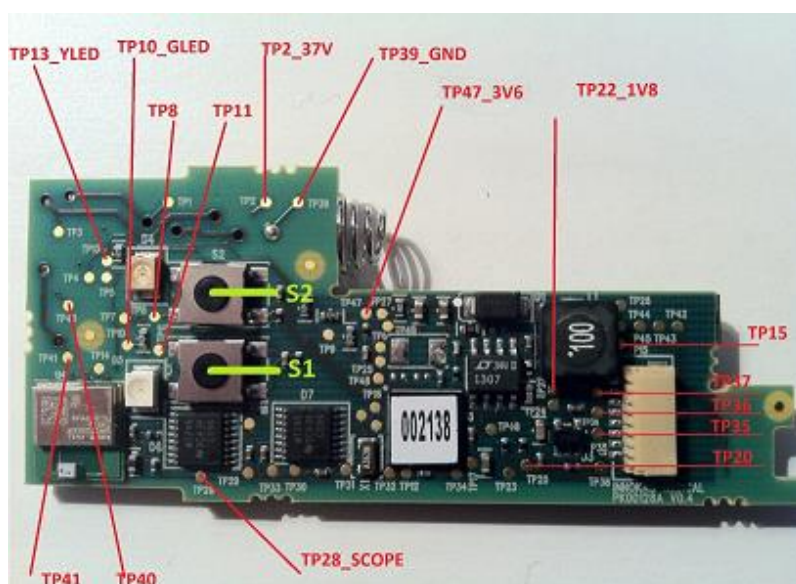
Kokonaisuudessaan testausympäristöön tarvittiin seuraavat laitteet:

- kehitystyön aikana valmistunut testerimekaniikka eli testifixture
- laboratorio virtalähde Agilent Technologies -E3631A
- oskilloskooppi Agilent Technologies -DSO1052B
- NI USB-6001 -tiedonkeruuyksikkö.

2.2 Testien suunnittelu

Testien suunnittelun lähtökohtana oli asiakkaan spesifikaatio ja siinä mainitut mit-talaitteet. Lisäksi suunnitteluun ja toteutukseen vaikuttivat testaukseen valittu tes-tausohjelmisto, joka on National Instrumentsin LabVIEW. Yrityksellä oli jo aikai-semmissä projekteissa käytössä sama ohjelmisto ja sen johdosta oli se luonno-linen valinta. Testaussuunnittelussa on nykyään myös otettava huomioon modu-larisuus. Testereistä kannattaa suunnitella sellaisia, että pienillä muutoksilla

niistä saadaan helposti testausympäristö myös jollekin toiselle tuotteelle. Sama pätee myös testiohjelmistolle. Ohjelmakoodi kannattaa rakentaa siten, että eri ohjelmalohkoja voidaan käyttää muissakin mahdollisissa projekteissa. Kortin DFT (Design For Testing) eli testattavuussuunnittelu oli otettu hyvin huomioon suunnitteluvaiheessa, joten testipisteitä oli kortille varattu paljon. Testipisteitä kannattaa lisätä mahdollisimman paljon, jos kortilla vain on tilaa. Lopullisessa toteutuksessa jäi käyttämättä joitain testipisteitä, jotka kortille oli suunniteltu ja sijoitettu. Tuotekehitysvaiheessa suoritettujen manuaalitestien perusteella oli päädytty karsimaan testejä lopullisessa tuotantotestauksessa, jonka vuoksi kaikkia suunniteltuja testipisteitä ei siistarvittu enää. Nykyiset spesifikaatioissa määritetyt testipisteet (kuva 4) riittävät hyvin, jotta testit kykenevät havaitsemaan viat ja puutteet riittävän hyvin.



KUVA 4. Piirilevyn testipisteet ja kytkimet

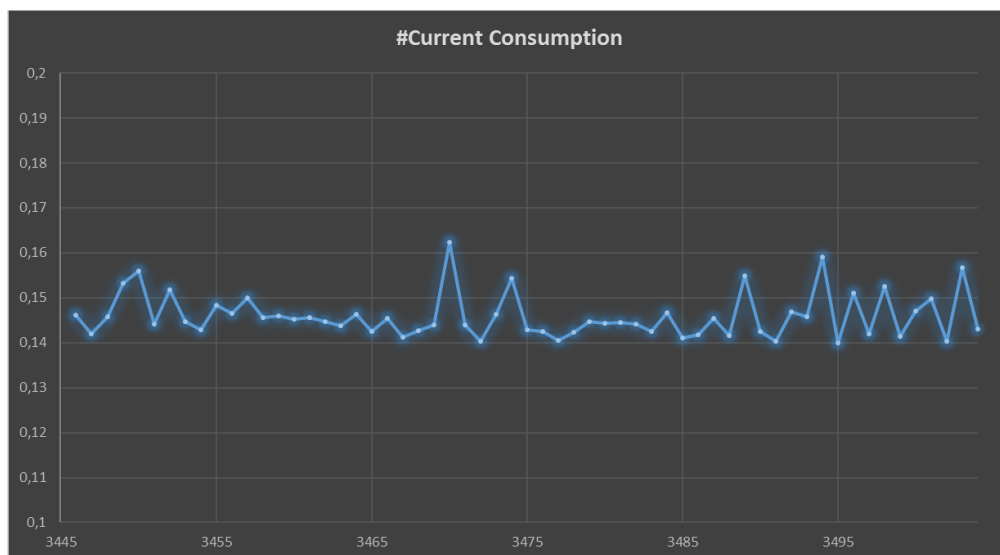
2.2.1 Virrankulutus

Virrankulutuksen mittaaminen on tärkeää tehdä heti testien alussa. Virrankulutus kertoo, onko testattava laite toimintakuntoinen ja kannattaako testejä ylipäätään jatkaa. Jos laite jostain syystä vie liian paljon virtaa, tulee testit keskeyttää ja pyrkiä

tutkimaan vian aiheuttaja ensin esimerkiksi visuaalisella tarkastuksella. Näin toimimalla estetään mahdollisesti myös lisävikojen syntyminen ja laitteen täydellinen tuhoutuminen.

Tässä projektissa virrankulutusmittaukseen ei tarvinnut hankkia erillistä virtamittaria, koska testauksen mittalaitemäärittelyssä olevassa laboratoriovirtalähteestä on mahdollista lukea virrankulutus ohjelmallisesti.

Testien aluksi laitteelta mitataan laitteen lepovirta. Tässä se on laitteen paristolta ottama vuotovirta, kun laitetta ei ole vielä kytketty päälle laitteen mikrokytkimestä. Seuraavaksi mitataan laitteen virrankulutus, kun laite on kytketty toimintatilaan. Tässä mittauksessa laitteen mikrokontrolleri ja muut piirit saavat toimintajännitteensä, jolloin virta-arvosta voidaan todeta jo hyvin laitteen kunto. Virranmittaus jännitteiden kytkemisen jälkeen pitää tehdä heti ja ylikuormituksen sattuessa testiohjelma kytkee jännitteet heti pois. Kuvassa 5 on piirikorttierän virrankulutus graafisena esityksenä. Kuten kuvasta voidaan havaita, asettuu toimivan kortin virrankulutus suhteellisen pieneen ikkunaan. Arvot mahtuu 140–162 milliampeerin rajoihin.

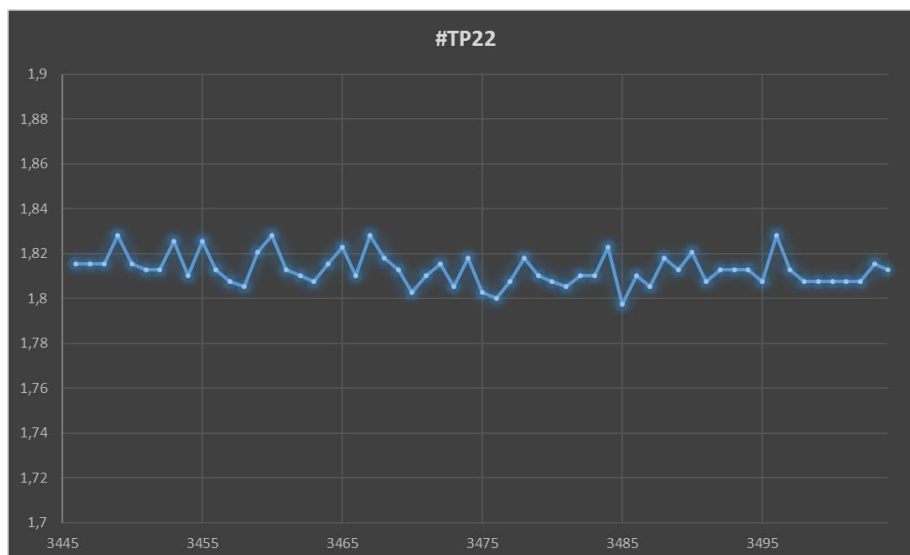


KUVA 5. Virrankulutus otanta graafisena esityksenä

2.2.2 Jännitemittaukset

Jännitemittaukset toteutettiin NI USB-6001 -tiedonkeruuyksiköllä. Testi-PC:n USB-porttiin kytkettävällä moduulilla on mahdollista tehdä jännitemittauksia kahdeksalla analogiakanavalla. Moduulia voidaan ohjata ohjelmallisesti sen oman käyttöliittymän avulla tai eri ohjelma-alustavalmistajien testausympäristöissä. Tässä projektissa jännitteenmittaus toteutettiin LabVIEW-ohjelmalla ja NI USB-6001:llä. Testeissä suoritetaan kuusi eri toimintajännitetestiä. Tärkeimpinä jännitetesteinä testataan kaikki reguloidut jännitteet. Näitä on 3,6 ja 1,8 voltin jännitteet (kuva 6). Näillä jännitteillä luodaan kortille toiminnan perusedellytykset. Sen lisäksi kortille tehtiin LED-diodien toimintaa testaavat jännitemittaukset. LED-diodeilla on tässä laitesovelluksessa tärkeä tehtävä, sillä laitteen kaikki toiminta käyttäjälle näkyy vihreän ja keltaisen ledin opastuksella.

Diodien jännitteet mitataan niiden ollessa aktiivisia eli kun ledit hohtavat. Tässä sovelluksessa ne hohtavat vihreää tai keltaista valoa. Erityyppisillä ja -värisillä diodeilla on eri kynnsjännite, joten on siis helppo mitata ja todeta komponentin kunto ohjelmallisesti.



KUVA 6. 1,8 voltin toimintajännite otanta korttierästä

Testausohjelmaan toteutettiin mitattavaksi seuraavat toimintajännitteet:

- TP47 3V6
- TP2 37V
- TP22 1V8
- TP13_YLED D4 2V
- TP10_GLED D5 3V
- LOW_BATT -testi.

2.2.3 Low batt -testaus

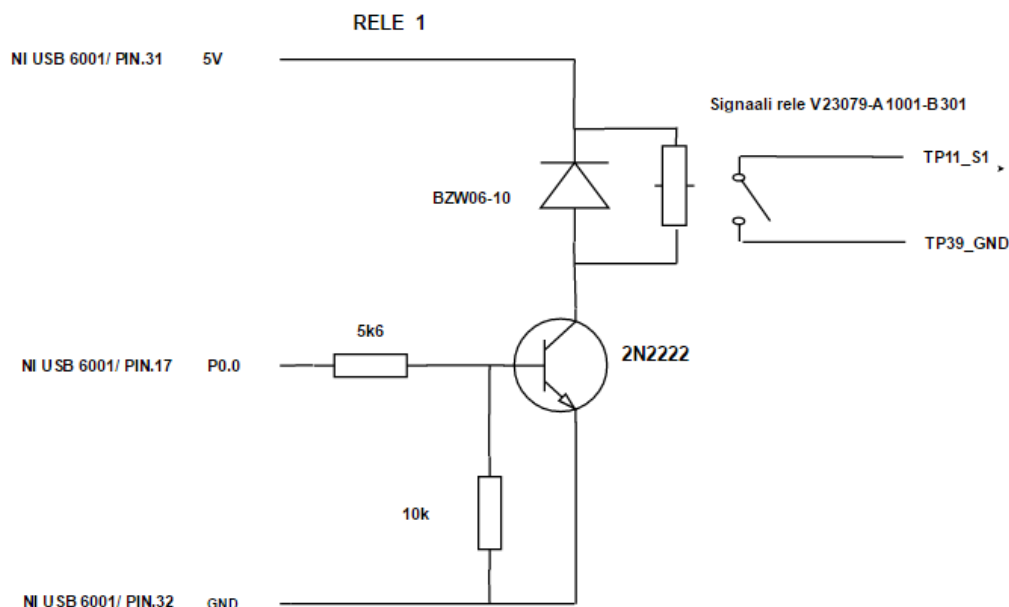
Tässä testissä ohjelmoidun kortin syöttöjännitetasoa pienennetään ohjelmallisesti 0,01 voltin askeleilla 1,2 voltista lähtien niin kauan, että vihreä LED alkaa vilkkua. Se on merkki käyttäjälle siitä, että laitteen pariston jännitetaso alkaa laskea liian pieneksi ja on aika vaihtaa uusi.

Testifunktiossa voidaan vilkkuminen havaita siten, että vihreän LED:n yli oleva jännite ei pysy 2,9 ja 3,1 voltin rajoissa, vaan käy välillä nollassa. Testispesifikaation mukaan, kun jännitetaso laskee paristossa alle 1,15 voltin, pitää laitteen ilmaista se jotenkin käyttäjälle.

2.2.4 Kytkimien testaus

Laitteen toimintapainikkeita varten on kortille varattu testipisteet, joilla painikkeita eli kytkimiä voidaan ohjata myös ohjelmallisesti NI USB 6001 -yksikön DIG I/O -linjoilla P0.0 ja P0.1 (kuva 3). Kortin kytkimet on merkattu S1:llä ja S2:lla (kuva 4). Kytkimen painallusta vastaava toiminto saadaan, kun kortin TP11 tai TP8 testipiste ohjataan loogiseen 0-tilaan. Testerissä ohjaukset toteutettiin yksinkertaisilla relekytkennöillä. Releohjauksella kytketään haluttu testipiste TP11 tai TP8 maapotentiaaliin. Koska NI USB-6001 DIG I/O:n maksimikuormitusvirta on ainoastaan 4 milliampeerin luokkaa, on releiden ohjaus toteutettu yksinkertaisella transistorikytkimellä (kuva 7). Relekytkennän hyöty tässä tapauksessa on se, että näin saadaan ohjelmoitava DIG I/O -lähtö galvaanisesti erotettua testattavasta laitteesta.

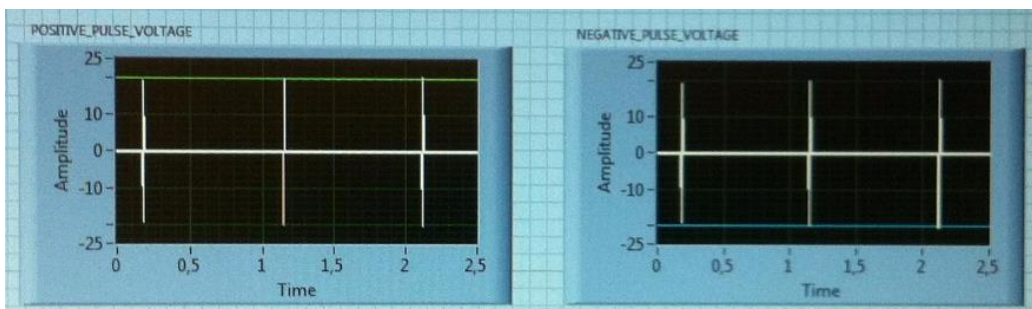
Kytkimien avulla laitetta ohjataan normaalia käyttötilannetta vastaavalla tavalla. Laitteelle kytketään virta S1-kytkimellä. Laitteen elektrodille syötetään pulssinanto S2-kytkimellä. Laitteen virta katkaistaan S1-kytkimellä testien jälkeen.



KUVA 7. Releohjaus transistorikytkimellä

2.2.5 Stimulaattoripulssin testaus

Stimulaattoripulssin testaukseen oli määritelty oskilloskooppi, mutta havaittiin, että myös LabVIEW'n oma jännitemittaus graafisella näytöllä (kuva 8) toimi riittävän hyvin, ja päädyttiin käyttämään sitä. Testattava laite tuottaa sekunnin intervallein kasvavan jännitepulssin, jonka toiminnallisuus pitää testata. Testaus suoritetaan raja-arvotestauksena. Testissä odotetaan pulssin amplitudin kasvua noin 20 sekuntia. Pulssi kasvaa noin yhden voltin sekunnissa. Kun amplitudi on saavuttanut sekä negatiivisen että positiivisen raja-arvon, on testaus hyväksytysti suoritettu. Laitteen antaman pulssin jännitteen huipusta huippuun-arvo on noin 40 voltia. Mittaus suoritetaan testipisteiden TP40 ja TP41 väliltä differentiaalisena mittauksena



KUVA 8. Stimulaattoripulssin mittaus

2.2.6 Anturiliitynnän testaus

Testattava laite mittaa kiihtyvyyssanturin avulla sovellusta käyttävän urheilijan refleksiä. Toisin sanoen laite mittaa ääreishermoston kykyä välittää impulsseja. Elektrodin avulla aiheutetaan lihaksille ja hermojärjestelmälle stimulaatio, johon testihenkilö reagoi. Kiihtyvyyssanturi asetetaan testihenkilön peukaloon, kun testaus suoritetaan (kuva 9).



KUVA 9. Elektrodin ja kiihtyvyyssanturin sijainti mittauksen aikana

Peukalon refleksiä vastaava pieni nykäysmäinen liike toteutettiin testerissä matkapuhelimien värinähälyttimissä käytettävällä komponentilla, jota on helppo ohjata ohjelmallisesti releen ja ohjausjännitteen avulla testin aikana. Laitteen kiihtyvyyssanturi reagoi hyvin komponentin aiheuttamaan värinämaiseen liikkeeseen. Testin edetessä annetaan 2 kpl värinäpulsseja 0,5 sekunnin välein anturille, jolla

simuloidaan todellisuudessa peukalon nykimistä. Refleksin seurauksena laite lopettaa pulssinannon tuottamisen elektrodille ja mitattu data siirretään ohjelmistolle analysointia varten. Analysoitu data tallentuu käyttäjän omaan henkilökohtaiseen tietokantaan.

2.2.7 Oskillaattorin testaus

Laitteen oskillaattorin eli mikrokontrolleripiirin kellopulsin mittausta tehdään oskilloskoopin avulla (kuva 10). Testeriin on asennettu BNC-liitin piirikortin TP28:sta, mistä voidaan signaali todeta. Oskillaattoritaajuuden mittausta voitaisiin tehdä myös väyläohjattavan taajuuslaskurin avulla.

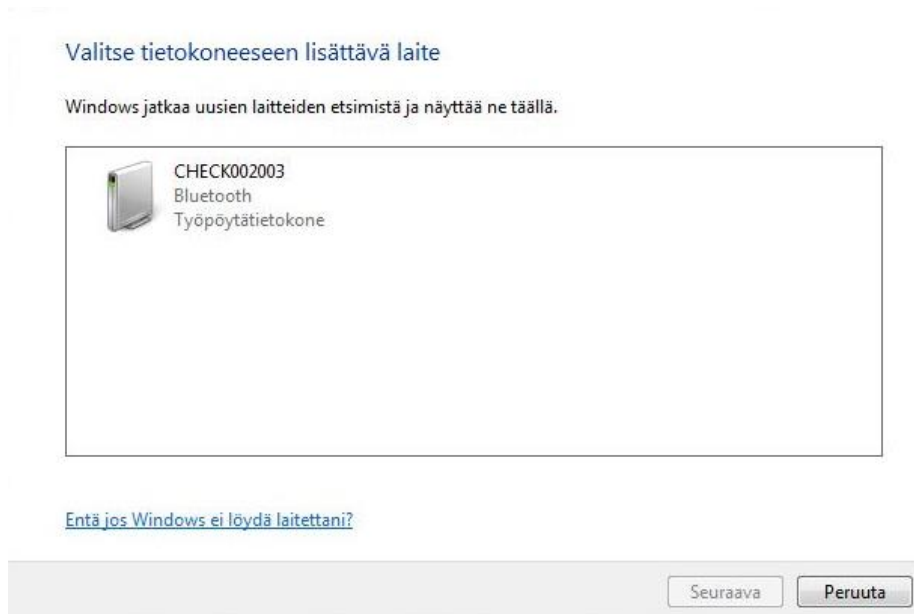


KUVA 10. Oskillaattoritaajuuden 32,768 kHz:n mittausta oskilloskoopilla

2.2.8 Bluetooth-yhteyden tarkistus

Laitteen Bluetooth-yhteys, jonka välityksellä mittaustiedot saadaan mobiilisovellukseen, testattiin tämän testerikehityksen yhteydessä vielä manuaalisesti. Yhteyden tila voidaan todeta helposti käyttämällä testi-PC:n Bluetooth-terminaalia. Windowsin tehtäväpalkista klikataan Bluetooth-yhteyden ikonia. Jos laite ja yhteys ovat kunnossa, näkyy se laitelistalla (kuva 11). Koska laitteisiin on syötetty

ohjelmisto ja sarjanumero ennen funktionaalitestausta, on testauksessa oleva laitteen sarjanumero myös luettavissa Bluetooth-yhteydellä.



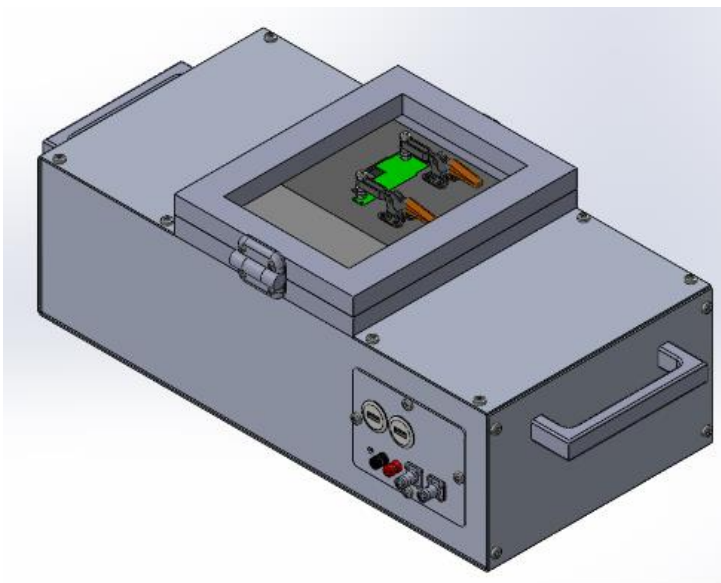
KUVA 11. Bluetooth-yhteyden tarkistus

3 TESTAUSSUUNNITTELUN OSA-ALUEET

Testaussuunnittelussa tarvitaan aina erilaista osaamista. Mekaniikkasuunnittelu ja simulointiohjelmistojen sekä testausohjelmistojen laajuus jo sanelevat, että suunnitteluvaiheessa kannattaa käyttää eri alojen osajia yhteistyössä. Tiiminä saadaan projekti nopeammin valmiiksi ja osataan ratkaista mahdollisia suunnittelun aikaisia ongelmia objektiivisemmin.

3.1 Mekaniikkasuunnittelu

Testerin mekaniikkasuunnittelu tehtiin Solidworks 2015 -ohjelmalla (kuva 12). Kaikki ohjelmistolla suunnitellut osat saatiin työstettyä Oulun ammattikorkeakoulun konelaboratorion laitteilla.



KUVA 12. Solidworksillä piirretty malli testerimekaniikasta

3.1.1 Vaatimuslista

Vaatimuslistaan (taulukko 1) on lueteltu kaikki projektin alussa määritellyt vaatimukset ja toiveet työn asettajan puolelta. Vaatimuslistassa on myös sarake muutospäivämäärälle, jos vaatimukset myöhemmin tarkentuvat (3, s. 9.)

TAULUKKO 1. Piirilevyn tuotantotesterin vaatimuslista

CML-piirilevytesterin vaatimuslista		25.1.2016
KV, VV, T	Vaatusimus	Pvm.
	1. Energia	
KV	ei automatisoitu	
KV	laitteille verkkovirta	
	2. Aine/Materiaalit	
VV	piirilevy jigi pakeliittia	
	testerirunko alumiini	
	3. Turvallisuus	
KV	konedirektiivi	
	4. Ergonomia	
KV	helppo käyttää, siirrettävissä	
	7. Valmistus	
T	testeri valmistetaan OAMK:lla	
	6. Asennus	
KV	piirilevyn asennus jigiin käsin	
	7. Käyttö	
KV	ulkoisia liittymiä testerissä: usb ja verkkovirta	
	8. Kunnossapito	
KV	ei kunnossapitoa	
T	muokattavissa osan vaihdoilla toiselle projektille	
	9. Kustannukset	
	10. Määräajat	
vv	valmis huhtikuun loppuun	
KV	kiinteä vaatimus	
VV	vähimmäisvaatimus	
T	toive	

3.1.2 Tuotespesifikaatio

Laitteen piirilevyn tuotantotesterin tuotespesifikaatio on taulukossa 2. Taulukkoon on kirjoitettu auki vaatimuslistan vaatimukset mitattavina suureina, jotka otetaan huomioon suunnittelussa. Laatukaavion tekemistä piirilevyn tuotantotesterille ei pidetty tarpeellisena. (3, s. 11.)

TAULUKKO 2. Piirilevyn tuotantotesterin tuotespesifikaatio

		Arvo	Yksikkö
1	Materiaali	pakeliitti/alumiini	
2	Huolto	ei jatkuvaa	
3	Oma massa	<15	kg
4	Koko	50 x 30 x 30	cm
5	Testeripinnien lukumäärä	<40	kpl

3.2 Elektroniikkasuunnittelu

Elektroniikkasuunnittelussa kartoitettiin alussa kaikki toteutettavat testit. Testisignaalien mukaan ne jaettiin ryhmiin, joiden perusteella ne voitiin kategorisoida erityyppisiksi. Kun karkea jaottelu signaaleille oli tehty, pystyttiin testerin kytkentöjä ja johdotuksia testipisteistä liittimille suunnittelemaan. Elektroniikkasuunnittelua käsitellään luvussa 4.

Testattavasta laitteesta pystyttiin erottelamaan alla esitetyt kategoriat:

- jännitteiden mittaus
- virrankulutuksen mittaus
- digitaalisten ohjaussignaalien testaus
- taajuuden mittaus
- langattoman yhteyden testaus.

Elektroniikkasuunnittelussa piti huomioida testattavan kortin testipisteiden vaatimukset ja suunnitella mahdolliset kytkennälliset sovituspierit. Elektroniset pierit piti suunnitella siten, että kortin sähköistä kytkentää eli toimintaa ei saa muuttaa kuormittamalla laitetta mittauksen aikana. Sovituspierit voivat olla esimerkiksi impedanssi tai jännitesovituksia.

3.3 Ohjelmistosuunnittelu

Ohjelmistosuunnittelun lähtökohta oli, että käyttöliittymästä tulee mahdollisimman selkeä ja helppokäyttöinen. Testaussuunnitelman vaatimuksena oli, että testiohjelman loputtua testin tulos ja status näkyvät selkeästi operaattorille. Testituloksista piti saada testiraportit, joista voidaan tarpeen tullen sarjanumeron perusteella hakea raportti tietokannasta.

Testiohjelmasta pyrittiin heti alusta alkaen tehdä modulaarinen. Yksittäisiä ohjelmalohkoja pystyttiin testaamaan erikseen, joten myös ohjelmistotestausta kyettiin tekemään ohjelman kehityksen aikana.

Testausohjelmaksi valittiin LabVIEW 2015. Se on graafinen ohjelmointiympäristö ja sillä sai varsin nopeasti toimivaa koodia ja ohjelmaa valmiiksi. Ohjelmistossa on tuki lähes kaikkien laitevalmistajien mittalaitteille ja laiteajureita voi ladata kätevästi internetistä. Verkossa on myös paljon materiaalia, josta voi hakea esimerkkejä ja vinkkejä avuksi oman ohjelman kehitystyöhön.

4 ELEKTRONIikkASUUNNITTELU

Testerin runkomekaniikan ja neulapetiosan lisäksi suunnitteluun sisältyi vähän elektroniikkasuunnittelua. Testattavalta yksiköltä voidaan harvoin kytkeä kaikkia signaaleja suoraan mittalaitteelle tai mittalaitteelta testattavaan korttiin. Myös tässä testerissä on tehty releohjaus- ja sovituspirejä mittalaitteiden ja testattavan kortin väliin sitä varten suunniteltuun elektroniikkakorttiin. Kytkimien galvaaninen erottaminen testerin elektroniikasta toteutettiin yksikertaisella releohjauksella. NI USB-6001:n digitaalilähdöt kytketään ensin relettä ohjaavalle NPN-transistorikytkimelle ja releen lähtö neulapedin kautta vasta kortin testipisteelle. Tällä tavoin korttia ei kuormiteta millään tavoin testien aikana, jolloin se vastaa todellista käyttötilannetta.

Sen lisäksi tarvittiin 2 kpl jännitesovituspiiriä NI USB-6001:n ja testattavan piirikortin välille, koska tiedonkeruulaite kykenee mittaamaan vain korkeintaan +/-10 voltin jännitteitä. Kytkennät toteutettiin vastuksilla tehdyillä jännitteenjako piireillä.

4.1 Mittalaitteet

Testausympäristöön tarvittiin testiohjelmiston ja testi-PC:n kanssa vain väyläohjattava virtalähde ja oskilloskooppi. Mitään suurtaajuusteknisiä mittauksia ei toteutukseen sisällynyt. Bluetooth-yhteys voitiin tarkistaa testi-PC:n Bluetooth-terminaalin avulla (kuva 11).

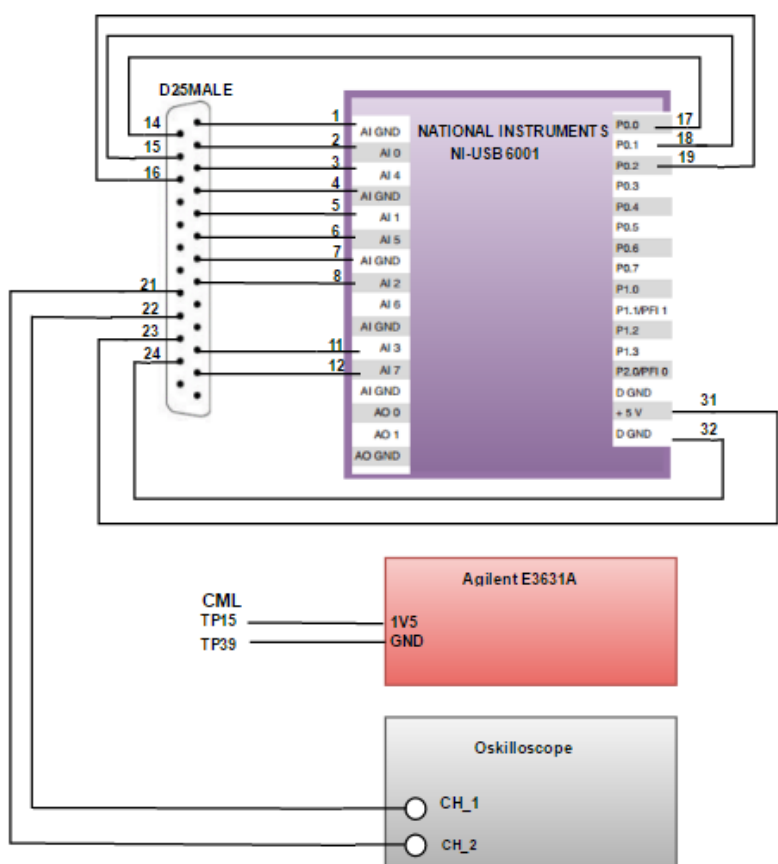
4.2 NI USB-6001-tiedonkeruuyksikkö

Varsinainen mittausdata kerättiin NI USB-6001 -tiedonkeruuyksiköllä (kuva 13), joka toimii myös sellaisenaan oman laitekohtaisen käyttöliittymän avulla tai, kuten tässä työssä, LabVIEW-alustan kanssa. NI USB-6001:stä kytketään analogikanavista signaali suoraan testattavalle kortille tai erilaisin sovitinpiirien kautta. Sama pätee myös digitaalisten lähtöjen kanssa.

Tätä tarkoitusta varten testeriin piti suunnitella erillinen elektroniikkakortti sovitin- ja relekytkentöjä varten. Kuvassa 14 olevasta D25-liittimestä liitytään testerin elektroniikkakortille, missä edellä mainitut kytkennät sijaitsevat. Kytkennät on selitetty luvussa 4.3.



KUVA 13. NI USB-6001 -tiedonkeruuyksikkö



KUVA 14. NI USB-6001:n kytkennät

4.3 Elektroniikkakortti

Elektroniikkakortti sisältää kaksi releohjauspiiriä laitteen kytkimiä S1 ja S2 varten. Tarkempi kuvaus kytkennästä on kuvassa 7 ja se toteutettiin transistorilla NPN-kytkennällä. Kytkennän ohjausvirta mitoitettiin NI USB-6001:n vaatimusten mukaan ja releelle asennettiin suojadiodi, jolla estetään releen aiheuttamien jännitepiikkien pääsy syöttävälle jännitelähteelle. Tässä tapauksessa pyrittiin suojaamaan tiedonkeruuyksikköä.








Lisäksi elektroniikkakortille piti tehdä kaksi sovituspiiriä. Ensimmäisellä sovittimella TP40:n ja TP41:n välinen elektrodille syötettävä jännitetaso pudotettiin sellaiseksi, että tiedonkeruu yksikkö voi sen mitata vioittumatta. Jännite päätettiin pudottaa neljänteen osaan, jolloin mitattava jännite oli sopivasti 5 voltia huipusta huippuun. Kokonaisimpedanssin oli oltava kuitenkin testipisteiden välillä 470 ohmia.

Toinen jännitteenjako piiri tehtiin TP2:lle, jossa on 37 voltin jännitetaso. Se oli myös liian suuri tiedonkeruu laitteelle suoraa kytkettäväksi ja tässä tapauksessa jännite pudotettiin kymmenenteen osaan. Testiohjelmalla mitattu 3,7 voltin jännite on siis oikea ja hyväksytty jännitetaso.

5 LABVIEW-TESTIOHJELMANTOTEUTUS

5.1 Ohjelmien asennus

Testiohjelman kehityksessä otettiin käyttöön LabVIEW 2015 -versio, josta kyettiin lataamaan opiskelukäyttöön vuoden lisenssillä toimiva Evaluating-versio. LabVIEW'n lisäksi piti ladata ja asentaa joukko National Instrumentsin ajureita ja lisäohjelmia, jotta ohjelmisto ja tiedonkeruuyksikkö saatiin toimimaan keskenään kaikilta osilta (kuva 15).

 2015LV-WinEng	28.12.2015 16:39	Sovellus	1 398 401 kt
 2015LV-WinEng_downloader	28.12.2015 16:35	Sovellus	154 kt
 NIVISA1501full	31.12.2015 13:00	Sovellus	651 461 kt
 NIVISA1501full_downloader	31.12.2015 12:59	Sovellus	154 kt
 NIDAQ1511f3	9.2.2016 14:01	Sovellus	1 790 917 kt
 NI4882_140	3.3.2016 11:27	Sovellus	613 045 kt
 NI4882_140_downloader	3.3.2016 11:27	Sovellus	154 kt

KUVA 15. Testiohjelma ja ajurien listaus hakemistossa

5.2 Ohjelmalohkojen suunnittelu

Testiohjelman kehitystä pystyttiin suorittamaan jo hyvissä ajoin ennen mekaniikan valmistumista. Ohjelmiston kehitystä varten kytkettiin yhteen piirikorttiin kiinteästi johtimet, joihin valmiissa testerissä tullaan liittymään neulapetitesterillä. Noin 65 % testiohjelman moduuleista pystyttiin tekemään valmiiksi ennen mekaniikan valmistumista. Testiohjelma lohkoista ensimmäisenä suunniteltiin ja toteutettiin jännite- ja virtamittausfunktiot, joilla tarkastetaan kortin perustoimintojen tila. Luvussa 2 on kerrottu eri testifunktioiden toiminnot.

5.3 Testisekvenssin luonti

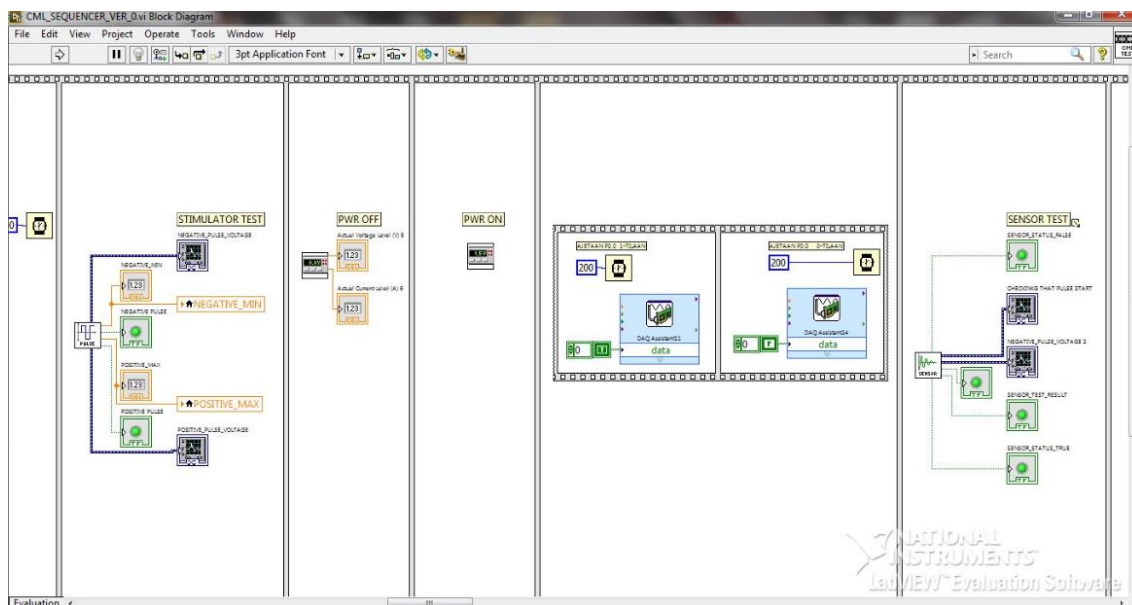
Kun kaikki erilliset testiohjelmafunktiot oli alustavasti suunniteltu ja testattu, pystyttiin eri lohkot ja funktiot integroimaan kokonaiseksi ohjelmaksi, joka suorittaa

ne peräkkäin ilmoittaen samalla käyttäjälle testien statuksen käyttöliittymässä ohjelman edetessä.

Markkinoilla on tarjolla muutamia valmiita sovelluksia, joilla voidaan eri ohjelmointikielillä toteutettuja ohjelmalohkoja suorittaa hallitusti. Yksi paljon testijärjestelmissä käytetty sovellus on National Instrumentin TestStand (5). Kustannussäästöjä ajatellen ei tässä projektissa kuitenkaan tarvinnut TestStandin kaltaista testisekvenssejä suorittavaa ohjelmistoa käyttää. TestStand soveltuu ehkä paremmin vähän isompien volyymien testausalustaksi.

Tässä projektissa pystyttiin testien ja lohkojen hallittu ajo suorittamaan LabVIEW'n omalla Flat Sequence structure -toiminnolla (6). Siinä eri testit sijoitellaan ikään kuin filminauhalle ja testien eteneminen kulkee vasemmalla oikealle ohjelman graafisen suunnittelutyökalun ikkunassa (kuva 16). Jokainen testi on oma erillinen funktio, jota sekvenssiohjelma kutsuu. Mikäli testiohjelmaan haluaa tehdä muutoksia, voidaan ne tehdä pelkästään siihen funktioon, jota halutaan editoida.

Eri testien mittausdatat, jotka talletetaan ohjelmassa muuttujiksi, saadaan lopussa kerättyä hallitusti testiraportointia varten. Muuttujia verrataan myös spesifikaatiossa annettuihin raja-arvoihin ja sen perusteella tehdään johtopäätös, onko testi hyväksytty vai hylätty. Käyttöliittymässä se näytetään operaattorille punaisen tai vihreän indikaattorin avulla.



KUVA 16. Flat Sequence structure LabVIEW-ohjelman Block Diagrammissa

5.4 Graafisen käyttöliittymän suunnittelu

Graafisen käyttöliittymän suunnittelussa pyrittiin ulkoasu tekemään käytettävyydeltään mahdollisimman yksinkertaiseksi. Operaattorin tehtäväksi jää Start-painikkeen painallus ja sarjanumeron syöttö manuaalisesti. Testien edetessä testi-status näkyy joko punaisella tai vihreällä indikaattorilla. Testit suoritetaan järjestyksessä, kuten luvussa 5.3 esiteltiin. Graafisen käyttöliittymän (kuva 17) etupaneelissa näkyy mitattu numeerinen testitulos ja status, vaikka erillisten funktioiden eteneminen ja mahdollinen graafinen signaali-ikkuna ovat myös näkyvissä käyttäjälle ohjelman edetessä. Testin päätyttyä ollaan käyttöliittymän etupaneelissa.



KUVA 17. Testiohjelman graafinen käyttöliittymä

5.5 Ohjelmiston testaus ja virheidenkorjaus

Valmistuvaa ohjelmaa pyrittiin testaamaan ja korjailemaan mahdollisimman paljon jo kehitysvaiheessa, mutta varsinainen ohjelmistotestaus toteutettiin testerin validoinnin yhteydessä 500 kpl:n piirikorttierällä. Luvussa 7 testerinvalidointi kerrotaan, mitä huomioitavaa ja korjattavaa testausympäristöstä havaittiin. Testausaika pyrittiin myös optimoimaan mahdollisimman lyhyeksi, jotta suurien korttierien testauskustannukset saataisiin kohtuullisiksi.

6 TESTITULOSTEN RAPORTOINTI

6.1 Excel-testiraportti

Testausraportoinnin lähtökohtana oli, että käytettiin pohjana jo olemassa olevaa Excel-taulukkopohjaista mittauspöytäkirjaa. Runko pidettiin ennallaan, mutta joltain osin raporttia voitiin kehittää. Esimerkiksi LED-diodien mittaus oli aikaisemmin visuaalinen testaajan tekemä toteamus ledin toimivuudesta ja pöytäkirjaan merkittiin ennen X-merkki joko PASS- tai FAIL-soluun taulukossa. Automatisoidun testauksen avulla voidaan nyt kirjata ledin yli oleva kynnsjännitetaso aiemmin mainittuihin soluihin taulukossa. Excel-taulukon muunneltavuus LabVIEW:ssa on helppoa, ja koska datan käsittely sekä analysointi Excelissä on monipuolista, oli selkeä ratkaisu, että raportit tehtiin Excel-pohjaan (taulukko 3).

Taulukko 3. Excel-taulukkopohjainen mittausraportti

Juno FAM Sport Muscle Function Monitor

Mittaja:	Petri L
Piirikortin sarjanumero:	3002

Käytetyt mittalaitteet:

Nimi	IM-tunniste
Agilent DSO 1052B	
Fluke 189	
Agilent 3631A	

OHJELMOINTI

OK/FAIL?	OK
Ohjelmaversio	v1.0

1.Käyttöjännitteet

Virta	Tulos [A]
lepovirta	0,009
toimintavirta	0,175

Jännite	Tulos [mV]
3.6V	3 656,00
1.8V	1 818,00
3.7V	3 785,00

2.Low batt -toiminto

PASS	FAIL
1 100	

3.Ledien toiminta

Ledi	PASS [mV]	FAIL [mV]
D4	1 971	
D5	3 000	

4.Oskillaattorin taajuus

Taajuus	Tulos
32kHz	32 700

5.Stimulaattorin lähtöpulssit

Pulssi	PASS	FAIL
Posit.	18 135	
Negat.	-18 178	

6.Pulssin katkaisu

STATUS PASS

7.Bluetooth-yhteyden toiminta

STATUS PASS

6.2 HTML-testiraportti

Nykyaikaiset ohjelmat ja erilaiset verkkoratkaisut mahdollistavat mittausdatan arkistoinnin myös ns. pilvipalveluihin, joihin on mahdollista päästä käsiksi kenen tahansa, joilla siihen on annettu oikeudet. Sen vuoksi oli tavoitteena saada toimiva mittausraportointi myös HTML-muotoon. Kun tiedostoformaatti on HTML-muodossa (kuva 18), voidaan dataa lukea käytössä olevan päätelaitteen verkkoselaimella helposti.



#Test Person : Petri L
#Serial Number : 3003
#Software download : OK
#Software versio : 1
#Idle current : 0,009106
#Current Consumption : 0,165785
#TP47 : 3,625498
#TP22 : 1,817972
#TP2 : 3,785424
#Green Led D5 : 2,982087
#Yellow Led D4: 1,961154
#Low batt test : 1,180000
#Stimulate test : -18,103595
#Stimulate test : 18,071502
#Bluetooth check : PASS
#Sensor test: PASS
#Oscillator Frequence : 32,750000

<http://www.checkmylevel.com/>

KUVA 18. HTML-testausraportti

7 TESTERIN VALIDOINTI

7.1 Validoinnin määrittely

Validoinnilla tarkoitetaan menetelmän testausta, jossa laitteen ja tässä tapauksessa testerin osoitetaan olevan suorituskyvyltään pätevä tehtävässä, johon se on suunniteltu. Validointi pitää tehdä mielellään tuotekehityksen loppuvaiheessa ennen tuotantoon siirtämistä.

Testattavaa laitetta oli ennen testerin valmistumista testattu manuaalisesti yleismittarilla erillisillä mittapäillä. Tämän vuoksi ei ollut testerintulosten vertaamisen ja validoinnin avuksi vanhaa testaustulos tietokantaa. Mittaustarkkuus luonnollisesti ei ole niin tarkka tällä menetelmällä tilastolliseen analysointiin, kuin se on neulapetitesterissä.

7.2 Validoinnin referenssimittaus

Koska vanhaa testausdataa ei ollut käytettävissä, toteutettiin testerin validointi 250 kpl:n tuotantoerästä ja sen perusteella tehtiin myös eri testeille raja-arvoasetukset testispesifikaatioihin testausfunktioita varten. Taulukossa 4 on validointiin kerättyä dataa, joilla raja-arvot pystyttiin määrittelemään.

Taulukko 4. Validointiin kerättyä mittausdataa

Testifunktio	<u>Keskiarvo</u>	<u>Keskihajonta</u>	<u>Minimi</u>	<u>Maksimi</u>
#Idle current (A)	0,008971051	0,000237549	0,007688	0,009253
#Current consumption (A)	0,145605404	0,005034378	0,13874	0,164371
#TP47 (V)	3,6317758	0,017910846	3,531188	3,69432
#TP22 (V)	1,812502875	0,00745471	1,797576	1,846016
#TP2 (V)	3,786723325	0,016477236	3,749731	3,836413
#Green Led D5 (V)	2,978508584	0,039445195	2,915809	3,147783
#Yellow Led D4 (V)	1,948572685	0,015703709	1,917814	2,007044
#Low batt test (V)	1,133960784	0,016918006	1,1	1,18

#Stimulate test (V)	18,23896176	0,230904279	-19,542345	-18,03481
#Stimulate test (V)	18,20230586	0,231673139	18,002717	19,498788

7.3 Validoinnissa havaitut epäkohdat ja korjaus toimenpiteet

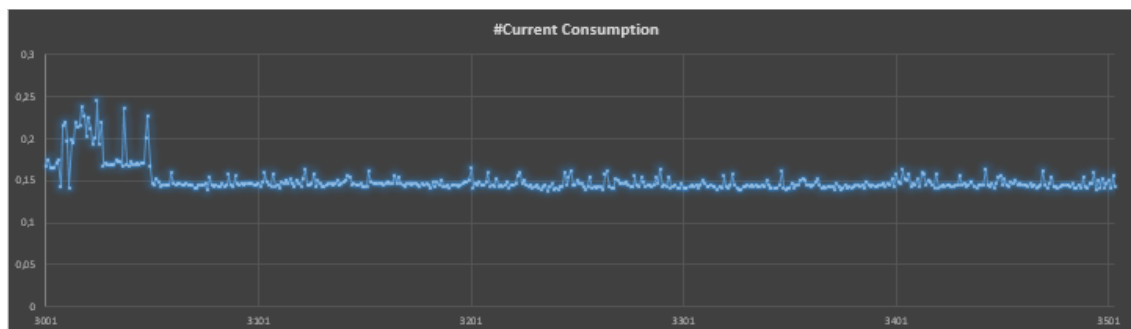
Low batt -testissä huomattiin selvästi havaittava ero, kun mittaustuloksia verrattiin aikaisempiin tuloksiin ja testispesifikaatioon. Havaittiin, että lähes kaikissa yksiköissä mitattu jännitetaso on korkeampi kuin ennen.

Kun jännitetasoja tutkittiin tarkemmin eri mittareilla huomattiin, että testerin johtimien, testipiikkien ja liittimiin syntyi noin 0,03 voltin jännitehäviö. Tässä tapauksessa se oli jo niin merkittävä, että sen eliminoimiseksi mittaus datasta piti testeriysteemissä tehdä mittakaapeliin nollauskalibrointi. Kuvassa 19 näkyy, kuinka kaapelien kalibrointi vaikutti tuloksiin. Korjauksen vaikutus näkyy noin puolessa välissä kuvaajaa.



KUVA 19. Testikaapelien kalibrointi low batt -testissä.

Toinen korjausta vaativa toimenpide tehtiin virranmittausfunktioon. Kuten kuvassa 20 ensimmäisissä mittauksissa näkyy, vaihtelivat virrankulutuksen arvot paljon, mikä ei voinut pitää paikkaansa. Muutamien mittausten perusteella tähänkin löytyi varsin yksinkertainen selitys. Virranmittaus oli suoritettu liian nopeasti jännitteiden kytkettyä kortille, eikä sen ohjelmisto ehtinyt käynnistyä kunnolla asettuen toimintatilaan. Korjaustoimenpiteenä tehtiin 3 sekunnin asettumisviive ennen mittausta.



KUVA 20. Virranmittaus funktioon tehty asettumisviive ja sen vaikutus tuloksiin

8 YHTEENVETO

Insinööriyössä toteutettiin funktionaalinen testausympäristö asiakkaan spesifi-kaation mukaisesti. Testattava laite kuuluu kategoriaan lääkinnälliset laitteet. Laitteen valmistaja on Juno Medical Oy. Projektin aikatauluksi määriteltiin mar-raskuussa 2015 ajanjakso 1.1.2016–31.5.2016. Projekti saatiin pysymään hyvin aikataulussa ja katselmointi suoritettiin 9.5.2016. Testerit hyväksyttiin asiakkaan puolesta sellaisenaan. Testeridokumentointia jouduttiin kuitenkin päivittämään ja laatimaan, jotta se olisi linjassa yrityksen muiden tuotteiden dokumentaation kanssa laajuudeltaan ja rakenteeltaan.

Projektiluontoisen suunnittelun, jossa on useampi henkilö mukana, täytyy edetä siten, että pidetään riittävän paljon palavereita ja katselmointeja. Tässä projek-tissa se ei täysin onnistunut, ja sen vuoksi katselmointien tarpeellisuutta pidettiin erittäin tärkeänä toimenpiteenä suunnittelussa. Tehokkaasti käytettynä doku-menttikatselmoinnit laadunvalvonnan työkaluna estävät virheiden pääsyn valmis-tukseen asti.

Työn tekeminen oli heti alusta asti haastavaa ja mielekästä. Työ edistyi myös hyvin aikataulussa ja koko ajan oppi uusia asioita sekä sai valmiiksi jotain toimi-vaa ohjelmiston tai testerimekaniikan osalta. Kesäkuussa suoritettu tuotantotes-taus osoitti myös valmiin testiympäristön toiminnallisuuden. Tuotantoerästä jou-duttiin hylkäämään loppujen lopuksi 5 yksikköä viallisten LED-diodien vuoksi.

LÄHTEET

1. Check my level – treenaa kovaa, mutta oikein. 2017. Tikis. Saatavissa: <http://www.tikis.fi/treeni/check-level-treenaa-kovaa-mutta-oikein/>. Hakupäivä 16.2.2017.
2. Check. For smarter training. 2014. Juno Medical Oy. Saatavissa: <http://check-mylevel.com/>. Hakupäivä 16.2.2017.
3. Juusti, Riikka 2016. Lääkintälaitteen tuotannontestausprojekti ja sen mekaanisen ratkaisun suunnittelu ja toteutus. Oulu: Oulun ammattikorkeakoulu, kone- ja tuotantotekniikan koulutusohjelma. Opinnäytetyö. Saatavissa: https://www.theseus.fi/bitstream/handle/10024/109543/juusti_riikka.pdf?sequence=1. Hakupäivä 21.2.2017.
4. NI USB-6001/6002/6003 User Guide. 2014. National Instruments. Saatavissa: <http://www.ni.com/pdf/manuals/374259a.pdf>. Hakupäivä 16.2.2017.
5. Developing Test Programs Using TestStand. 2017. National Instruments. Saatavissa: <http://sine.ni.com/tacs/app/overview/p/ap/of/lang/fi/ol/fi/oc/fi/pg/1/sn/n24:1334/id/1603/>. Hakupäivä 16.2.2017.
6. Flat Sequence structure. 2017. National Instruments. Saatavissa: http://zone.ni.com/reference/en-XX/help/371361L-01/glang/flat_sequence/. Hakupäivä 16.2.2017.