

Tampereen ammattikorkeakoulu
Tietotekniikan koulutusohjelma
Sulautetut järjestelmät

Tutkintotyö

Henri Lukinmaa

Kuulokeuhvistin

Työn ohjaaja Kai Poutanen
Tampere 9/2010

Tekijä	Henri Lukinmaa
Työn nimi	Kuulokevahvistin
Sivumäärä	35
Työn ohjaaja	Kai Poutanen

TIIVISTELMÄ

Tutkintotyössä suunniteltiin ja rakennettiin vahvistin kuulokkeille. Pääpaino työssä oli digitaali-analogia-muuntimella, joka muuntaa digitaalisen äänen analogiseksi. Työn tarkoitus oli opettaa työn tekijälle peruselektroniikkaa ja sen suunnittelua aivan alusta lähtien. Samalla luotiin harrastuksien mukainen käyttöön tuleva laite.

Tavoitteena oli rakentaa kaupallista tuotetta vastaava kuulokevahvistin DA-muuntimella, jonka äänisignaali siirrettäisi SPDIF:iä hyväksikäyttäen. Tehonlähteeksi laitteelle rakennettaisiin matalakohinainen verkkovirtalähde.

Laitteen suunnittelu alkoi kytkentäkaavioiden piirtämisellä. Pääosien piirilevyt suunniteltiin moduulimaisesti, jotta jokainen osa voitaisi testata ja tarvittaessa suunnitella uudestaan.

Digitaali-analogia-muuntimeen valittiin piirit Cirrus Logicilta niiden sopivien ominaisuuksien, koteloinnin ja hinnan vuoksi. CS8146-dekooderipiirissä olisi tuki SPDIF-äänisignaalin siirrolle jopa 192 kHz:n näytteenottotaajuudelle ja 24 bitin tarkkuudella. Varsinaiseksi DA-muuntimeksi valittiin CS4335, jolla oli mahdollista muuntaa 96 kHz:n 24:n bitin digitaalisignaali analogiseksi.

DA-muuntimelta saatua signaalia vahvistetaan operaatiovahvistimella. Piiriksi valittiin Texas Instrumentsin THS6012, jolla on mahdollista syöttää kuulokkeille riittävästi virtaa halutulla vahvistuksella.

Piirilevyjen suunnittelun ja etsäamisen jälkeen tilatut osat juotettiin piirilevyille. Toimivaksi todetut sähköiset osat asennettiin lopuksi sopivaan muovikoteloon.

Avainsanat	elektroniikkasuunnittelu, vahvistin, digitaali-analogia-muunnin, jännitelähde
------------	---

Tampereen ammattikorkeakoulu
Tietotekniikan koulutusohjelma
Sulautetut järjestelmät
Henri Lukinmaa

Writer	Henri Lukinmaa
Thesis	Headphone amplifier
Pages	35
Graduation time	4 years
Thesis Supervisor	Kai Poutanen

ABSTRACT

This thesis is about designing and building a headphone amplifier from a scratch. Main stress of design was on converting a digital audio to analog signal. This job was also meant to teach the writer some basics of electronics design and building and also to create a useful item for a music oriented hobby.

Goal was set to build a headphone amplifier, which had the qualities of commercial device and a input for digital audio over SPDIF.

Drawing the schematics was first part of this project. Main parts of complete device were designed on modules, so that a single module could be easily tested and recreated.

Chips for digital-to-analog –converter were chosen from Cirrus Logic, which had both decent price and suitable package and also for their properties and performance.

CS8416- receiver chip had support for 192 kHz sample frequency and 24-bit sample rate. For actual digital-to-analog –converter was chosen a CS4335, which had support for 96 kHz sample frequency and 24-bit sample rate.

The amplification of low current signal was to be carried out with Texas Instrument's operational amplifier THS6012, which had the ability to output enough current for headphones.

After designing and etching of circuit boards, the ordered parts were soldered to place and the all electronic parts were placed in a suitable plastic box.

Avainsanat	elektroniikkasuunnittelu, vahvistin, digitaali-analogia- muunnin, jännitelähde
------------	---

ESIPUHE

Elektroniikkasuunnittelu on ollut erittäin mielenkiintoista, mutta minun lähtitiedoillani melko uutta ja haastavaa. Kehittelin aiheen keväällä 2009 ja ajattelin käyttäväni tulevan kesän laitteen suunnittelemiseen ja toteuttamiseen. Kokemattomuus käytännön toteutuksessa tyrmäsi työn tekijän, ennen kuin laitetta varten oli edes mitään hankittu. Kesän lopuksi valmistetun ensimmäisen prototyypin lähes täydellisen epäonnistumisen jälkeen aihe työnnettiin sivuun joululomaa varten. Pikku hiljaa syksyn kuluessa laitteen suunnitteluun ja toteutukseen kertyi ideoita ja lisätietoa.

Aloitin projektin lähes alusta välittömästi joululoman alkaessa. Suunnittelu edistyi todella paljon tehokkaammin uusia ja erilaisia työkaluja käyttäessä. Loppuviimein kesällä tankattu tietomäärä maksoi itsensä takaisin ja aikaisemmin takkuillut suunnittelu sujui kuin itsestään.

Muistiinpanojen ja dokumenttien tärkeyttä suunnitellessa ei juuri voi liiotella. Useaan otteeseen suunnitteluvaiheessa kirjoittamani dokumentti pelasti laboratoriossa, kun mittaustulokset olivat kaikkea muuta kuin ennustettujen kaltaisia.

Valmiin laitteen toimivuus ja mittaustulokset yllättivät tasokkuudellaan, lisäksi suorituskykyä olisi mahdollista nostaa jonkin verran muuntamalla tiettyjen komponenttien arvoja sekä suunnittelemalla koko laite yhdelle piirilevyille.

Tampereella maaliskuussa 2010

Henri Lukinmaa

SISÄLLYSLUETTELO

1	JOHDANTO.....	7
2	DEKODERIPIIRI CS8416.....	8
2.1	Piirien käynnistys	10
2.2	Dekoderipiirin tilavalinnat	10
2.3	CS8416-piirin komponenttien layout	12
3	DAC-PIIRI	13
4	SISÄÄNTULOSIGNAALI.....	14
5	DA-MUUNTIMEN LÄHDÖN SUODATTIMET.....	16
6	OPERAATIOVAHVISTIN	19
7	JÄNNITELÄHDE.....	21
8	MITTAUSTULOKSET	25
8.1	Amplitudivaste	27
8.2	Kokonaisharmoninen särö.....	28
8.3	Häiriötaso testisignaalilla	29
9	YHTEENVETO	30
10	LÄHTEET	31

LYHENNELUETTELO

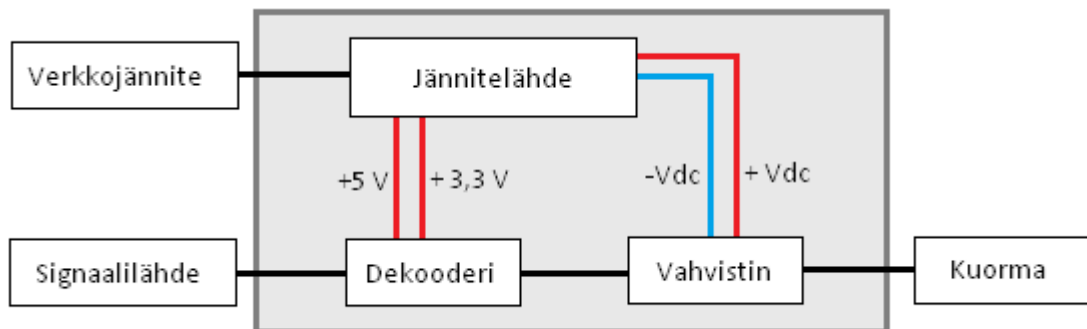
DAC	Digital to analog converter, Digitaal-analogia-muunnin
SPDIF	Sony Philips digital interconnect format, digitaalisen signaalin siirtoon tarkoitettu yhteiskäytäntömuoto
PLL	Phase locked loop, vaihelukittu silmukka
F _s	Sample frequency, näytteenottotaajuus tai digitaalisen signaalin maksimiamplitudi ($F_s = 1$)
PSRR	Power supply rejection ratio, regulaattorin tulon ja lähdön jännitehäiriöiden suhde

1 JOHDANTO

Tavoitteena oli suunnitella ja rakentaa alusta loppuun verkkojännitteellä toimiva kuulokevahvistin, joka olisi suorituskyvyltään kaupallista tuotetta vastaava. Laitteen tulisi pystyä vastaanottamaan digitaalista signaalia ja muuntaa se analogiseksi sekä vahvistaa signaali halutulle tasolle.

Käyttöjännite otetaan verkosta ja muunnetaan erillisellä jännitelähteellä pienempiin jännitteisiin dekooderi- ja DAC-piirin yhdistelmälle sekä vahvistimelle.

Piirilevyt suunniteltiin kolmessa erillisessä moduulissa, jotka on esitetty kuvassa 1.



Kuva 1: Kuulokevahvistimen lohkokaavio

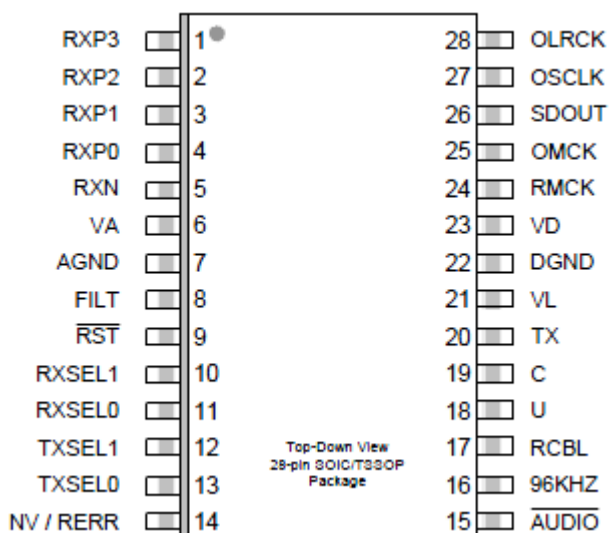
Ulkoisesta signaalilähteestä (esim. CD-soitin tai tietokone) tulee SPDIF-protokollaa käyttäen 44,1 tai 48 kHz:n näytteenottotaajuudella 16, 20 tai 24 bitin äänisignaalia. Sarjamuotoinen äänisignaali puretaan dekooderipiirillä sopivaksi DAC:lle. Sen antama analoginen äänisignaali vahvistetaan operaatiovahvistimella sopivaksi kuormalle.

230 V:n verkkojännite muunnetaan pienikokoisella toroidimuuntajalla ja kokoallosuunnataan sekä suodatetaan ennen regulointia. Laitteen hyvä suorituskyky edellyttää matalakohinaisia käyttöjännitetasoja. Ne pyritään saavuttamaan riittävällä määrällä oikein sijoitettuja suotimia.

2 DEKODERIPIIRI CS8416

Dekooderipiirin CS8416 tehtävä on muuntaa sarjamuotoinen SPDIF-datan DA-muuntimelle sopivaksi digitaalisignaaliksi puuttumatta äänidatan sisältöön.

Cirrus Logicin valmistama pintaliitettävä 28-jalkainen SOIC-koteloitu piiri on sopivaa kokoluokkaa juotettavaksi käsin. Piirin ohjaamiseen ei välttämättä tarvinnut käyttää mikrokontrolleria, joka oli yksi avaintekijä sen valinnassa. Piiri ei tarvitse ulkoista kellogeneraattoria, vaan sisääntulevasta signaalista otetaan kellotaajuus jolla tahdistetaan myös DAC-piiri.



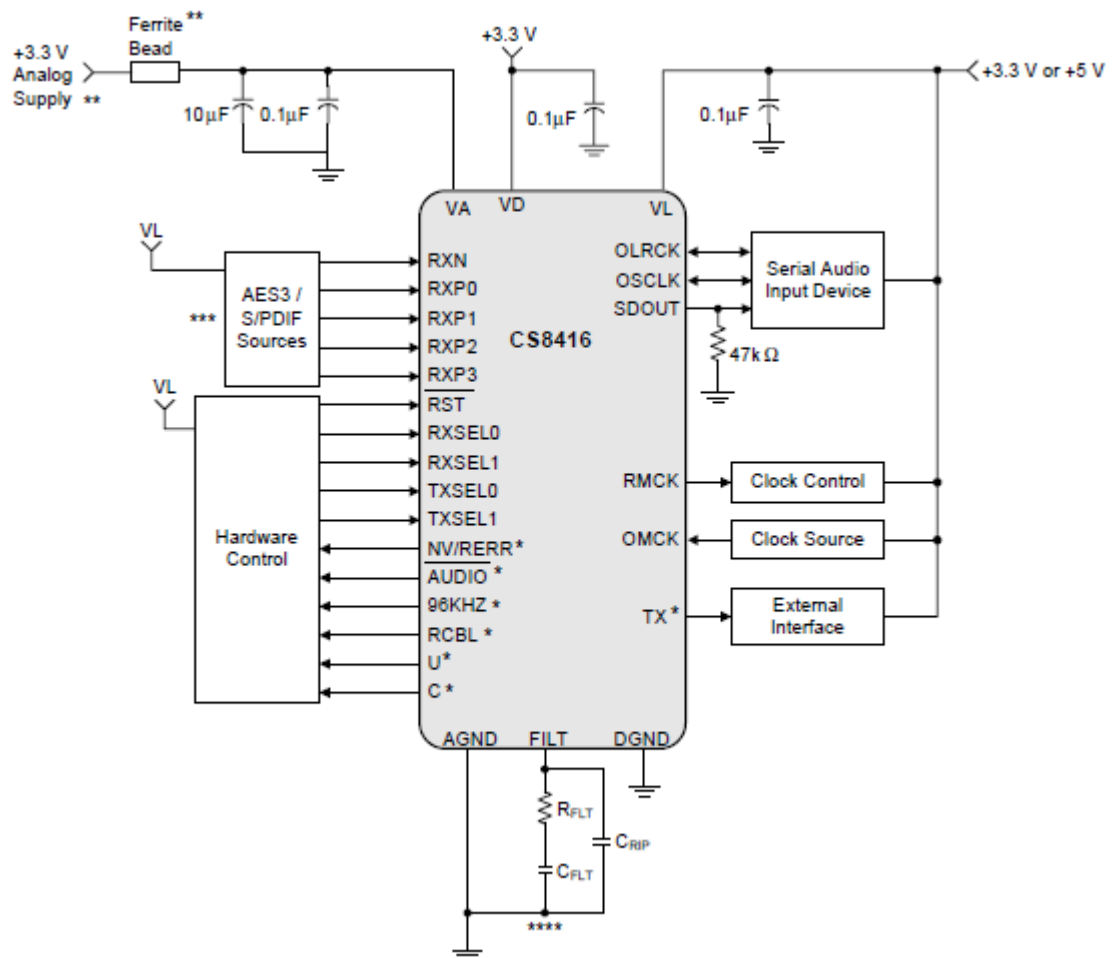
Kuva 2: Dekooderipiirin CS8416 nastajärjestys [1]

Piiri tarvitsee käyttöjännitteikseen + 5 V (VA) ja + 3,3 V (VD ja VL). Maatasot on jaettu erikseen digitaali- ja analogiapuoliin, millä ehkäistään piirin aiheuttamien käyttöjännitehäiriöiden siirtyminen analogiapuolelta digitaalipuolelle ja toisin päin.

RXN- ja RXP_x-nastat ovat signaalin sisääntuloja varten. Tässä työssä käytetään ainoastaan yhtä tuloporttia (RXP0). Loput RXP-nastat (1-3) jätetään kellumaan datalehden ohjeiden mukaisesti. RXN yhdistetään kytkentäkondensaattorilla maatasoon [1].

RXSEL0- ja 1- ja TXSEL0- ja 1-nastoilla valitaan käytettävä tuloportti ja tulevan signaalin välitys eteenpäin TX-nastalle. Koska signaalinvälitystä ei tarvita, niin ulostuloon TX välitetään käyttämätön tuloportti, jotta se häirisisi mahdollisimman vähän käytössä olevaa tuloporttia.

Dekooderipiiri kytkettiin piirin datalehdessä annetun esimerkkikytkennän mukaisesti (kuva 3). Kytkentää ja piirilevyä suunniteltaessa pyrittiin noudattamaan datalehdessä annettuja ohjeita ja neuvoja [1].



Kuva 3: CS8416:n esimerkkikytkentä [1]

Kuvassa 3 on dekooderipiirin datalehdessä esitetty esimerkkikytkentä.

Esimerkkikytkentä on hardware-moodia varten, jolloin piiriä ohjataan passiivikomponenteilla. Esimerkkikytkennästä on helposti erotettavissa piirin lähdöt, tulot ja liityntälohkot. Tähdellä merkityt nastat tulee kytkeä 47 kohm:n vastuksella käyttöjännitteeseen tai maatasoon [1].

2.1 Piirien käynnistys

CS8416- ja CS4335-piirit tulee käynnistää joka kerta uudelleen, kun laitteelle esitellään uusi SPDIF-signaali. Dekooderipiiri resetoituu, kun RST-nasta lasketaan maatasoon kolmeksi sekunniksi.

CS8416-piirin hardware-moodin tilat valittiin taulukon 1 mukaisesti, kun piiri käynnistetään nostamalla RST-nasta käyttöjännitteeseen.

FILT-nasta on piirin omaa PLL-piiriä varten. RST-signaaliksi tulkitaan 0-taso, joka asettaa piirin low power -tilaan. Low power -tilan jälkeen suoritetaan käynnistys. Käynnistuksen aluksi osa nastojen merkityksistä poikkeaa käytönaikaisesta toiminnasta.

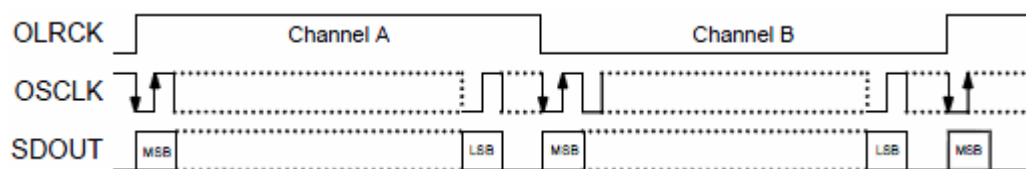
2.2 Dekooderipiirin tilavalinnat

Taulukon 1 tilat valitaan vetämällä piirin nasta ylös käyttöjännitteeseen tai alas maatasoon 47 kohm:n vastuksella.

Taulukko 1: Hardware-mode asetusbittien merkitys dekodeeripiiriä käynnistettäessä [1]

Pin Name	Pull Down to DGND Function	Pull Up to VL Function
SDOUT	Hardware Mode	Software Mode
RCBL	Serial Port Slave Mode	Serial Port Master Mode
AUDIO	Serial Format Select 1 (SFSEL1)=0	Serial Format Select 1 (SFSEL1)=1
C	Serial Format Select 0 (SFSEL0)=0	Serial Format Select 0 (SFSEL0)=1
U	RMCK Frequency=256*F _g	RMCK Frequency=128*F _g
TX	Normal Phase Detector update rate.	Higher Phase Detector update rate.
96KHZ	Emphasis Audio Match Off	Emphasis Audio Match On
NV/RERR	NVERR Selected	RERR Selected

Dekooderipiirin SDOUT:sta tulee sarjamuotoinen data DAC:lle, jossa vuorottelee vasen ja oikea kanava. Kanavien näytteet tulevat näyte kerrallaan näytteenottotaajuudella (left-justified). OLRCK tahdistaa sarjamuotoisen datan kanavien vaihtelun näytteenottotaajuudella F_s ja OSCCLK tahdistaa sarjamuotoisen datan yksittäisiä bittejä tajuudella 256*F_s. Sarjamuotoisen datan kulkua ja tahdistusta on havainnollistettu kuvassa 4 [1][2].



Kuva 4: Dekooderipiirin ja DA-muuntimen välisen sarjamuotoisen liikenteen ajoitukset (left-justified) [1]

Kytetään piiri seuraavin valinnoin:

SDOUT: Valitaan hardware-moodi, $SDOUT = 0$.

RCBL: Slave- tai master-moodia ei tarvita, jätetään kellumaan.

AUDIO: Valitaan taulukon 2 ja kuvan 5 mukaisesti $SFSEL1 = 0$.

C: Valitaan taulukon 2 ja kuvan 5 mukaisesti $SFSEL0 = 0$.

U: Valitaan kuvan 5 mukaisesti ulostulolle RMCK taajuudeksi $256 \cdot F_s$, $U = 0$.

TX: Ei käytössä, jätetään kellumaan.

96KHZ: Kytetään emphasis pois päältä, $96KHZ = 0$.

NV/RERR: Valitaan RERR, piirin virhetiloja ei monitoroida kuin suunnitteluvaiheessa, $NV/RERR = 0$.

Taulukko 2: CS8416-piirin datan formaatti [1]

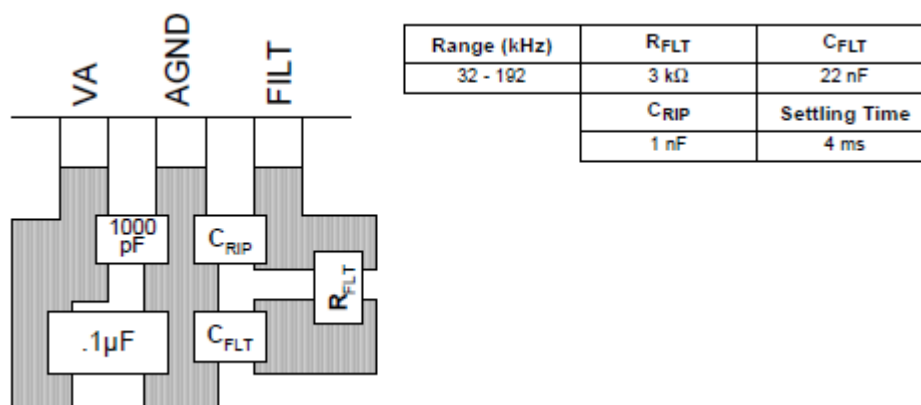
Serial Format Select [1:0]	SOSF	SORES[1:0]	SOJUST	SODEL	SOSPOL	SOLRPOL
00 (Left Justified 24 bit)	0	00	0	0	0	0
01 (IPS 24 bit)	0	00	0	1	0	1
10 (Right Justified 24 bit)	0	00	1	0	0	0
11 (Direct AES3)	0	11	0	0	0	0

Internal SCLK Mode	External SCLK Mode
Left Justified, up to 24-Bit Data INT SCLK = 64 F_s if MCLK/LRCK = 512, 256 or 128 INT SCLK = 48 F_s if MCLK/LRCK = 384 or 192	Left Justified, up to 24-Bit Data Data Valid on Rising Edge of SCLK

Kuva 5: CS4335-piirin datan formaatti [2]

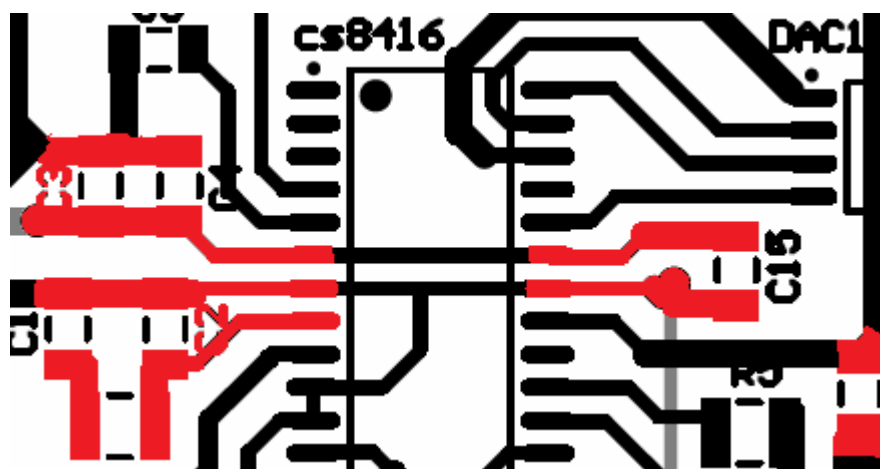
2.3 CS8416-piirin komponenttien layout

Dekooderipiiri saa SPDIF-signaalista kellotaajuuden ja sen avulla tahdistetaan piirin välillä kulkeva data. DA-muuntimen kellotaajuus tulee dekodeeripiiriin lähdöstä RMCK taajuudella $256 \cdot F_s$.



Kuva 6: Vaihelukitun silmukan ulkoisten komponenttien suositeltu layout ja komponenttiarvot

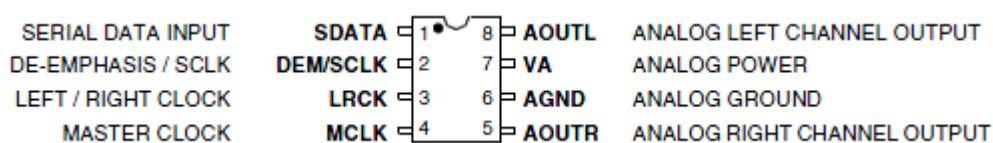
Kuvassa 6 on esitetty CS8416-piirin datalehdessä suositeltu kytkentä analogiakäyttöjännitteen (VA) suodatukseen. Kondensaattorit pyritään tuomaan mahdollisimman lähelle piirin nastoja. Kuvassa 7 on esitetty komponenttien layout piirilevyllä.



Kuva 7: Jännitelinjojen ja PLL-piirin layout piirilevyllä

3 DAC-PIIRI

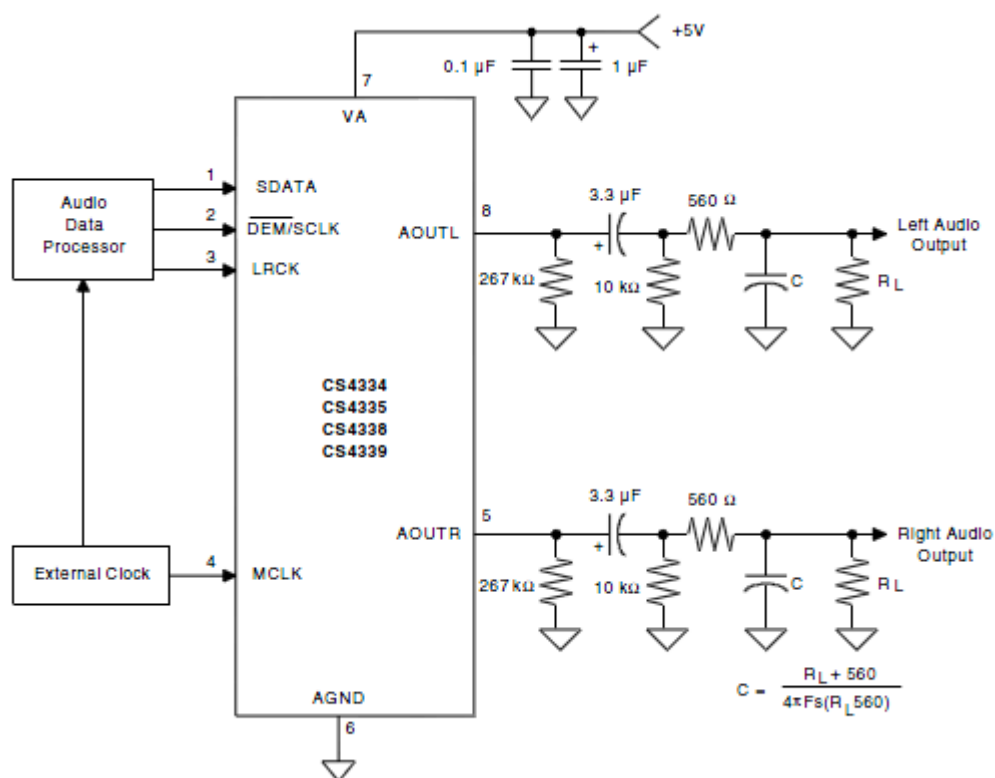
DAC-piiriksi valittiin myös pintaliitettävä SOIC-koteloitu piiri. 8-jalkainen CS4335 on helposti yhteenliitettävissä dekodeeripiiriin, eikä se tarvitse erillistä ohjauslogiikkaa passiivikomponentteja lukuunottamatta. Piirin sopiva hinta, dekodeeripiiriä vastaavat ominaisuudet ja riittävän suuri kotelointi olivat piirin valinnan perusteina. Piiri muuntaa digitaalista signaalia analogiseksi 24-bitin tarkkuudella 96 kHz:n näytteenotto-taajuudella.



Kuva 8: CS4335:n nastajärjestys [2]

Piiri tarvitsee käyttöjännitteeseen + 5 V (VA), joka tulee samasta jännitelinjasta kuin dekodeeripiirillekin. Sisääntuloon SDATA otetaan digitaalinen data dekodeeripiiriltä. Data tahdistetaan kellosignaalien SCLK ja LRCK avulla. CS4335:n kellosignaali MCLK tulee dekodeeripiiriltä.

Vasemman ja oikean kanavan analogialähdöt suodatetaan kuvan 9 mukaisella kytkennällä ennen vahvistinta.

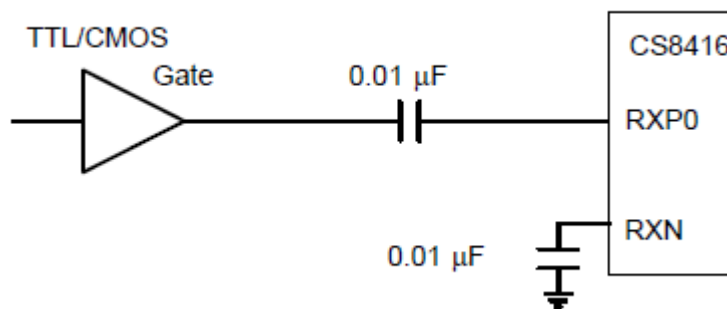


Kuva 9: DA-muuntimen CS4335 esimerkkikytkentä [2]

4 SISÄÄNTULOSIGNAALI

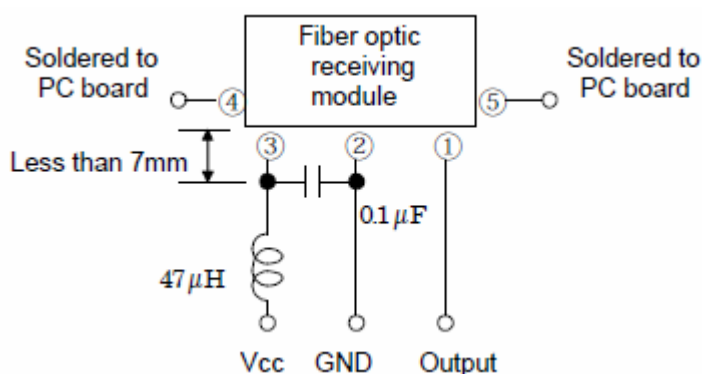
Laitteeseen tuleva signaali tuodaan valona optiseen vastaanottimeen, jotta signaalilähde saadaan galvaanisesti erotettua laitteesta. Samalla saadaan estettyä piensignaalin häiriintyminen ulkopuolisten häiriöiden takia.

Kuvan 11 SPDIF-liitin on ulkoinen ja kytkeytyy kuvan 10 mukaisesti. DA-muuntimen piirikaavioliitteessä liitin yhdistetään 3-nastaiseen liittimeen nimeltä ”INPUT”.



Kuva 10: Optisen signaalin dekooderikytkentä [1]

Kuvassa 10 on esitetty CS8416-piirin datalehdessä suositeltu kytkentätapa TTL-tasoiselle signaalille. Tuleva signaali erotetaan tasavirrasta kytkentäkondensaattorilla ennen sisääntuloa RXP0. Signaalin maataso RXN on myös erotettu pienellä kytkentäkondensaattorilla. TTL-tasoinen signaali saadaan Toshiba valmistamasta TORX147-liittimestä. Optinen dekooderi tarvitsee käyttöjännitteeseen + 3,3 V. [1]



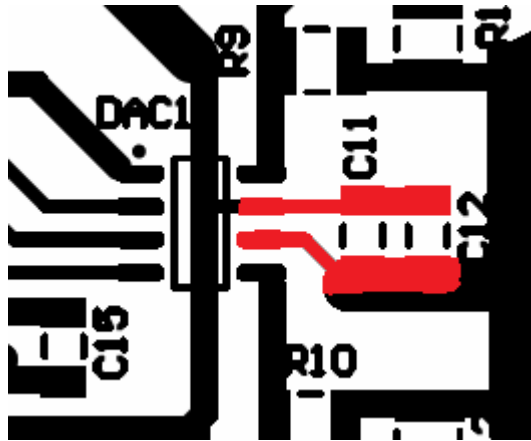
Kuva 11: Optisen signaalin vastaanottimen TORX147 ohjeellinen kytkentä [8]

Kuvassa 11 on esitetty Toshiba suositus TORX147:n kytkentää varten. Käyttöjännite suodatetaan pienellä sarjakelalla ja rinnan kytketyllä kondensaattorilla.

Laitteeseen tehtiin vain yksi tulo signaalille. Tällöin käyttämättömät tulot (RXP1-3) jätetään kytkemättä. Kytketään sisääntulo TXSEL1 käyttöjännitteeseen ja TXSEL0 maatasoon, jolloin ulostulolle TX ohjautuu käyttämätön sisääntulo RXP2 datalehden suositusten mukaisesti [1].

5 DA-MUUNTIMEN LÄHDÖN SUODATTIMET

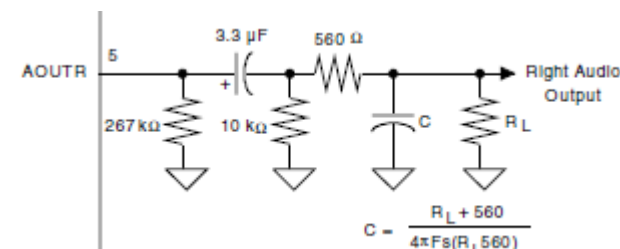
Vastaavalla tavoin, kuin CS8416-piirissäkin, CS4335:n käyttöjännitteeksi suositellaan piirin datalehdessä matalakohinaista käyttöjännitettä ja maatasoa [2].



Kuva 12: CS4335 DA-muuntimen käyttöjännitteen suodattimien layout piirilevyllä

Kuvassa 12 on esitetty CS4335-piirin kytkentä piirilevyllä. Käyttöjännitteen suotokondensaattorit on pyritty tuomaan mahdollisimman lähelle piirin maa- ja käyttöjännitteenastaa. Piirilevyä suunniteltaessa on pyritty piirtämään maatasot suuriksi pienen impedanssin toivossa.

CS4335:n analoginen lähtösignaali tulee suodattaa ennen vahvistinta. Piirilevyllä on suunniteltu datalehden piirikaavion mukaisesti ali- ja ylipäästösuodattimet kumpaakin ulostulokanavaa varten (kuva 13).

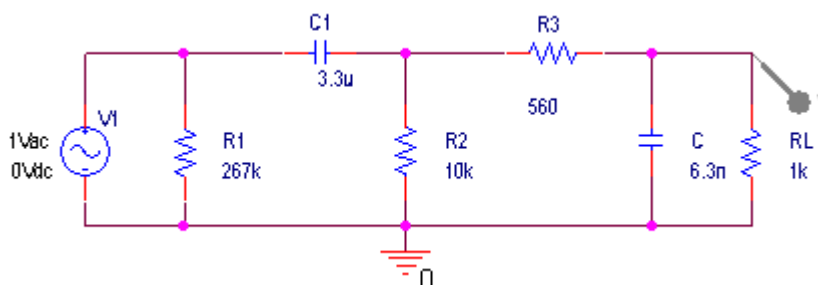


Kuva 13: CS4335:n ulostulosignaalin suodattimien piirikaavio [2]

Suodatinpiirillä pyritään suodattamaan pois kuuloalueen ulkopuoliset taajuudet sekä signaalin tasajännitekomponentti. Kondensaattorin C kapasitanssi lasketaan piirin datalehdessä annetulla kaavalla (kuvassa 13). Jos vastus R_L on 1 kohm ja näytteenottotaajuus F_S on 48 kHz saadaan kondensaattorin C arvoksi

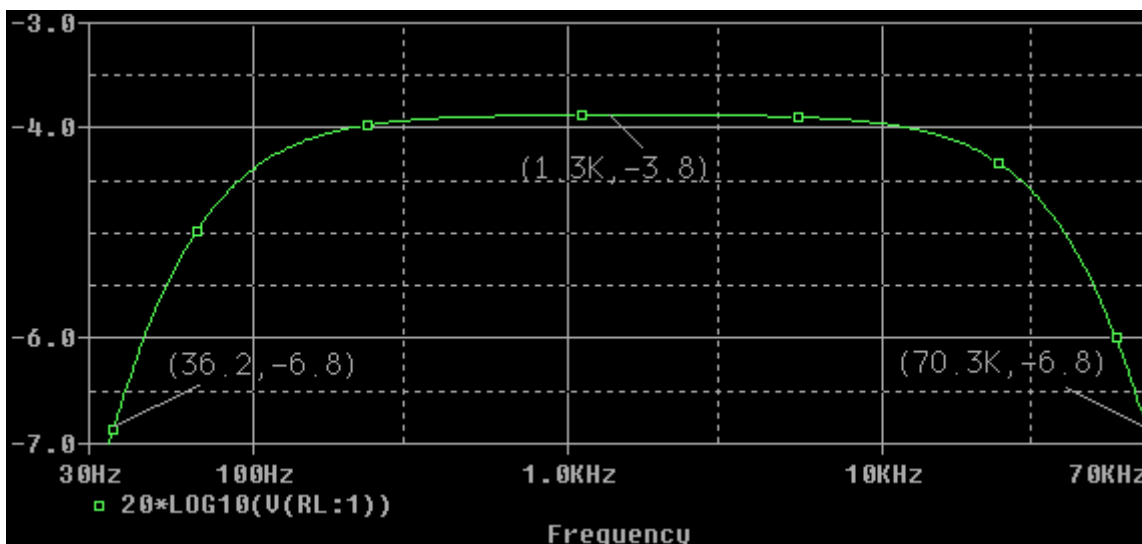
$$C = \frac{R_L + 560}{4\pi F_S (R_L \cdot 560)} = \frac{1000 + 560}{4\pi \cdot 48000 \cdot (1000 \cdot 560)} = 4,6 \text{ nF} \quad (1)$$

Suodatinpiirin toimintaa simuloitiin piirisimulaattorilla.



Kuva 14: Suodatinpiirin kytkentä simulaattorissa

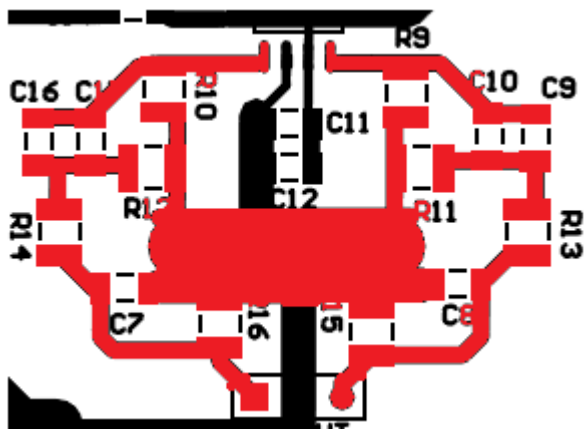
Kuvan 15 suodatinpiiriä syötetään vakioamplitudisella jännitelähteellä. Sen taajuutta muutetaan välillä 10 Hz – 100 kHz ja samalla mitataan vastuksen R_L yli oleva jännite.



Kuva 15: Suodatinpiirin amplitudivaste simulaattorissa

Simuloidun suodatinpiirin -3 dB:n alarajataajuus on noin 36 Hz ja ylärajataajuus noin 70 kHz. Suodatinpiiri vaimentaa signaalia päästökaistalta noin 4 dB.

Analogisen lähtösignaalin suodattimet on pyritty kiinnittämään matalaimpedanssiseen maatasoon. Signaalitason vedot ja komponenttien asettelu on pyritty pitämään symmetrisenä kuvan 16 mukaisesti. Koko analogiapuoli on hieman erillään muista piirilevyn osista, jotta digitaalipuolelta ei indusoituisi häiriöitä.

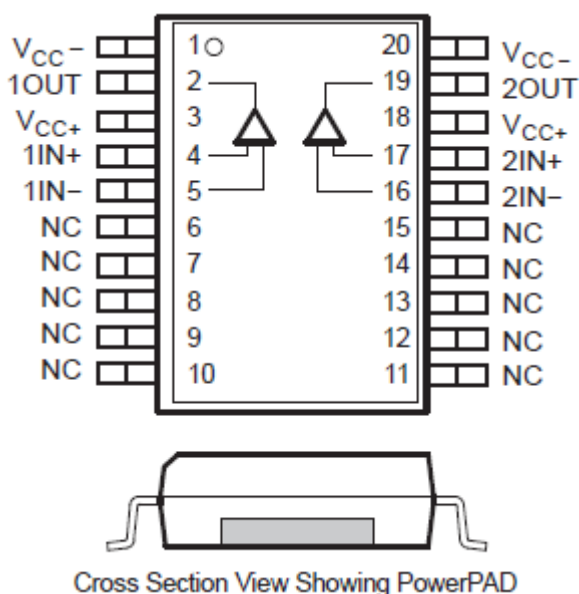


Kuva 16: Analogisen lähtösignaalin suodattimien layout piirilevyllä

6 OPERAATIOVAHVISTIN

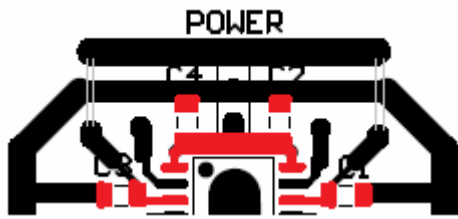
Kuulokevahvistimeen valittu operaatiovahvistinpiiri on pintaliitettävä SOIC-koteloitu 20-jalkainen Texas Instrumentsin THS6012. Piiri valittiin sen hyvän virransyötökykyyn ja laajan taajuuskaistan vuoksi. Lisäksi piirillä on kaksi operaatiovahvistinta, sopivasti kumpaakin kanavaa varten.

Piiri pystyy syöttämään 400 mA kanavaa kohden 25 ohmin kuormaan. Lähdön muutosnopeus on $1300 \text{ V}/\mu\text{S}$ (vahvistuksen ollessa 5, käyttöjännitteen ollessa $\pm 15 \text{ V}$ ja ulostulon ollessa 20 Vpp). Kolmannen harmonisen aallon luvataan olevan alle -72 dB (25 ohm:n kuormaan, ulostulon ollessa 20 Vpp) [3].



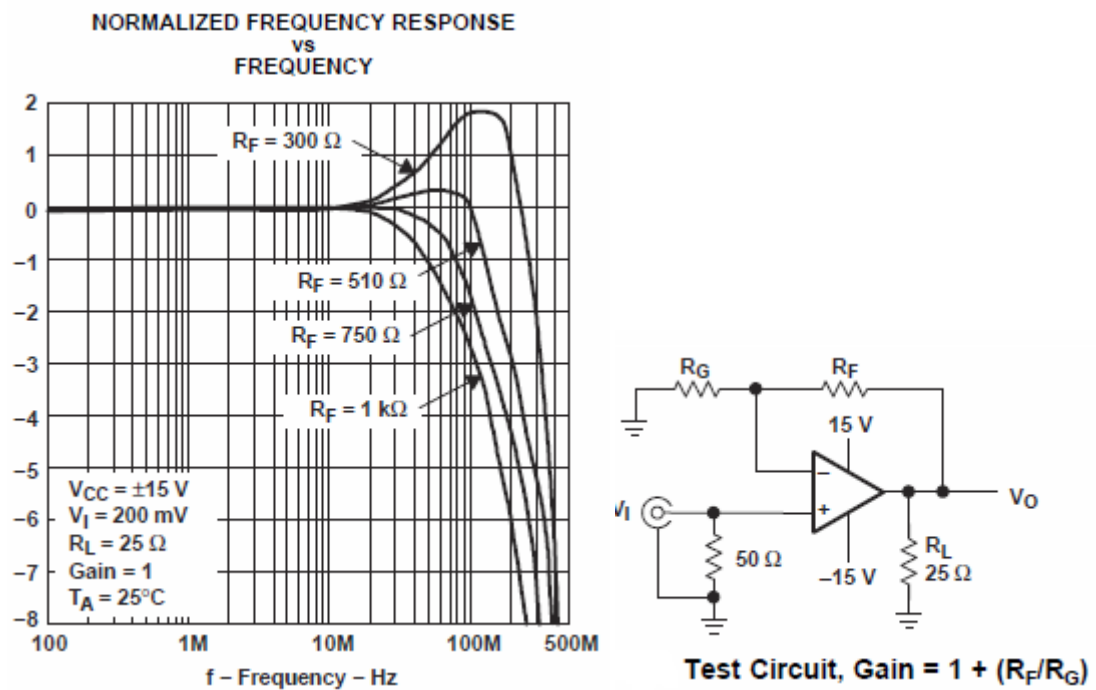
Kuva 17: Operaatiovahvistinpiiri THS6012 [3]

Piirin käyttöjännitteet +15 V ja -15 V tulevat jännitelähteen ensimmäisiltä regulaattoreilta. Mahdollisimman puhtaan käyttöjännitteen takaamiseksi suotokondensaattorit on pyritty tuomaan lähelle piirin käyttöjännitenastoja. Kuvassa 18 on esitetty kondensaattorien ja jännitenastojen paikat piirilevyllä.



Kuva 18: Vahvistimen suotokondensaattorit piirilevyllä

Päävahvistimena toimiva THS6012 on kytketty yksinkertaisella negatiivisella takaisinkytkennällä.



Kuva 19: THS6012 amplitudivasteet feedback-vastuksilla ja testikytkenä [3]

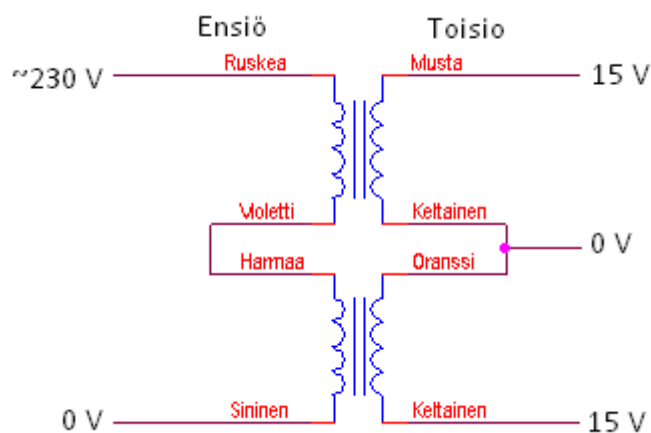
Takaisinkytkennässä on datalehden kuvaajan perusteella feedback-vastus R_F 1 kohm. Jotta vahvistus saadaan noin viiteen, tulee gain-vastuksen R_G olla noin 250 ohmia.

7 JÄNNITELÄHDE

Tavoitteena oli rakentaa mahdollisimman matalakohinainen jännitelähde.

Jännitelähteestä pystyttiin rakentamaan yksinkertainen, koska tehon tarve on vain noin kymmenen wattia. Jännitelähde koostuu verkkomuuntajasta, tasasuuntaajasta, kondensaattoreista ja regulaattoreista. CS8416 ja CS4335 tarvitsevat 3,3 V ja 5 V tuotetaan kahdella regulaattorilla + 15 V jännitteestä.

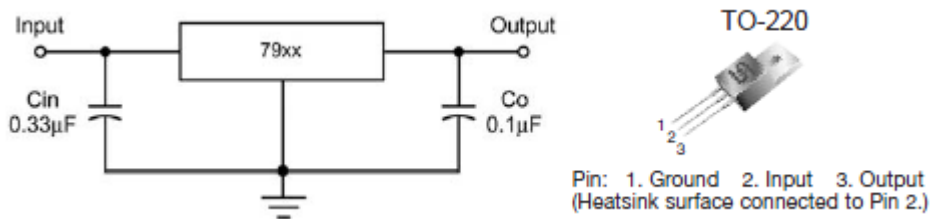
Verkkomuuntajaksi valittiin 30 VA:n toroidimuuntaja. Ensiöpuolen käämit kytkettiin sarjaan, kun sisääntuleva verkkojännite on 230 V. Myös toisiopuolen käämit kytkettiin sarjaan, mutta sarjakytkennän keskeltä otettiin kokoaaltoasasuuntajan jälkeinen nollassa.



Kuva 20: Muuntajan käämityksien kytkennät

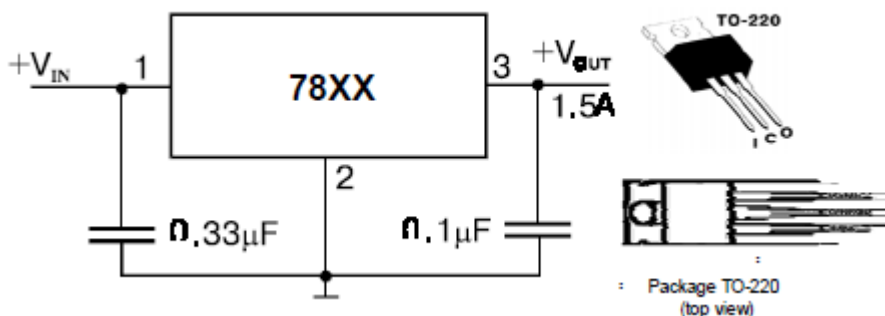
15 V vaihtojännite tasasuunnataan diodisillalla. Diodeiksi valittiin edulliset ja nopeat MUR860-diodit. 15 V käyttöjännite on tehollisarvo, jonka huipusta-huippuun jännite on noin 21 V. Diodisillan jälkeen suotokondensaattoreille tulee noin 20 V jännite.

Neljä eri käyttöjännitettä tuotetaan regulaattoreilla. -15 V jännitelinja toteutettiin TS7915-regulaattorilla. Sen tulojännite voi olla -17,5 V ja -30 V välillä. Reguloitu lähtöjännite on tyypillisesti -15 V \pm 0,6 V. Jänniterippeliä regulaattori vähentää vähintään 54 dB ($V_{in} = -18,5$ V, $I_{out} = 100$ mA, $f = 120$ Hz) ja virtaa se kestää noin 1 A [7].



Kuva 21: TS7915 regulaattorin esimerkkikytkentä ja nastajärjestys [7]

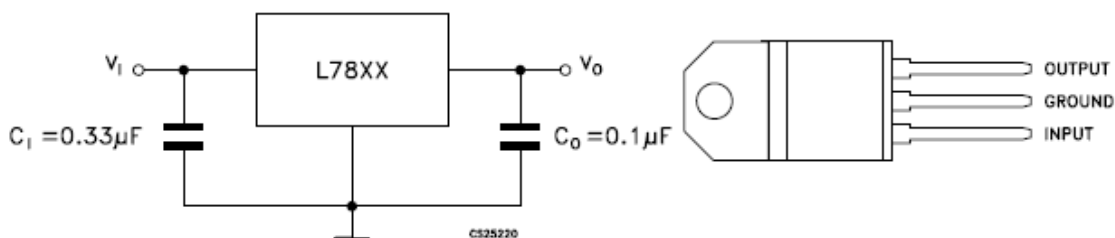
+15 V käyttöjännite toteutettiin ET7815-regulaattorilla. Sen tekniset arvot ovat vastaavat kuin TS7915-regulaattorilla.



Kuva 22: ET7815 regulaattorin esimerkkikytkentä ja nastajärjestys [4]

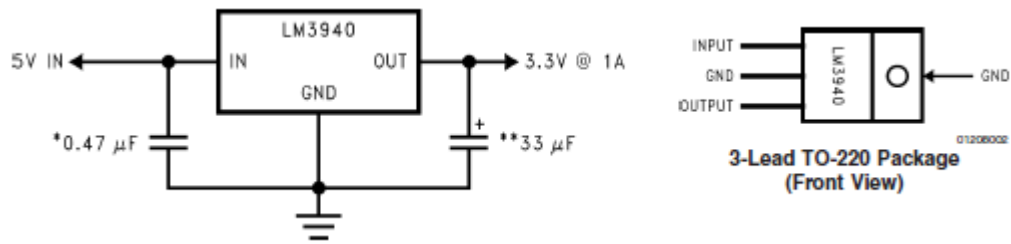
Kummankin regulaattorin tulo- ja lähtöpuolille laitettiin 100 nF muovikondensaattorit. Kummankin regulaattorin lähtöön lisättiin vielä kaksi 4,7 µF kondensaattoria rinnan operaatiovahvistinpiirin datalehden suositusten mukaisesti. [4][7]

5 V jännitelinja otettiin +15 V jännitelinjasta L7805-regulaattorilla. Sen tulojännite voi olla 7,5 V ja +35 V välillä. Tyypillinen ulostulojännite on 5 V \pm 0,2 V. Virtaa regulaattori kestää noin 0,75 A [5].



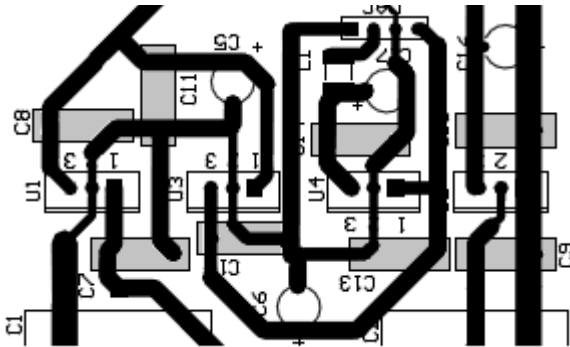
Kuva 23: L7805 regulaattorin esimerkkikytkentä ja nastajärjestys [5]

3,3 V jännitelinja saadaan tehdyksi low-drop regulaattorilla LM3940, joka on tarkoitettu juuri 5 V tulojännitteelle.



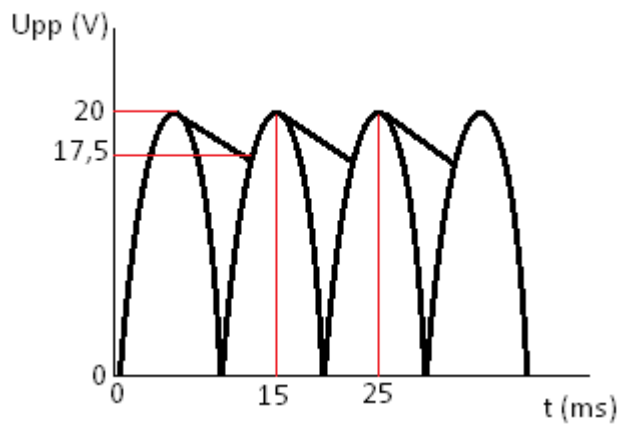
Kuva 24: LM3940 regulaattorin esimerkkikytkentä ja nastarjärjestys [6]

Kummankin regulaattorin sisääntulopuolelle lisättiin 1500 µF 16 V elektrolyytti-kondensaattorit. Kummankin regulaattorin molemmin puolin lisättiin 100 nF muovikondensaattorit, jotka pyrittiin tuomaan mahdollisimman lähelle regulaattoreiden nastoja kuvan 25 mukaisesti. 3,3 V linjaa pyrittiin tasaamaan kytkemällä 10 µF kondensaattori rinnan ja 22µH kela sarjaan.



Kuva 25: Regulaattoreiden kondensaattorien sijoitukset piirilevyllä

Regulaattoreiden valinnan jälkeen mitoitettiin ja valittiin tasasuunnatun jännitteen suotokondensaattorit. Laskuissa käytetyt arvot on havainnollistettu kuvassa 26.



Kuva 26: kokoaaltotasasuunnattu jännite

Suotokondensaattorien jännitekesto on 35 V. Kapasitanssi on laskettu 0,5 A virran ja 2,5 V jänniterippelin perusteella. Luvut ovat pyöristetty ylöspäin ja niissä on huomioitu muuntimen ja regulaattoreiden häviöt.

$$C = \frac{I \cdot t}{U} = \frac{0,5 \text{ A} \cdot \frac{1}{100} \text{ s}}{2,5 \text{ V}} = 0,004 \text{ F} = 4000 \text{ } \mu\text{F} \quad (2)$$

Kokoaaltotasasuuntaajan jälkeisiksi suotokondensaattoreiksi valittiin Vishayn valmistamat 4700 μF elektolyyttikondensaattorit, joiden jännitekesto on 25 V ja rippelivirran kesto I_R on 1,7 A.

8 MITTAUSTULOKSET

Laitteesta mitattiin amplitudivaste, kokonaisharmoninen särö sekä pohjakohina digitaal-analogia-muuntimen ja vahvistimen jälkeen. Kaikki kuvat pyrittiin skaalaamaan olennaisimpaan osaan tulosta. Kuormana käytettiin AKG:n valmistamia K601-kuulokkeita. Kuulokkeiden herkkyys on luokkaa 100 dB/V, joten testisignaalien taso on melko matalalla.

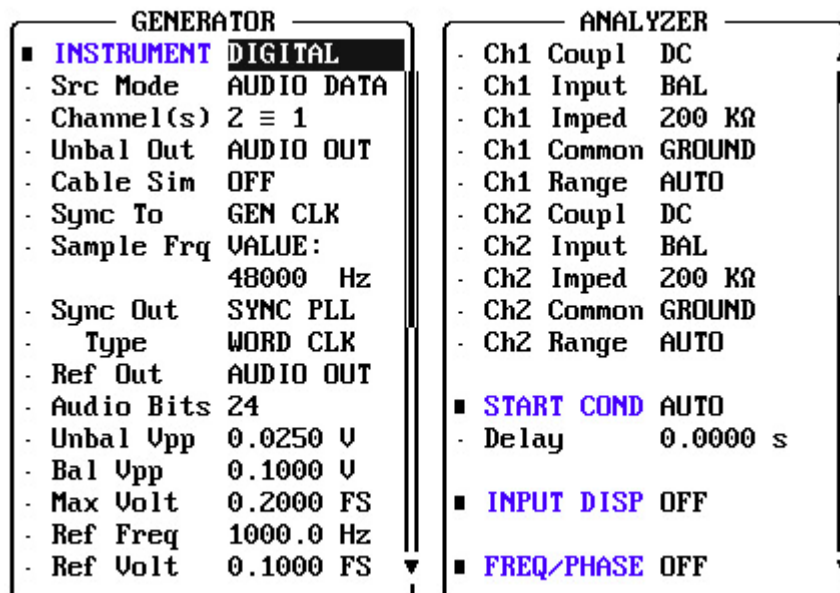
ANALOG CHARACTERISTICS (Full-Scale Output Sine Wave, 997 Hz; Test load $R_L = 10\text{ k}\Omega$, $C_L = 10\text{ pF}$ (see Figure 1). F_s for Base-Rate Mode = 48 kHz, Measurement Bandwidth 10 Hz to 20 kHz, unless otherwise specified; F_s for High-Rate Mode = 96 kHz, Measurement Bandwidth 10 Hz to 40 kHz, unless otherwise specified.)

Parameter	Symbol	Base-Rate Mode			High-Rate Mode			Unit
		Min	Typ	Max	Min	Typ	Max	
Dynamic Performance for CS4334/5/8/9-KS								
Dynamic Range	(Note 1)							
18 to 24-Bit	unweighted	88	93	-	-	90	-	dB
	A-Weighted	91	96	-	91	96	-	dB
16-Bit	unweighted	86	91	-	-	88	-	dB
	A-Weighted	89	94	-	89	94	-	dB
Total Harmonic Distortion + Noise	(Note 1)	THD+N						
18 to 24-Bit	0 dB	-	-88	-83	-	-88	-83	dB
	-20 dB	-	-73	-68	-	-70	-65	dB
	-60 dB	-	-33	-28	-	-30	-25	dB
16-Bit	0 dB	-	-86	-81	-	-86	-81	dB
	-20 dB	-	-71	-66	-	-68	-63	dB
	-60 dB	-	-31	-26	-	-28	-23	dB
Parameter	Symbol	Base-Rate Mode			High-Rate Mode			Unit
Combined Digital and On-chip Analog Filter Response (Note 2)								
Passband	(Note 3)							
	to -0.05 dB corner	0	-	.4780	-	-	-	F_s
	to -0.1 dB corner	-	-	-	0	-	.4650	F_s
	to -3 dB corner	0	-	.4996	0	-	.4982	F_s
Frequency Response 10 Hz to 20 kHz		-0.01	-	+0.08	-0.05	-	+0.2	dB

Kuva 27: CS4335 DA-muuntimen datalehdessä ilmoitetut suorituskykyarvot ja selitteet lyhenteille ja mittaustavalle [2]

DA-muuntimen mittaustuloksia verrataan kuvassa 27 esitettyihin arvoihin. Laitetta mitattiin käyttämällä Rohde & Schwarzin UPL –audioanalysaattorilla.

Kuulokevahvistimeen syötettiin 48 kHz näytteenottotaajuudella 24 bittistä digitaalista testisignaalia SPDIF-liitäntää käyttäen. Kumpaankin kanavaan syötettiin sama testisignaali. Mittalaitteen mittapäiden impedanssiksi asetettiin 200 kohm:ia ja kummankin nollat asentoon ”ground”. Mittalaitteen generaattorin ja analysaattorin asetukset näkyvät kuvassa 28.



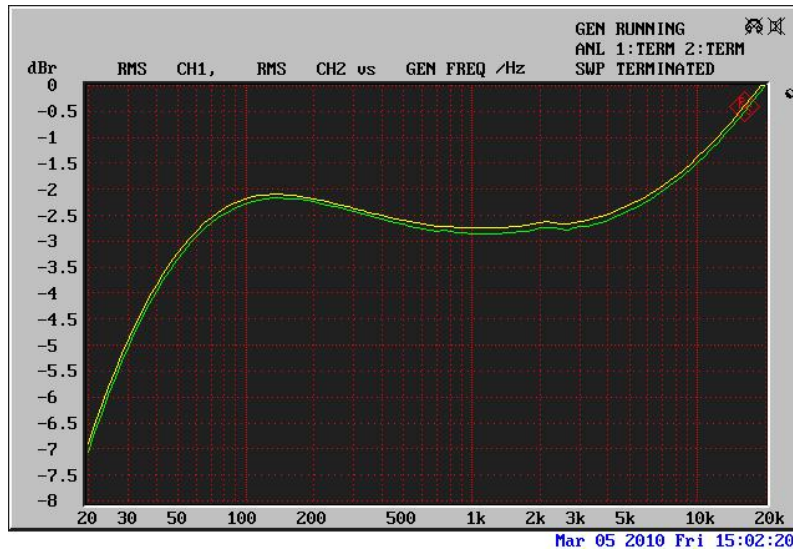
Kuva 28: Mittalaitteen signaaligeneraattorin ja analysaattorin asetukset

Vahvistimen ja DA-muuntimen mittaustulokset on asetettu peräkkäin, jotta ero olisivat selkeämmin nähtävissä. Y-asteikon dBr on skaalattu mitatun maksimiamplitudin mukaan.

Mittaustuloksissa on esitetty ensin kuvaaja koko laitteen suorituskyvystä mitattuna kuulokelähdöstä. Mittaus toistettiin, kun mittapäät oli siirretty DA-muuntimen suotimien ja vahvistimen väliin. Mittauksilla pyrittiin selvittämään koko laitteen suorituskykyä sekä vertailemaan DA-muuntimen ja vahvistimen toimintaa datalehdissä annettuihin arvoihin.

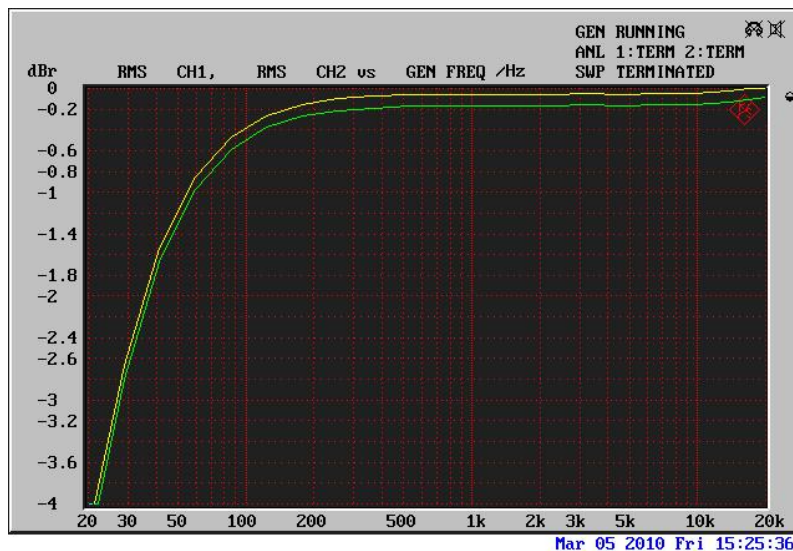
8.1 Amplitudivaste

DA-muuntimen ja vahvistimen amplitudivaste mitattiin käyttämällä sinipyyhkäisyä. Pyyhkäisy amplitudi oli 10 % maksimista ja taajuusalue 20 Hz:stä 20 kHz:iin.



Kuva 29: Dekooderin ja vahvistimen yhteinen vaste kuulokekuormalla

Dekooderin ja vahvistimen yhteinen amplitudivaste on kohtuullisen tasainen 100 Hz jälkeen. Amplitudivaste muuttuu $\pm 1,25$ dB taajuusalueella 100 Hz – 20 kHz (kuva 29).

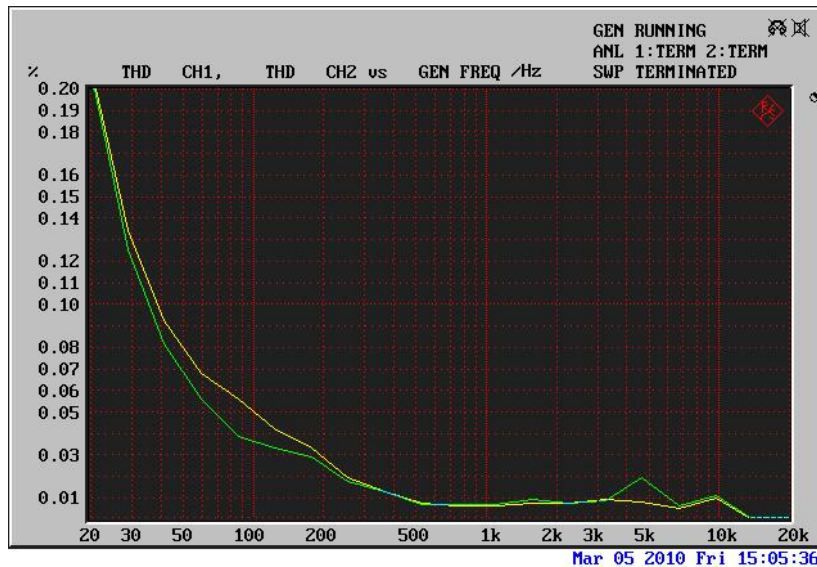


Kuva 30: Amplitudivaste DA-muuntimen suotimien ja vahvistimen välistä

DA-muuntimen amplitudivaste pysyy datalehden ilmoitetuissa arvoissa 100 Hz jälkeen.

8.2 Kokonaisharmoninen särö

Kokonaisharmoninen särö mitattiin käyttämällä samaa sinipyyhkäisyä, kuin amplitudivasteen mittaamisessakin.



Kuva 31: Dekooderin ja vahvistimen yhteinen kokonaisharmoninen särö kuulokekuormalla

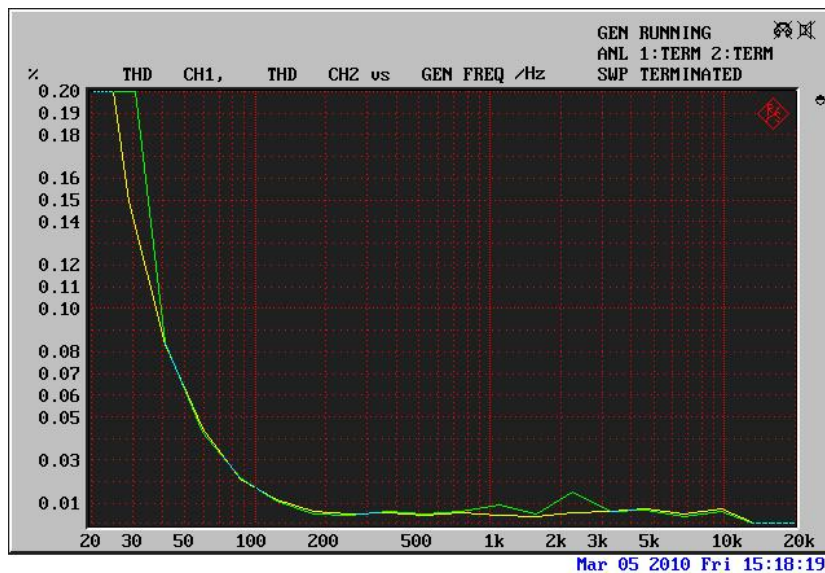
Kokonaisharmoninen särö on 100 Hz kohdalla noin 0,05 % ja 500 Hz:sta ylöspäin noin 0,01 %. Lasketaan prosenttiarvoja vastaava desibeliarvo.

$$dB = 20 \cdot \log\left(\frac{U_{THD}}{U_S}\right) \quad (3)$$

Lasketaan kokonaisharmonisen särön desibeliarvo 100 Hz:lla ja 500 Hz:llä.

$$\begin{aligned} dB_{100} &= 20 \cdot \log(0.0005) = -66 \text{ dB} \\ dB_{500} &= 20 \cdot \log(0.0001) = -80 \text{ dB} \end{aligned} \quad (4)$$

Mitatut arvot eivät aivan vastaa piirin datalehdessä ilmoitettuja arvoja.

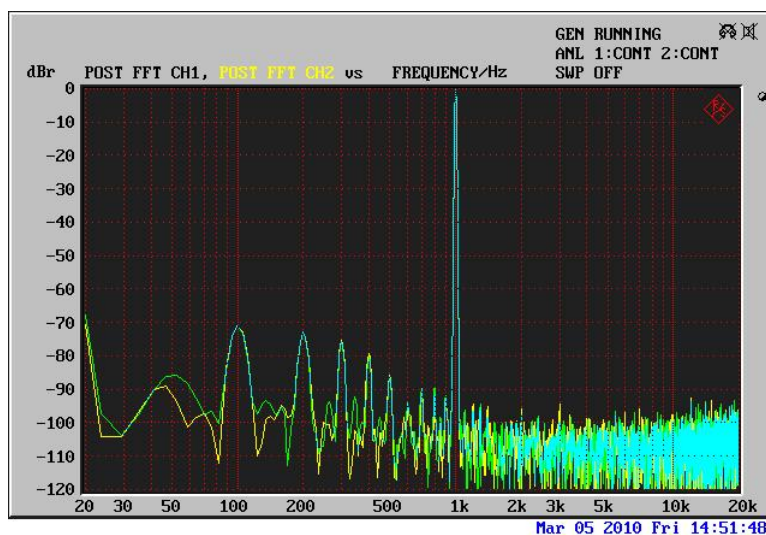


Kuva 32: Kokonaisharmoninen särö DA-muuntimen suotimien ja vahvistimen välistä

DAC:n aiheuttama virhe signaaliin ei juurikaan kertaudu vahvistimessa (kuvat 31 ja 32). Särön taso on datalehden ilmoittamia arvoja vastaava 100 hertzin jälkeen.

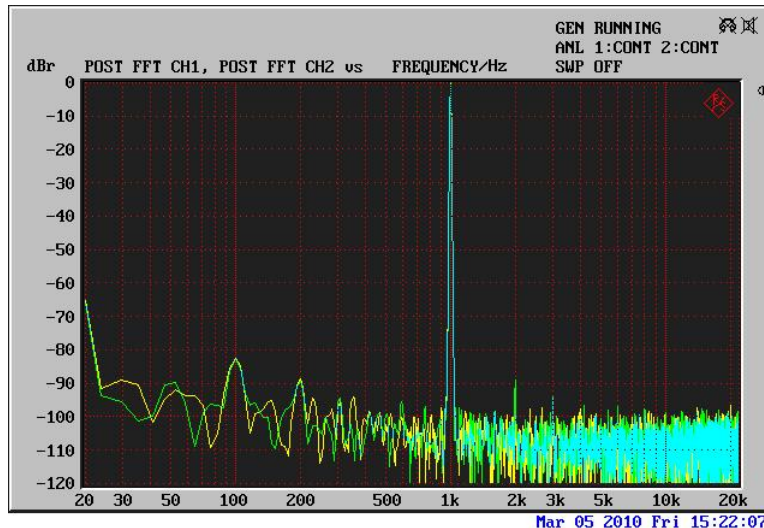
8.3 Häiriötaso testisignaalilla

Laitteeseen syötettiin mittalaitteelta 1 kHz siniaaltoa, jonka amplitudi oli 10 % maksimista.



Kuva 33: Dekooderin ja vahvistimen yhteinen häiriötaso kuulokekuormalla

Kuvassa 33 näkyvät 100 Hz:n kohdalla oleva piikki ja sen harmoniset aiheutuvat verkkotaajuudesta.



Kuva 34: Häiriötaso DA-muuntimen suotimien ja vahvistimen välistä

Jännitelähteen 100 Hz ei välity aivan yhtä vahvasti DAC:lle, johtuen joko piirien korkeasta PSRR:stä tai kahdesta regulaattoriasteesta. Pohjakohinan taso on muuten CS4335:n datalehdessä ilmoitettua tasoa (THD+N -82 dB).

9 YHTEENVETO

Projekti oli vaivatonta aloittaa piirikaavioiden suunnitteluilla. Niiden piirtämiseen ei juurikaan aikaa kulunut. Toisin kävi piirilevysuunnittelun ja komponenttivalintojen kanssa, joista kummastakaan ei työntekijällä juurikaan ollut kokemusta ennestään.

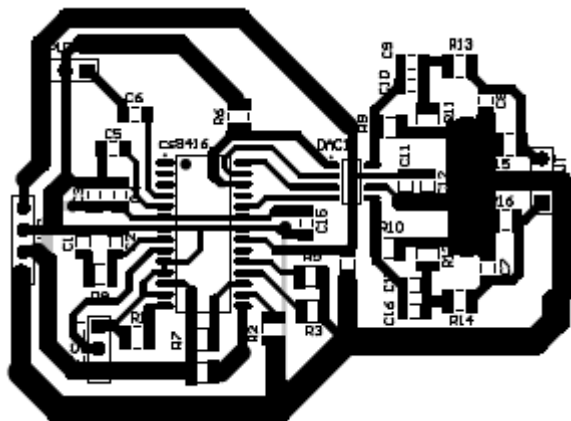
Valittujen piirien kotelointi oli juuri sopiva käsin juotettavaksi ja niiden jalkakuviot löytyivät helposti piirilevysuunnitteluohjelmistosta. Jännitelähteen komponenttivalinnat osoittautuivat pääosin oikeaksi ensimmäistä kertaa sitä testatessa. Suurin osa projektiin käytetystä ajasta kului käytännön toteutuksen ja vianetsinnän parissa.

Kokonaisuudessaan kuulokevahvistimen suunnittelu ja rakennus oli erittäin opettavaista ja mielenkiintoista. Suorituskykynsä puolesta projekti onnistui paremmin kuin hyvin, sillä korvakuulolla arvioituna ei musiikki vääristy eikä siihen liity ylimääräisiä ääniä.

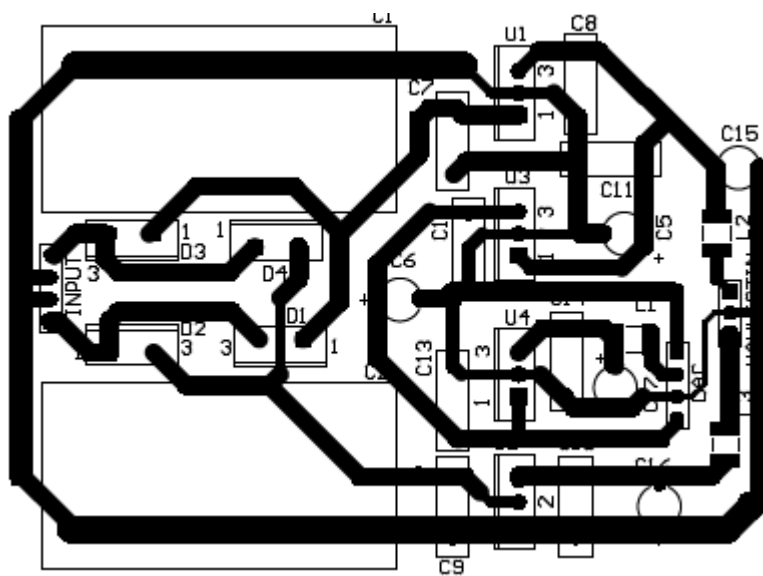
10 LÄHTEET

1. Cirrus Logic, CS4816 192 kHz Digital Audio Interface Receiver 2007. [13.4.2010]
http://www.cirrus.com/en/pubs/proDatasheet/CS8416_F3.pdf
2. Cirrus Logic, CS4335 24-Bit, 96 kHz Stereo D/A Converter 2008. [13.4.2010]
http://www.cirrus.com/en/pubs/proDatasheet/CS4334-35-38-39_F5.pdf
3. Texas Instruments, THS6012 500-mA Dual Differential Line Driver 2007.
[13.4.2010] <http://focus.ti.com/lit/ds/symlink/ths6012.pdf>
4. ET, Et 78xx 3-Terminal Regulators. [13.4.2010]
<http://www.chinaeds.com/zl/Laoli%5CE%5CESTEK%5CEt78xx.pdf>
5. Fairchild Semiconductor, LM78XX 3-Terminal 1A Positive Voltage Regulator.
[13.4.2010] <http://www.fairchildsemi.com/ds/LM%2FLM7805.pdf>
6. National Semiconductor, LM3940 1A Low Dropout Regulator for 5V to 3.3V
Conversion. [13.4.2010] <http://www.national.com/ds/LM/LM3940.pdf>
7. TSC, TS7900 3-Terminal Negative Output Voltage Regulators. [13.4.2010]
<http://www.farnell.com/datasheets/41563.pdf>
8. Toshiba, TORX147PL(F,T) Fiber Optic Receiving Module. [31.5.2010]
<http://www.farnell.com/datasheets/25471.pdf>

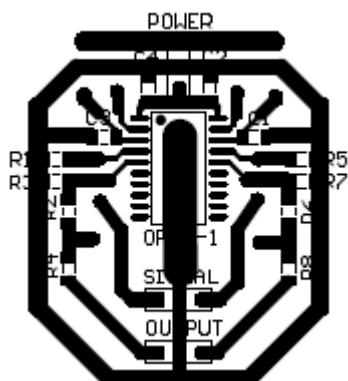
Piirilevyjen layout-kuvat



Digitaal-analogia-muuntimen piirilevy



Jännitelähteen piirilevy



Vahvistimen piirilevy

Osaluettelo

Taulukko 3: DA-muuntimen osaluettelo

Kuvaus	Koko	Määrä	Tunnus
DAC			
SMD kondensaattori, 1206	22 nF	1	C1
SMD kondensaattori, 1206	1 nF	2	C2, C4
SMD kondensaattori, 1206	0,1 nF	4	C3, C11, C14, C15
SMD kondensaattori, 1206	10 nF	2	C5, C6
SMD kondensaattori, 1206	5,6 nF	2	C9, C17
SMD kondensaattori, 1206	1 μ F	3	C10, C12, C16
CS8416-vastaanotinpiiri		1	CS8416
CS4335-digitali-analogimuunnin		1	DAC1
Piikkirima, 3 piikkiä		3	INPUT, OUTPUT, RESET
Piikkirima, 4 piikkiä		1	POWER
SMD vastus, 1206	47 kohm	6	R1, R2, R3, R4, R5, R6
SMD vastus, 1206, optionaalinen	47 kohm	1	R7
SMD vastus, 1206	3 kohm	1	R8
SMD vastus, 1206	267 kohm	2	R9, R10
SMD vastus, 1206	10 kohm	2	R11, R12
SMD vastus, 1206	560 ohm	2	R13, R14
SMD vastus, 1206	1 kohm	2	R15, R16

Taulukko 4: jännitelähteen ja vahvistimen osaluettelo

Kuvaus	Koko	Määrä	Tunnus
Jännitelähde			
25 V elektrolyyttikondensaattori	4700 μ F	2	C1, C2
15 V elektrolyyttikondensaattori	1500 μ F	2	C5, C6
100 nF tantalumkondensaattori	100 nF	8	C7, C8, C9, C10, C11 C12, C13, C14
50 V elektrolyyttikondensaattori	10 μ F	3	C15, C16, C17
MUR680 diodi		4	D1, D2, D3, D4
SMD kela	22 μ H	3	L1, L2, L3
ET7815 regulaattori	+ 15 V	1	U1
TS7915 regulaattori	- 15 V	1	U2
L7805 regulaattori	+ 5 V	1	U3
LM3940 regulaattori	+ 3,3 V	1	U4
Piikkirima, 3 piikkiä		1	VAHVISTIN
Piikkirima, 4 piikkiä		2	INPUT, DAC
Vahvistin			
SMD kondensaattori, 1206	100 nF	4	C1, C2, C3, C4
THS6012 operaatiovahvistin		1	OPA2-1
Piikkirima, 3 piikkiä		2	INPUT, POWER, OUTPUT
SMD vastus, 1206	1 kohm	4	R1, R2, R5, R6
SMD vastus, 1206	200 ohm	2	R3, R7
SMD vastus, 1206	120 ohm	2	R4, R8

Dekooderi

