

Metropolia
Ammattikorkeakoulu

Insinöörityö

Mikko Kiviahde

Metropolia Ammattikorkeakoulu
Elektroniikan koulutusohjelma

Mikko Kiviahde

Temput arvosteleva jojo

Insinööriyö 2.12.2008

Ohjaaja: yliopettaja Kari Vierinen

Ohjaava opettaja: yliopettaja Kari Vierinen

Tekijä Otsikko	Mikko Kiviahde Temput arvosteleva jojo
Sivumäärä Aika	64 sivua 2.12.2008
Koulutusohjelma	elektroniikan koulutusohjelma
Tutkinto	insinööri (AMK)
Ohjaaja Ohjaava opettaja	Yliopettaja Kari Vierinen Yliopettaja Kari vierinen
<p>Insinööri­työn aihe oli "temput arvosteleva jojo".</p> <p>Jojo olisi ollut jojon, kiihtyvyyssanturin, mikrokontrollerin sekä näytön sulautettu järjestelmä, joka olisi toiminut prototyypinä haastavalle lelulle.</p> <p>Toiminnan testaus jäi koekytkentälevyasteelle.</p> <p>Olellaiset tulokset idean toimivuudesta käytännössä jäivät saavuttamatta tempujen datan puutteeseen.</p>	
Hakusanat	tuoteidea, jojo, kiihtyvyyssanturi, mikrokontrolleri

Author Title	Mikko Kiviahde Yo-yo that rates tricks
Number of Pages Date	64 2. December 2008
Degree Programme	degree programme in electronics
Degree	Bachelor of Engineering in electronics
Instructor Supervisor	Kari Vierinen Principal Lecturer Kari Vierinen Principal Lecturer
<p>The final thesis was an attempt to make a fully working prototype based on an own prized idea. The goal was not reached, but a lot was learned and noticed during the process.</p> <p>The subject of the thesis was a yoyo that rates tricks.</p> <p>The yoyo would have been an independent system consisting of a yoyo, an accelerometer, a micro-controller and a result-screen.</p> <p>The functional testing was done only on a test board.</p>	
Keywords	product idea, yo-yo, accelerometer, microcontroller

1 Johdanto

Insinööri työ on teoreettisen malli-idean prototyypin rakennus-, testaus- ja arviointihanke. Tavoitteena oli rakentaa toimiva prototyyppi ja testata idean toimivuus käytännössä.

Työssä lähdetään liikkeelle VTI Technologies Oy:n ja Teknologiateollisuus r.y.:n järjestämässä ideakilpailussa palkitusta teoriaideasta ja kinesteettisestä pelituotteesta "Temput arvosteleva jojo". Pelituotteessa arvostellaan jojolla tehdyn tempun onnistuminen käyttämällä anturilla mitattua kiihtyvyyttä sekä ehkä kallistusta.

Prototyypin toiminta suunniteltiin tuoteidean mukaan ja määriteltiin komponenttitarve ja rakenteluun tarvittavat muut osat. Avainkomponentteihin, kuten kiihtyvyyssanturin toimintaan perehdyttiin syvällisemmin. Tämän jälkeen suunniteltiin piirilevy. Valmis piirikortti sekä jojo kokonaisuutena tasapainotetaan. Tehdään myös Faradayn häkki, ts. metallinen kotelo systeemille ja tarkistetaan liikkuvien sähköisten varausten tuoma mahdollinen häiriö systeemin sisällä.

Rakentelun jälkeen ohjelmoitiin PIC-mikrokontrolleri toimimaan halutulla tavalla. PICin ohjelmoinnissa suurta mielenkiintoa kiinnitetään algoritmiin, jolla tehdyn tempun kiihtyvyyksiä verrataan "täydellisen" tempun kiihtyvyyksiin. Tämä on ratkaisevassa asemassa tuoteidean toimivuutta silmälläpitäen.

2 Ideasta prototyypiksi

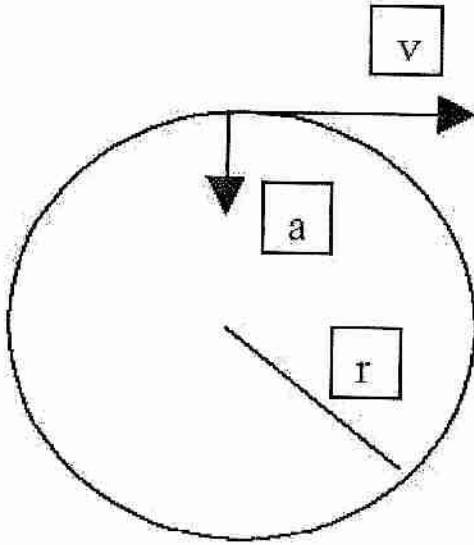
2.1 Ideakilpailu

Insinööritoimisto lähti liikkeelle VTI Technologies Oy:n ideakilpailussa palkitusta ideasta. Liitteessä 1 on artikkeli, joka kertoo kaiken oleellisen kinesteettisestä pelituoteideasta.

2.2 Idea

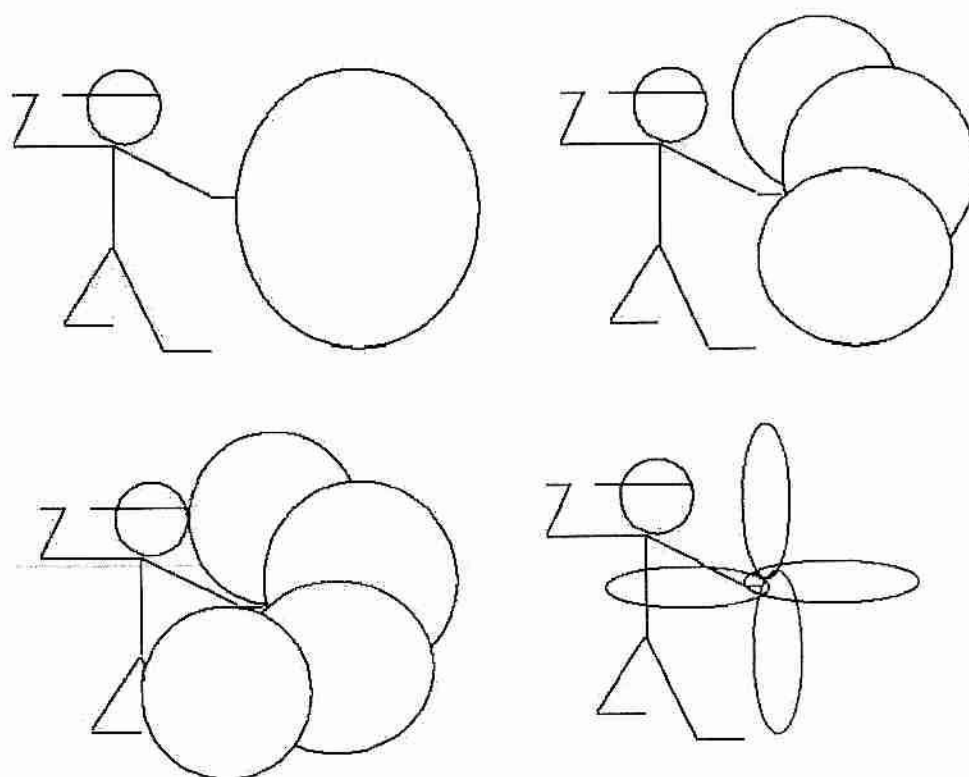
Tempun arvosteleva jojo arvostelee jojolla tehdyn liikkeen mitattua kiihtyvyyssanturin signaalia hyväksikäyttäen. Jojon pyöriessä kiihtyvyyssanturi mittaa keskihakuiskiihtyvyyttä ja kallistusta, jotka kertovat informaatiota liikkeestä ja antavat signaalin mikrokontrollerille, joka vertaa saatuja kiihtyvyyksiä algoritmilla ns. "täydellisen" tempun kiihtyvyyksiin ja pisteyttää sen. Lopuksi tulos luetaan näytöltä ja parhaasta jojoilijasta kilpaillaan algoritmilla määritellyn pisteytyksen perusteella.

Kuvassa 1 on esitetty, miten keskihakuiskiihtyvyys syntyy. Liikkuessaan kehällä määrättyllä nopeudella v kappale tuntee kiihtyvyyden a , joka tulee nopeuden neliöstä jaettuna kehän säteellä r . /1/ Kiihtyvyyssanturin signaaliin vaikuttavat myös kallistusmaan vetovoimakenttään nähden sekä kenttä itsessään.



Kuva 1. Keskihakuiskiihtyvyys.

Vaativampia temppuja ovat esimerkiksi maapallo, kolmiapila, neliapila ja viuhka. Maapallossa jojolla tehdään yksi suuri silmukka. Kolmiapilassa tehdään kolme pienempää silmukkaa peräkkäin eri korkeuksilla. Neliapilassa tehdään neljä silmukkaa eri kohdissa. Viuhkassa tehdään neljä pienempää silmukkaa eri kohdissa määrättyssä järjestyksessä. Kuvassa 2 on esitetty kyseiset temput.



Kuva 2. Jojotempput maapallo, kolmiapila, neliapila ja viuhka. Ympyrät kuvaavat jojon liikeratoja.

Tempua kolmiapila tehtäessä jojon pyörimisnopeudet muuttuvat jojon kulkusuunnasta riippuen. Maan painovoimakenttä vetää jojoa puoleensa, joten pyöriminen muuttuu eri tavalla jojon kulkiessa alaspäin kuin jojon kulkiessa ylöspäin. Jojossa olevan kiihtyvyyssanturin kehänopeus muuttuu ja kiihtyvyys sen neliönä. Näin mahdollistuu silmukoiden korkeuden erottelu toisistaan. Myös maan vetovoiman tuomaa heittelyä voi käyttää hyväksi. Jojon kallistus myös muuttaa signaalitasoja.

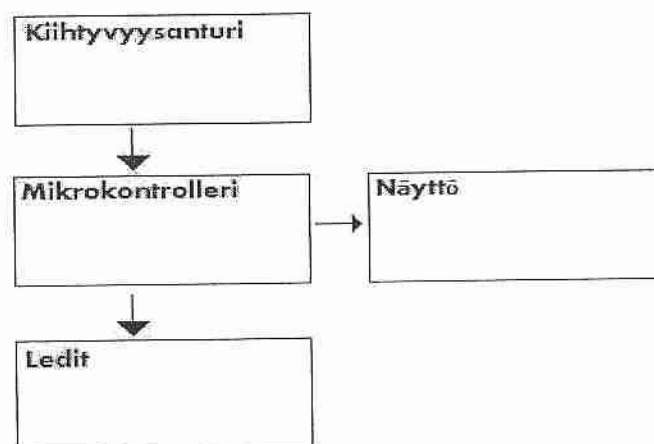
Muutosta tulee myös käden ohjauksesta, jolla jojolle annetaan vauhtia, kun se sitä tulee hakemaan.

Temppujen lisäksi jojolla voi kilpailla sen pyörimisnopeuden kanssa. Kuka saa jojon pyörimään nopeimmin? Entä kuka pystyy suorittamaan nopeimmin ”viiden aidan aitajuoksun”, jossa jojo käytetään alhaalla pyörimässä mahdollisimman nopeasti viisi kertaa ottamatta jojoa kiinni välissä? Tai kuka pystyy ”taluttamaan koiraa” pisimpään, kun jojon annetaan pyöriä maata vasten mahdollisimman kauan ja saada lopuksi vielä ylös?

Lisäksi jojossa olisi LEDejä, jotka vilkkuvat pyörimisnopeuden mukaan temppuja tehtäessä. Paikallaan pyöriessä LEDit voisivat muodostaa jonkin kuvion tai tekstin. Tällaisia kinesteettisiä pelituotteita on jo kaupallisesti saatavilla.

2.3 Prototyypisuunnitelma

Prototyypistä on tarkoitus tulla sulautettu järjestelmä jojoon kiinnitettynä. Kuva 4 on yksinkertaistettu lohkokaavio tästä sulautetusta järjestelmästä.



Kuva 3. Sulautetun järjestelmän lohkokaavio.

Mikrokontrolleri toimii järjestelmän ”aivoina” ja ottaa vastaan jojon pyöriessä ja liikkeessa ohjaussignaaleja, joilla käyttäjä seuraa haluttua toimintoa tai tempua. Tämän jälkeen mikrokontrolleri ottaa vastaan tietoa kiihtyvyyssanturilta jojon liikkeistä. Mikrokontrolleri kerää ja varastoi tätä dataa tempun keston ajan. Se myös vilkuttaa LED-lamppuja jojon pyöriessä. Tempun loputtua mikrokontrolleri laskee algoritmin mukaan pisteet tehdyille liikeradalle ja näyttää pisteet näytöllä. Mikrokontrolleriin voi myös tallentaa ns. mallisignaalitietokannan eri tempuille.

2.4 Työsuunnitelma

Ensimmäisenä vaiheena oli käyttötarkoitukseen sopivan tempujojon etsiminen ja hankkiminen. Jojossa tulee olla tarpeeksi tilaa elektroniikalle, ja sen tulee olla riittävän massiivinen.

Seuraavaksi määritettiin komponenttitarve ja valittiin sopivat komponentit. Mikrokontrolleria valittaessa kriteerit olivat I/O-porttien lukumäärä, muistin koko, A/D-muunnin ominaisuuksineen sekä fyysinen koko. Kiihtyvyyssanturin valintaan vaikuttavat mitattavien suuntien määrä ja tarvittava kiihtyvyyssrajat. Näytön, kytkimien, LEDien, vastusten, kondensaattorien ja paristojen valintaan vaikuttavat lähinnä tekniset ominaisuudet ja fyysinen koko. Paristoissa otetaan huomioon tarvittava jännite ja virran kulutus. Kideoskillaattori valitaan tarvittavan systeeminopeuden mukaan.

Työ jatkui piirilevyn suunnittelulla ja rakentamisella. Piiri suunnitellaan PadsLogic-ohjelmalla, josta se siirretään PadsLayout-ohjelmaan piirilevyn tekemistä varten. /2/ Tämän jälkeen levy siirretään CircuitCAM-ohjelmaan, joka muokkaa levyn jyrsimistä varten. Lopuksi levy Boardmaster-ohjelmaan, joka ohjaa jyrsintä. /3/

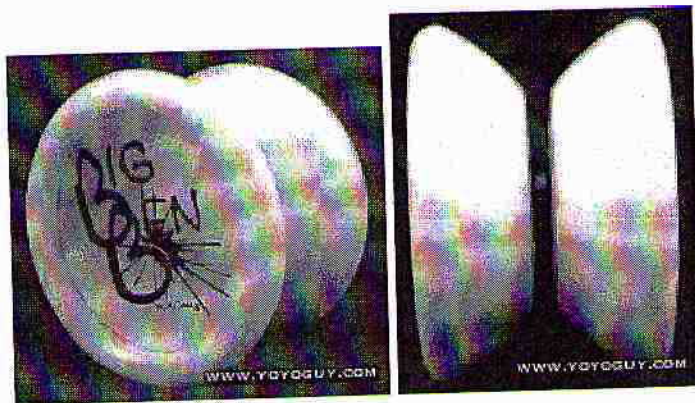
Suunnittelussa huomioon otetaan käytössä oleva tila ja tasapaino, joten komponentit pitää punnita ennen sijoittelua. Mikrokontrollerille tulee jalusta, jotta sen saa irti vaivattomasti uudelleenohjelmoimista varten. Paristoille katsotaan sopiva paikka vaihtoa varten.

Valmis piiri sekä jojo kokonaisuudessaan tasapainotetaan, ja jäljelle jää PICin ohjelmointi. Ensin ohjelmoidaan ns. ”täydellisten” temppujen tiedonkeräysohjelma. Lopuksi lopullinen ohjelma algoritmeineen ja tietokantoineen.

3 Työ

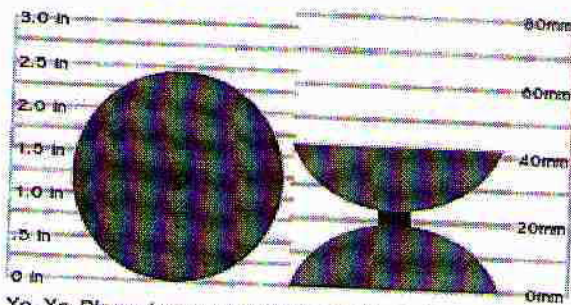
3.1 Komponenttien valinta

Tarkoitukseen sopiva jojo löytyi verkkokaupasta nimeltä Infinite Illusions Yo-Yos, Unicycles and Juggling Equipment. /7/ Kuvassa 4 on jojo ja kuvassa 5 dimensiot. Mitat on ilmoitettu millimetreinä ja tuumina.



Kuva 4. Tarkoitukseen sopiva jojo.

Big Ben by YoYoJam



Yo-Yo Diameter and Thickness Statistics Chart
NOTE: These profiles may not show the actual shape of the yo-yo.
(c)www.YoYoGuy.com

Kuva 5. Jojon mitat.

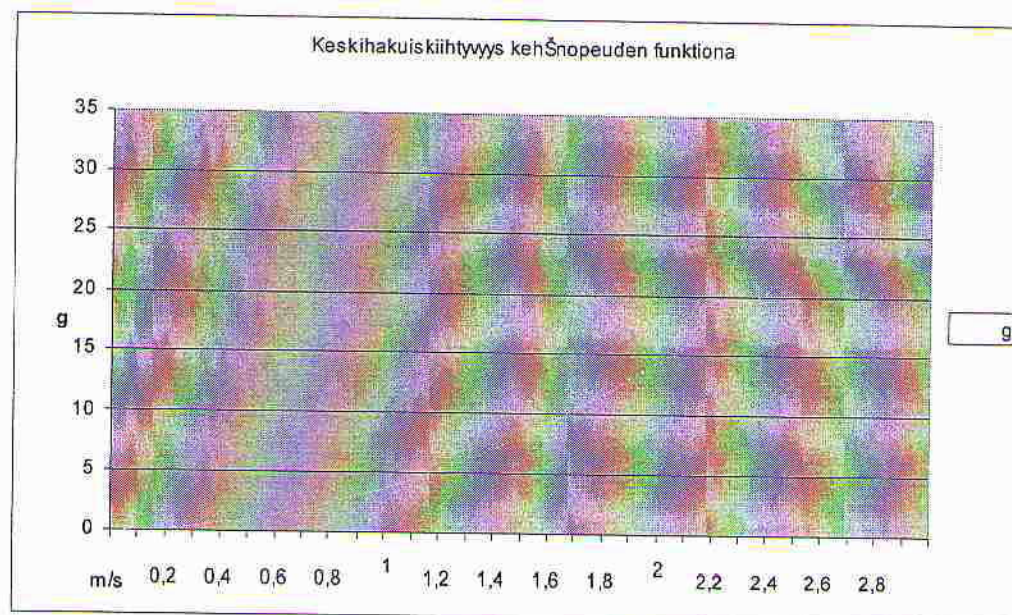
Mikrokontrolleriksi valikoitui PIC16F916 (liite 6). Taulukossa 1 näkyy tärkeimmät ominaisuudet. I/O-portteja on 24, sekä eri muisteja (14K/352T/256T) lienee tarpeeksi suunniteltuihin toimintoihin. A/D-muunnin löytyy 10-bittisenä. Fyysiset mitat ovat juuri sallituissa rajoissa: elektroniikalle varatun tilan halkaisija on n. 4,5 cm ja PICin pituus on 3,5 cm (liite 37).

Taulukko 1. PICin ominaisuudet.

Device	Program Memory	Data Memory		I/O	10-bit A/D (ch)	LCD (segment drivers)	CCP	Timers 8/16-bit
	Flash (words/bytes)	SRAM (bytes)	EEPROM (bytes)					
PIC16F913	4K/7K	256	256	24	5	16 ⁽¹⁾	1	2/1
PIC16F914	4K/7K	256	256	35	8	24	2	2/1
PIC16F916	8K/14K	352	256	24	5	16 ⁽¹⁾	1	2/1
PIC16F917	8K/14K	352	256	35	8	24	2	2/1
PIC16F946	8K/14K	336	256	53	8	42	2	2/1

Note 1: COM3 and SEG15 share the same physical pin on the PIC16F913/916, therefore SEG15 is not available when using 1/4 multiplex displays.

Kiihtyvyyssanturiksi valittiin VTI Technologies Oy:n SCA620-CHCV1A 12 g:n anturi. (Liitteet 13 ja 14.) Kuvassa 6 on keskihakuiskiihtyvyyden kehänopeuden funktiona. Kehän säteenä käytettiin 3,0 cm:ä ja kiihtyvyyden ilmoitetaan yksiköissä $g = 9,81 \text{ m/s}^2$. Kuvaajasta ilmenee, että 12 g:n skaala riittää, mikäli kehänopeus jää alle 1,8 m/s.



Kuva 6. Keskihakuiskiihtyvyyden kasvu kehänopeuden funktiona. 1 g vastaa 9,81 m/s^2 .

Jos skaala ei riitä, asetetaan anturi sopivassa kulmassa mittaussuuntaan nähden, jolloin kiihtyvyydeksi saadaan $a = v^2/r \cdot \cos(\alpha)$. Näin tehtäessä kuvaajasta tulisi loivempi.

Näytöksi tulee kaksi 7-segmenttinäyttöä. Segmentit ovat nolla-aktiivisia, joten PICin maanastan 90 mA:n rajan kanssa tulee olla tarkkana laboratoriossa. (Muuten paristot antavat mitä antavat ulos virtana.)

Kytкимиä ei tule ollenkaan. Kontrollointi hallitaan kallistelemalla. Kidettä ei tarvita erikseen, koska PICissä on sisäinen oskillaattori. Suodatinkondensaattoria ei laitettu kiihtyvyyssanturin viereen. Sarjavastukset eivät mahtuneet, joten 7-segmenttinäytöille tuli yksi yhteinen vastus ja kahdelle LEDille yksi yhteinen vastus. Näin tehot puolittuvat ja jakautuvat tasaisemmin, kun enemmän LED-valoja alkaa loistaa samaan

aikaan. Tehot jakautuvat tyyliin kokonainen, puolikas, kolmasosa per segmentti/LED jne.

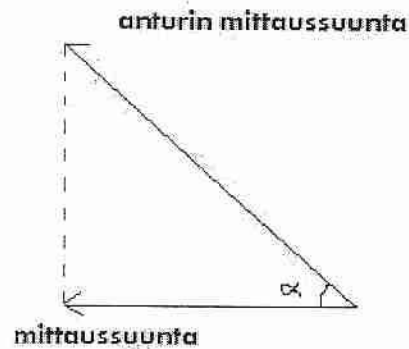
Paristot sijoitetaan piirilevyn alle niin, ettei keskinäinen tasapaino häiriinny, joko toiselle levyille tai jojoon kiinni.

Tekemistä varten koneelle asennettiin ilmainen MPLAB v8.00 /8/ ja hankittiin ohjelmointilaite sekä PICit.

3.2 Kokeilu koekytkentälevyllä

Suunnitelmasta poiketen ennen piirilevyn tekemistä kokonaisuus testattiin koekytkentälevyllä. Tässä vaiheessa suunniteltuihin komponenttivalintoihin tuli muutoksia.

Koekytkentälevyllä ei pystytty testaamaan kiihtyvyyssanturin skaalan riittävyyttä. Siinä vaiheessa kuitenkin tuli idea anturin kallistamisesta jolloin 45° kulmassa mittaussuuntaan nähden anturiin saa n. 17 g:n skaalan. Kuvassa 7 on mittaussuunta keskipisteeseen ja anturin mittaussuunta avaruuskulmassa samassa suunnassa kuin keskipiste.

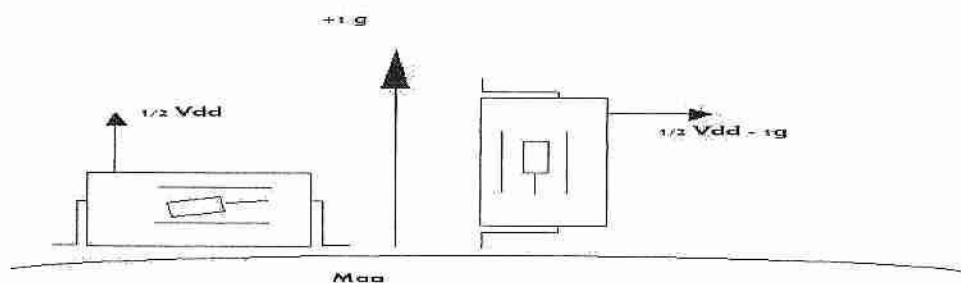


Kuva 7. Mittaussuunnat.

Anturin nollakohdan ns. offset-tason määrittäminen suoritettiin seuraavaksi.

Koekytkentälevyllä ”väärin näyttävällä” vatupassilla ihmetellessä kului tovi miettiessä, missä vika. Epäilyksen alaiseksi joutuivat anturin toimivuus, kytkentä, kuormakondensaattorin latautuminen sekä muut ulostulot.

Asia ratkesi, kun tuli mitattua toinenkin samanlainen anturi eivätkä tulokset muuttuneet. Anturin teknisestä dokumentista (liite 13.) kävi ilmi, että zeropoint eli puolet käyttöjännitteestä sijaitsee 1 g :n kohdalla positiiviseen suuntaan. Tuntui



Kuva 8. Zeropoint kohdassa, jossa seisminen massa kallellaan.

järjenvastaiselta että zeropoint on jossakin muualla kuin nollassa. Kuvassa 8 näkyvät anturin positiiviset mittaussuunnat, maan vetovoiman aiheuttava kiihtyvyys sen kanssa paikallaan olevaan sekä anturin antama tulos positiivisessa suunnassa. Seismiset massat jousen varassa anturin sisällä kuvastavat anturin toimintaa.

Ennen tätä vaihetta piti tietenkin jo perehtyä PICin ohjelmoimiseen. Testiohjelmiä tuli testattua useita. Kuvassa 10 on Tilanvaihto ja datan kirjoitus EEPROMiin käynnissä. Tätä ennen piti tutustua rekisterien, muistien, oskillaattorin, porttien ja A/D-muuntajan saloihin. Myös järjellinen tulos porteissa, jotka näkyvät segmenteillä, oli suotavaa. ”Homman” toimiessa jotenkin siirryttiin puuhailemaan piirilevyn suunnittelun kanssa. Liitteissä 15-37 on tarvittava informaatio tähän.



Kuva 9. "Homma" toimi jotenkin.

3.3 Piirilevy

Ensin piirikaavio suunniteltiin Padsilla, jossa osan komponenteista joutui muokkaamaan itse. Liitteestä 12 voi hahmotella piirikaavion.

Padsista siirryttiin Pads layoutiin, jossa suunniteltiin piirilevy ja laitettiin komponentit kohdilleen. Samaisessa ohjelmassa myös reititettiin kytkennät. Segmenttien kytkentöihin tuli pieniä muutoksia, jotta sai vedot vietyä perille mahdollisimman kivuttomasti.

Segmenttien järjestyksellä ei ole niin väliä, kunhan muistaa koodissa muuntaa tuloksen ymmärrettävään muotoon. Muutamia läpivientejä tuli piirilevyyn. Muuten suunnittelussa ainoana prioriteettina oli ”järjestyvä sijoittelu” pieneen alaan. Liitte 11. Kuvassa 10 piirilevy jo jossa ennen komponentteja.



Kuva 10. Piirilevy jo jossa.

4 Työn keskeytys

Alkuperäisistä tavoitteista tingittiin toteutusvaiheessa. Piirilevystä tuli liian hankala lopulliseen tuoteideaan, johtuen kaksipuolisuudesta ja pienestä tilasta. Pienemmillä komponenteilla ja monikerrospiirilevyllä tuoteidea pystytään toteuttamaan.



Kuva 11. Jojo paketissa.

5 Pohdintaa

Ennen työn aloittamista laadittiin työsuunnitelma, sisältösuunnitelma ja aikataulusuunnitelma. Myös pienimuotoinen taustojen selvitys suoritettiin ja muutamia osumia löytyi internethaulla (syksy 2007), mutta ne eivät vastanneet kyseistä tuoteidea.

Sisältösuunnitelma muuttui käyettyjen asioiden tärkeyden mukaan, ja tavoite oli kohdillaan, mikä mahdollisti eri mahdollisuuksien jonkinasteisen pohdinnan kokonaisuuteen liittyen.

Työn aloitusvaiheessa tilattiin kaksi jojoa. Toinen on kuvissa näkyvä muovinen ja toinen metallinen.

Sisäiset vedot pitäisi myös vetää koaksiaalisesti eli loppujen lopuksi systeemin tulisi olla yksi mikropiiri, jossa signaalit kulkisivat omia koaksiaalisia polkujaan paikasta toiseen ja ulos näkyisi vain valo tarvittaessa. Myös maadoitukseen ja suojaukseen olisi hyvä kiinnittää huomiota.

5.1 Taustaa

Idea jojosta, joka arvostelee temput, lähti miettimisellä, missä kiihtyvyyssanturin signaalia voisi käyttää hyväksi. Heiluvia vimpaimia pyöri mielessä, kunnes mieleen juolahti ilmassa heiluva ja pyörivä temppujojo. Keskihakuisuuskiihtyvyydellä saisi vertikaaliset liikeradat selville maan vetovoimasta johtuen. Siitä sitten muutaman mutkan kautta hahmottui, että tuoteidea sopisi lasten ja nuorten kilpailuviettiin ja toteutus tuntui mahdolliselta sekä ehkä kaupallisessa mielessä kannattavalta massatuotteelta.

5.2 Kiihtyvyys

Kun massan on hidasta eli kun se tarvitsee ulkoisen voiman liikkuaan ja liikkuaan jonkin, suhteen sen täytyy kiihtyä. Kiihtyessään massa ei ole tasapainossa, vaan sen massakeskipiste on muualla kuin sen "oikea" massakeskipiste. Massa joutuu liikkumaan eli kiihtymään niin, että sen massakeskipiste olisi taas oikeassa paikassa.

Näin siihen varastoituu energiaa: potentiaalienergiaa, jos on kiihtyvyys ilman kummankaan kohteen liikkumista, ja liike-energiaa, jos on kiihdytys havaittajan mielestä.

Pyörivässä liikkeessä massa vaikuttaa koko ajan keskihakuiskiihtyvyyttä. Se ja sen vastavoima pitävät massan radallaan. Isossa pyörivässä massassa kiihtyvyys nousee kehänopeuden neliönä suhteessa säteeseen.

Näin syntyy maapallollekin oma panovoimakenttä, ja tällä gyroskoopit pysyvät suunnassaan vähän niin kuin jojo pyöriessään.

Jojossa anturi asetetaan mittaamaan keskihakuiskiihtyvyyttä määrätyllä säteellä pyörimisen keskipisteestä. Maan vetovoima vaikuttaa johon vertikaalisiin liikkeisiin, jolloin pienen kappaleen pyörimisen muutokset ison kappaleen tuntumassa kertovat vertikaalisten ratojen muodoista.

5.3 Kiihtyvyyssanturi

Kiihtyvyyssanturin ydin on jousen tai jousiin kiinnitetty massa mikrokoossa. Massalla on pinta, joka muodostaa vastakkaisen pinnan kanssa kapasitanssin, ks. kuva 9. Massan liike jousien varassa muuttaa kapasitanssia, joka vaikuttaa jännitteeseen, jolloin kiihtyvyys voidaan lukea suoraan jännitteenä. /4/

Tällainen sähkömikromekaaninen komponentti, kiihtyvyyssanturi, on valmistettu äärettömän tarkkoissa olosuhteissa puhtastilassa, johtuen mikrokoosta ja siellä tapahtuvista ilmiöistä. /4/

Seismisen massan omaehtoinen värähtelyn soiminen saadaan kuriin tunkemalla kaasua sen ympärille. Tässä taas kaasun viskositeetti on avainroolissa. Myös massan muotoihin on kajottu, jotta anturielementin seismisen massan liike on saatu halutunlaiseksi. /4/

Massa ja jouset valmistetaan piistä samoin kuin itse anturin muutkin ydinosat. Valmistus tapahtuu eri piiteknologian valmistusmenetelmin, ja lopuksi anturi koteloidaan ja liitetään ulkomaailmaan. Koteloiden hukkatilan voi myös täyttää digitaalisilla piireillä jolloin, analogisesta anturista tulee suoraan osa suurempaa digitaalista kokonaisuutta. Puolijohdeteknologian kehitys on johtanut myös

sähkömekaanisten laitteiden mm. antureiden pienenemiseen ja mahdollistanut niiden halvan massatuotannon. /4/

Kondensaattoreiden aikavakioiden kanssa saa olla tarkkana, kun vääntää sovelluksia analogisen kiihtyvyyssanturin kanssa. Mikäli kuorman kapasitanssi ja resistanssi (tässä tapauksessa R_{ss}) muodostaa suuremman aikavakion kuin anturin ulostulossa, niin ”homma” menee pieleen.

Kyseisellä anturilla resistiivinen kuorma on minimissään $20\text{ k}\Omega$ ja kapasitiivinen kuorma maksimissaan 20 nF . PICissä R_{ss} muuttuu jännitteen mukaan: $6\text{ V} \rightarrow 5\text{ k}\Omega$ ja lineaarisesti $2\text{ V} \rightarrow 11\text{ k}\Omega$ ($+R_{icc} \leq 1\text{ k}\Omega$). Myös kuorma kapasitanssi on pienempi 10 pF . Näin valitsemalla kokonaisuus toimii. (Liitteet 13 ja 30.)

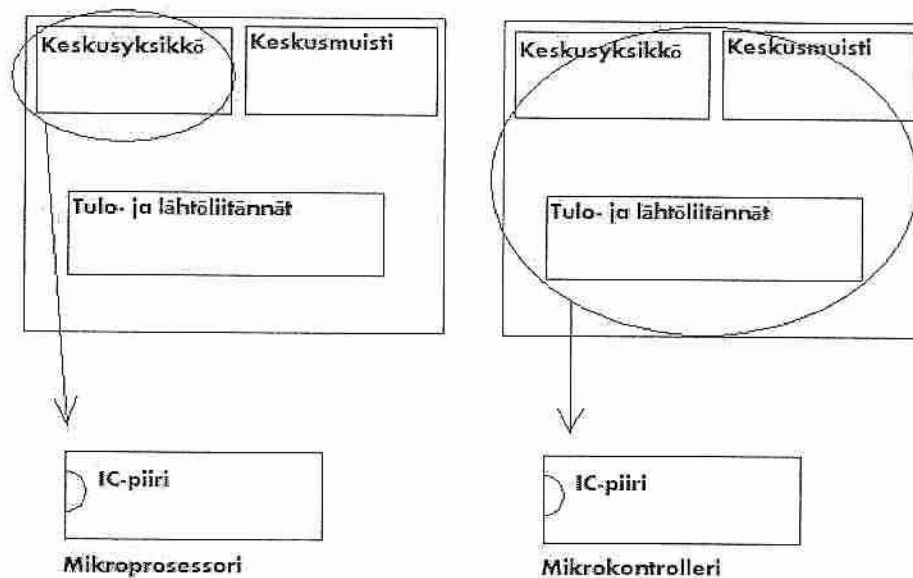
6 PIC: Peripheral Interface Controller

Mikroprosessori on yhdelle chipille eli piisirulle integroitu tietokone tai sen keskusyksikkö. Käyttäjä ei voi vaikuttaa mikroprosessorin sisäiseen rakenteeseen, joten käyttäjän on valittava saatavilla olevista paras mahdollinen omaan tarkoitukseensa. /5/

Mikroprosessoreita on hyvin monenlaisia, koska käyttökohteita on lukematon määrä ja käyttökohteiden tarpeet ovat ratkaisevia mikroprosessorin valinnassa. Eri valmistajien mikroprosessorien paremmuus on usein katsojan silmässä. /5/

6.3 Ryhmittely

Yleiskäyttöiset mikroprosessorit muodostavat kaksi ryhmää. Ensimmäiseen ryhmään kuuluu varsinaiset mikroprosessorit eli pelkät keskusyksiköt. Toisen ryhmän muodostavat mikrokontrollerit eli mikro-ohjaimet eli yhden sirun tietokoneet. Kuvassa 13 nähdään, että mikrokontrollerit sisältävät kaikki tietokoneen pakolliset osat: keskusyksikön, keskusmuistia ja tulo- ja lähtöliitännät. /5/



Kuva 12. Mikroprosessori ja mikrokontrolleri eroineen. /5/

Mikroprosessoreita voi luokitella monella eri tavalla pakkaustavasta arkkitehtuuriin jne. Kokonaisuus ratkaisee valittavan prosessorin. Kyseisessä työssä ensikertalaisen valintaperusteiksi tuli tunnettavuus, käytettävyys, saatavuus sekä ominaisuudet. Tärkein asia oli valittu siis viimeiseksi.

6.2 Käytetyt ominaisuudet

Perusominaisuuksien lisäksi käytettyjä olivat jo tekovaiheessa ilmitulleet rekisterit, muistit, oskillaattori, portit ja A/D-muuntaja.

Liitteistä 15-37 näkyy syyseuraussuhteita ominaisuuksien ja tarkoitusten välillä.

A/D-muuntajassa ulostuloa V_{ref} käytettiin käyttöjänniteenä, jolloin anturin nollatason jännite V_{dd} tippuu samassa suhteessa. Anturin datalehti ilmoitti käyttöjännitealueeksi 4,75 V -5,25 V, mutta laboratoriokokeiden yhteydessä ± 1 g:n vaihteluissa ei käyttöjännitteen vaihtelu aiheuttanut muutoksia. Vain PICin hyytyminen 2 voltissa lopetti toiminnan.

Jännitteen V_{ref} ollessa sama kuin V_{dd} A/D-muunnin muuntaa anturin jännitteen (puolet V_{dd} :stä) tulokseksi kymmeneksi bitiksi: 0111111111. Tämä siis silloin, kun anturi tuntee +1 g:n kiihtyvyyden.

A/D-muuntimen tulos tulee kahteen rekisteriin. Rekisterit ovat kahdeksanbittisiä, joten täytyy valita miten tuloksen haluaa. Rekisteri ADCON0:n seitsemäs bitti pitää asettaa nollassa tai ykköseksi. Työssä valittiin bitiksi nolla, jolloin merkitsevimmät bitit tulevat ADRESH-rekisteriin. Tällöin tarkkuus tippuu, kun pois jää kaksi vähiten merkitsevää bittiä ja ensimmäinen bitti näyttää vain suunnan. Loppujen lopuksi merkitseviä bittejä jää vain seitsemän. Tämä tarkoittaa resoluutiota $2^{(7-1)} = 128$.

Näin ollen $12 \text{ g} / 128 = 0,094 \text{ g per steppi}$. ($\sim 0,9 \text{ m/s}^2$ per steppi) Jos homma menee liian epätarkaksi, täytyy pienetkin bitit tällöin ottaa mukaan. Anturi antaa siis täyden jännitteen V_{dd} ulos, kun kiihtyvyys on tapissa $a = 12 \text{ g}$.

Epätarkkuuden kanssa pitää kuitenkin muistaa kehänopeuden neliö, jonka muuntelu kutistaneepäätarkkuudet.

6.3 Rekisterit ja muistipaikat

Rekisterit ja muistipaikat ovat osoitteella osoitettuja muisteja. Rekisterit ovat erikoismuisteja määrätyille toiminnoille ja loput ovat muisteja muille muuttujille. Ohjelmamuistista (FLASH) ladataan kaikille paikoille halutut arvot (SRAMiin) ja jäljelle jääneet ovat oletustilassa. Ohjelman edetessä muistien (SRAM) tilat muuttuvat halutulla tavalla, jotta haluttu tulos saavutettaisiin.

Muistit ovat neljässä eri pankissa, joka pitää aina valita oikein, jotta oikea muistipaikka tulee käsiteltyksi. Pankkia vaihdetaan STATUS-rekisteristä biteillä RP0 ja RP1, jotka ovat kaikissa pankeissa samoilla biteillä 5 ja 6.

EEPROM on erikseen omissa paikoissaan, ja sen kirjoittaminen ja lukeminenkin ovat erillisiä toimenpiteitä vaativia. Tätä muistilaatua oli ajatus käyttää datan keruuseen tempuista, sillä informaatiota ei silloin häviä jännitteen tipahtaessa pois. Liite 33.

Rekisterit ovat muokattavissa, ja niissä näkyy kaikki tieto mikro-ohjaimen tapahtumista ja ne ohjaavat keskusyksikköä. Näin ollen jokaista käskyä koskevat rekisterit tulee tarkistaa muutoksien ja tulevien muutoksien varalta ennen kuin kirjoittaa käskyn. Jos käsky muuttaa ei haluttuja rekistereitä, palautetaan ne ennalleen seuraavalla käskyllä.

6.4 Oskillaattori

PICissä on sisäinen oskillaattori, jonka toiminta taajuus valitaan OSCCON-rekisteristä. Työssä koekytkenälevyillä käytettiin matalinta taajuutta: 31 kHz. Samaisesta rekisteristä löytyy myös systeemikellon määräysbitti sekä stabiiliusbitit matalalle että korkeataajuudelle. (Liitteet 25-27.)

6.5 Portit

PICistä löytyy kolme kahdeksanbittistä I/O-porttirekisteriä: PORTA, PORTB ja PORTC. Näiden asetuksia hallinnoidaan TRISA-, TRISB- ja TRISC-rekistereistä käsin. Portit laitetaan joko sisääntuloiksi tai ulosmenoiksi. A-porttia koskee myös ANSEL-rekisteri, josta laitettiin Vref ja A/D-muuntajan sisääntulo analogiseksi.

6.6 Perustoiminnot

V (liitteessä 17) ALU on kaikkien aritmeettisloogisten toimintojen yksikkö. W-rekisteri on ALUn ensin käsiteltävä ja jälkeen tulosrekisteri käskystä riippuen. Tuloksen voi myös ohjata muualle. Myös tuloksen tekijöistä toisen täytyy olla aina ALUssa eli W-rekisterissä.

ALU on piisirulla vain erillinen läjä "transistoreita". Niiden toiminta vain on erilainen kuin muiden. Ne mekaanisesti päättävät ja ohjaavat eli toimivat keskusyksikkönä yksiköiden joukossa.

Status eli tilarekisteri ilmoittelee ALUn toiminnasta. Jos jokin mennyt vikaan tai onnistunut, siitä tulee ilmoitus liputuksen kautta. Tilarekisteri on toiminnan kannalta tärkeä osa kokonaisuutta. ALUssa aritmeettisinä operiaatioina pelkästään yhteen- ja vähennyslasku, jolloin liput liehuvat nollatuloksen, ylivuodon ja alivuodon yhteydessä. Kerto- ja jakolaskut saadaan määrättyllä tarkkuudella näillä ominaisuuksilla ja lippuja tarkkailemalla.

6.7 Käskykanta

PICiä olisi mahdollista ohjelmoida ”kehittyneemmälläkin” kielellä, mutta tässä työssä päädyttiin assembler-koodin kanssa työskentelyyn. Myös ymmärryksen kannalta on hyvä lähteä perustason kielellä liikkeelle.

Käskykanta sisältää vain 35 käskyä, jotka jakautuvat kolmeen tyyppiin: tavu- ja bittiorientoituneisiin käskyihin sekä välillisiin kontrollikäskyihin. (Liitteet 34-35.) /6/

7 Algoritmi

Algoritmissa olisi ollut mielenkiinnon kohteena datojen yhteneväisyys eli toisinpäin erot. Erot olisi olleet aikariippumattomia, sillä vain muotojen erot riippumattomissa olosuhteissa olisivat taanneet tarpeeksi joustavan alustan arvioinnille.

Tähän olisi päästy vektorilaskennan työkalujen avulla ainakin teoreettisesti. Matemaattista tarkkaa mallia on erittäin vaikea toteuttaa anturisygnaalien tuottaman informaation avulla. Toisaalta numeerisen malliliikkeen signaaleja vertaamalla tempun tekijän tuottamaan signaaliin on yksi tapa toteuttaa tuoteidea.

Lähdeluettelo

1. Mikko Hautala, Hannu Peltonen Insinöörin (AMK) fysiikka. Osa 1. 2003, s. 57.
2. <http://www.mentor.com/products/pcb/pads/> Luettu 26.11.08
3. <http://www.lpkf.com/products/rapid-pcb-prototyping/software/circuitcam-pcb/>
Luettu 26.11.08
4. Kari Vierinen: Fysiikan ja mikrosysteemitekniikan oppitunnit, EVTEK 2003-2006
5. Pekka Rantala: Mikrotietokonetekniikka 2001
6. Fischer, Matti. Luentomonisteet. EVTEK-ammattikorkeakoulu 2003-2006.
7. www.yoyoguy.com Luettu syksy 2007
8. <http://www.microchip.com> luettu 26.11.08

[Heidi Hänninen, Tekniikka ja Talous, 19.06.2006]

VTI:n Ideakilpailun voittivat kitaran efektilaite ja langaton kaukosäädinhiiri

VTI Technologies Oy:n yhdessä Teknologiateollisuus ry:n kanssa järjestämän Ideakilpailun voittajat on valittu. Yliopistojen ja ammattikorkeakoulujen oppilaiden tehtävänä oli soveltaa VTI:n kiihtyvyyssantureita uusiin käyttö- ja sovelluskohteisiin.

VTI jakoi kilpailussa sijoille 1.-3. rahapalkinnot ja Teknologiateollisuus ry palkitsi parhaan poikkitieteellisen ryhmätyön. Ideakilpailu järjestettiin jo neljättä kertaa.

Teoria- ja demon rakentamissarjoihin jaettuun kilpailuun otti osaa 23 ideaa. Tuomaristo kiinnitti erityistä huomiota ideoiden teoreettiseen vahvuuteen ja käytännöllisyyteen, kaupalliseen toteutettavuuteen sekä uutuusarvoon.

Kilpailun tuomaristoon kuuluivat vararehtori **Kalevi Ekman**/TKK, johtaja **Matti Kleimola**/Wärtsilä, toimitusjohtaja **Hannu Martola**/VTI, toimitusjohtaja **Martti Mäenpää**/Teknologiateollisuus ry, johtaja **Yrjö Neuvo**/Nokia ja koulutusyksikön johtaja **Heikki Saastamoinen**/JAMK.

Teoriasarjan palkitut

Teoriasarjan ensimmäisen palkinnon (1000 euroa) voitti **Marko Tienhaaran** (TAMK) työ *Twist, Turn 'n' Rock -sähkökitaran efektilaite*. Efektilaite kiinnitetään ulostuloon kitaran ja kaapelin väliin. Laite mahdollistaa muusikoiden vapaan liikkumisen lavalla, kun kitaristi ei ole enää sidottu efektipedaalinsa eteen. Kitaran ääntä voi muokata kolmen akselin varassa liikuttamalla soitinta.

Toisen palkinnon (750 euroa) saaneen **Kari Salmelan** (TAMK) työ esitteli Kiihtyvyyssanturin käyttöä moottoripyörän hydraulisen 2-pyörävedon komponenttina. Mutkassa kiihdytettäessä moottoripyörän etupyörä sutii helposti. Älykäs säätöjärjestelmä luovuttaisi etupyörälle tehoa vähemmän, jos pyörää on kallistettu.

Kolmanteen sijaan (500 euroa) ylsi **Mikko Kiviahteen** (EVTEK) *Tempu* arvosteleva jojo. Mikrokontrolleri arvostelee jojotempun jojon pyörimisnopeuden ja heittosuunnan avulla.

Demosarjan palkitut

Demosarjan ensimmäinen palkinto (1000 euroa) meni **Tero Kontkaselle** ja **Timo Piiraiselle** (TTY), työnään *Langaton kaukosäädinhiiri kiihtyvyyssantureilla*. Kaukosäädintä liikuttamalla ja nappeja painamalla voi käyttää tietokonetta.

Toiseksi (750 euroa) tuli **Anssi Kämärin** (Lappeenrannan Teknillinen yliopisto) Kiihtyvyyssanturi kuntosaliharjoittelussa ja kuntoutuksessa. Kiihtyvyyssanturit kiinnitetään painoihin, jolloin voidaan varmistaa, että liikkeet suoritetaan oikein.

Kolmanneksi (500 euroa) tuli **Matti Tuunasen** (EVTEK) idea *Rata- ja kilpa-ammuntatapahtuman analysointi aseeseen liitetyillä kiihtyvyyssantureilla*. Analyysiä voi käyttää apuna harjoittelussa.

Teknoliateollisuuden poikkitieteellisyyspalkinto

Teknoliateollisuuden 1000 euron tunnustuksen saivat demosarjaan osallistuneet **Pasi Aro** ja **Wiljami Mäki** EVTEK-ammattikorkeakoulusta. He ideoivat ja demonstroivat kilpailutyössään tietokonehiirtä korvaavan datahanskan, joka soveltuu hyvin esimerkiksi moniulotteiseen suunnitteluun ja peleihin.

<http://www.tekniikkatalous.fi/tk/article23412.ece> Luettu 18.11.08

Ideakilpailu

Jokaisella ihmisellä on yksilöllinen nimikirjoitus ja ennen kaikkea yksilöllinen kädenliike nimikirjoitusta kirjoittaessa. Nimikirjoitus on kuin sormenjälki ja se kirjoitetaan aina lähes samalla tavalla. Ihmiselle on vakiintunut oma tyyli kirjoittaa nimikirjoitus ja se näkyy kynän liikkeessä. Nimikirjoituksen voi väärentää suhteellisen helposti harjoittelemalla alkuperäisen kanssa mutta käden liikkeen kopioiminen onkin mielestäni merkittävästi vaikeampaa.

Näin ollen kiihtyvyyssantureita voitaisiin käyttää kynän liikkeen rekisteröimiseen. Kynää ja kynän antamia tietoja voitaisiin käyttää lisänä passeissa ja henkilöllisyystodistuksissa sekä sellaisenaan kulunvalvonnassa korvaamaan kulkukortit.

Ajattelin toteuttaa idean yksinkertaisesti asentamalla kynän kärkeen kiihtyvyyssanturin ja kytkeä kynän AD-muuntajan kautta tietokoneeseen. Tekisin myös ohjelman joka tunnistaa nimikirjoituksen kirjoittajan.

Kun laite on kunnossa ajattelin testata sitä lukuisia kertoja eri henkilöillä. Näin tulisi testattua kuinka hyvin laite toimii ja tutkimustulosten perusteella voidaan arvioida laitteen luotettavuus nimikirjoituksen tunnistamisessa. Tulosten avulla suoritetaan laitteen hienosäätöä ja asetetaan virherajat nimikirjoitusnäytteelle.

nww.evtek.fi/n/kariv/temp/backup32006/Dasema/vtikilpailu2004/Ideakilpailu.doc

Edellinen siis lähtökohta ideakilpailuun keväällä 2004, josta tulokseksi tuli 1. sija. Ensimmäinen vuosi EVTEK:ssa oli meneillään ja päättyi hienosti. Nyt viimeinen Metropoliassa ja Tietokone lehdestä 13/2008 s. 36 voi lukea mielenkiintoista *Jyrki Kasvin* artikkelia biometrisistä tunnisteista:

Kukahen minä olen?

Biometriset tunnisteet olivat jo tuolloin tapetilla, mutta *Idea voitti koska se antoi niin paljon*

Liite 4

Maotekehityssuuntia./Kari Vierinen/ Näin taisi käydä myös 2006 sijoituessa teoriasarjassa kolmanneksi.. Joten **ideasta ideoiksi MARS, the show must go on!**

Vuonna 2005 keväällä ideakilpailuun osallistuminen aiheella ”ihmisen nivelet” ei tuottanut tulosta. Idean ydin oli että liikkeen aikana syntynyt tärinä nivelistä kertoisi nivelten kunnosta ja sitä kautta olisi voinut määrittää nivelen kuntoa ja ennaltaehkäistä nivelen rappeutumista eri keinoin. Taisi olla jo keksitty... jaa-a.

Seuraavassa on raportti ilman liitteitä kyseisestä kilpailusta keväällä 2004.

EVTEK
Mikko Kiviahde
IDEAKILPAILU
EP03S
9.5.2004
Mikko.Kiviahde@evtek.fi

1. Tiivistelmä

Nimikirjoitus ja kädenliike sitä kirjoittaessa ovat yksilöllisiä. Nimikirjoitusta tehdessä käden ja kynän liikkeen voi rekisteröidä kiihtyvyyssantureiden avulla. Nimikirjoituksen kiihtyvyytä voidaan käyttää henkilön tunnistamisessa.

Nimikirjoitustunnistusta voisi käyttää lisänä passeissa, henkilöllisyystodistuksissa, pankkikorteissa ja sellaisenaan kulunvalvonnassa.

Asensin kynän kärkeen kaksi kiihtyvyyssanturia ja kytkin ne dataloggerin kautta tietokoneeseen. Suoritin nimikirjoitusnäytteiden oton Data studio-ohjelmalla.

Tavoitteena oli demonstroida ideaa ja kartoittaa idean vahvuuksia ja heikkouksia.

Nimikirjoitustunnistuksessa pitäisi kehittää algoritmi joka sallii virheitä suhteellisen paljon. Tämä ei kuitenkaan helpota väärentämistä merkittävästi.

2. Teoria

Jokainen ihminen on yksilö, jolla on yksilöllisiä ominaisuuksia ja yhteiskunnan heille antamia yksilöllisiä tunnuksia kuten nimi ja henkilöllisyystunnus. Nämä tunnukset on annettu, jotta yksilöt erottuisivat massasta. Nämä ominaisuudet ja tunnukset luovat

yhdessä perustan ihmisen tunnistamiselle, esimerkiksi passin kuva ja tiedot.

Ihmiselle kehittyy jo suhteellisen varhaisessa vaiheessa yksilöllinen nimikirjoitus ja ennen kaikkea yksilöllinen kädenliike nimikirjoitusta kirjoittaessa. Kädenliike on vakiintunut ja nimikirjoitus kirjoitetaan aina lähes samalla tavalla.

Paperille kirjoitetun nimikirjoituksen voi mielestäni pienellä harjoittelulla kopioida melko helposti, mutta kädenliikkeen jäljittely onkin jo merkittävästi vaikeampaa.

Näin ollen kiihtyvyyssantureita voisi käyttää käden, tai kynän jota käsi ohjaa, liikkeiden rekisteröimiseen nimikirjoituksen aikana. Nimikirjoitustunnistusta voitaisiin käyttää lisänä passeissa, henkilöllisyystodistuksissa, pankkikorteissa ja kulunvalvonnassa.

Passeissa sekä henkilöllisyystodistuksissa henkilö todistaisi olevansa passin todellinen haltija. Näin varastetun tai väärennetyn passin/henkilöllisyystodistuksen käyttö ei onnistuisi kun viranomaisilla olisi näyte mihin verrata. Näyte pitäisi antaa passia/henkilöllisyystodistusta haettaessa. Pankkikorttia käytettäessä ja pankissa asioidessa pitäisi todistaa olevansa oikea henkilö saman periaatteen mukaan kuin edellä. Tärkeissä kohteissa kulunvalvonnassa olisi nimikirjoitustunnistus. Nimikirjoitusta ei voi hukata tai varastaa kuten kulkukorttia.

Käyttökohteet ovat ajankohtaisia sillä julkisuudessa on ollut esillä erilaisten biometrinen tunnisteen lisääminen passeihin (Newsweek March 8, 2004: s. 43-46). Tällaisia ovat muun muassa sormenjälki, iiris kuva, digitaalinen valokuva ja äänitunniste.

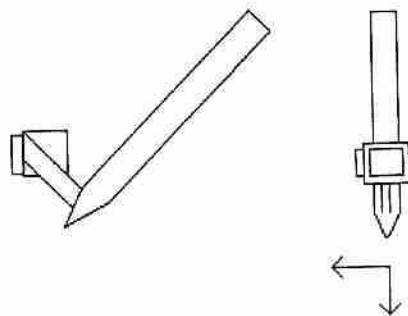
7

Tavoitteena tässä projektissa on demonstroida ideaa sekä kartoittaa idean heikkouksia ja vahvuuksia.

3. Työn kuvaus

Valitsi käyttööni kaksi 3g SCA320-CC5V1G-kiihtyvyyssanturia. Arvelin tämän riittävän käyttötarkoitukseeni. Pienempiä en uskaltanut ottaa sillä joillakin ihmisillä on aika raju kädenliike nimikirjoitusta kirjoittaessa.

Asensin kynään kaksi kiihtyvyyssanturia kuvan osoittamalla tavalla. Anturit ovat 90° :n kulmassa toisiinsa nähden. Näin näytteeseen tulee kiihtyvyyttä kahteen suuntaan ajan funktiona. Pienen tutkimuksen jälkeen päätin asettaa anturit 45° :n kulmaan kynään nähden, koska kynä on ihmisillä kirjoittaessa yleensä n. 45° :n kulmassa alustaan nähden. Näin anturit mittaavat kiihtyvyyttä kirjoittaessa jostakin kirjoitustason suunnassa henkilöstä riippuen (kuva 1.).



Kytкин laitteen Science Workshoptm 500 Interface –dataloggerin kautta tietokoneeseen. Näytteiden keruun suoritin Data-studio ohjelmalla ja kaikki liitteet ovat tulosteita siitä.

Ennen nimikirjoitusnäytteiden ottoa kalibroin anturit

käsivaraisesti käyttäen hyväksi maan vetovoimaa. Sovelluksessa ei ollut valittavissa kuin 5g-kiihtyvyyssanturi, joten kalibrointi oli tarpeen. Tämä saattoi myös vääristää kiihtyvyyksiä näytteissä, mutta kun näytteet vääristyvät aina samalla tavalla niin se ei haittaa idean demonstroimista. Asetin näytteen otto nopeudeksi 100 Hz.

Näin otin lukuisia nimikirjoitusnäytteitä jotka ovat liitteinä. Otin näytteitä itseni lisäksi kolmelta muulta henkilöltä. Nämä henkilöt olivat Niklos Neuvonen, Nam Phan ja Tomi Varjus.

4. Nimikirjoitusnäytteet

Liitteissä on aina nimikirjoitus kirjoitettuna ja alla kuvaaja sen nimikirjoituksen kiihtyvyyksistä kahdessa suunnassa ajan funktiona yksiköissä m/s^2 .

Liitteissä 1, 2, 3 ja 4 on minun nimikirjoitukseni ja liitteessä 5 on Niklos Neuvosen kopiointiyritys minun nimikirjoituksesta pienen harjoittelun jälkeen. Liitteessä 4 on kaksi näytettä päällekkäin. Näytteet 1, 2, ja 3 on otettu eri päivinä.

Liitteet 6 ja 7 ovat Niklos Neuvosen näytteet ja liitteessä 8 minä yritin kopioida hänen nimikirjoituksen. Liitteet 9 ja 10 ovat Nam Phanin, ja liitteet 11 ja 12 ovat Tomi Varjuksen.

Näytteistä näkyy selvästi kuvaajien rakenne, aika joka kuluu henkilöltä kirjoittamiseen sekä kynän alku- ja loppuasento. Alkuasento on ikään kuin nollakohta y-akselilla johon kuvaaja aina pyrkii takaisin.

Minun näytteen rakenteesta erottuu selvästi alkuasento, etunimi, iin piste, sukunimi, loppuveto sekä loppuasento. Osassa minun näytteissä on alussa noin puolitoista sekuntia tasaista koska jouduin itse käynnistämään näytteenoton.

Nikloksen väärennysryityksessä aikaa kuluu saman verran kuin minulla ja lähtöasento on jotakuinkin sama. Siitä erottuu myös etu- ja sukunimi, mutta muuten sen erottaa hyvin selvästi väärennökseksi. Minun väärennösyryityksessä Nikloksen nimikirjoituksesta aikaa kului lähes tuplasti ja se on muutenkin kuin toiselta planeetalta.

Näytteistä käy myös selvästi ilmi se, että henkilöt eivät kirjoita nimikirjoitustaan aina samalla tavalla. Kuitenkin rakenne ja alku- ja loppuasento pysyvät kutakuinkin samanlaisena.

5. Päätelmät

Ihmisen on mahdotonta toistaa jokin asia täydellisesti samalla tavalla. Ihminen on myös ailahteleva ja ihmisen suoritukseen vaikuttaa monenlaisia eri tekijöitä. Nämä ovat asioita jotka puhuvat ideaani vastaan.

Kädenliike kynän asentoineen on kuitenkin niin yksilöllinen että siihen voisi soveltaa löysiä virherajoja algoritmia miettiessä.

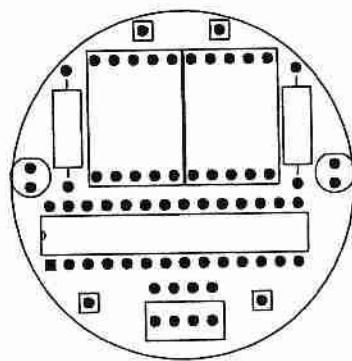
Algoritmia miettiessä eniten huomiota kannattaa kiinnittää aikaan, kynän asentoon alussa ja lopussa, rakenteeseen sekä perusasentoon, johon kuvaaja näyttää aina pyrkivän eri henkilöillä. Algoritmissa voisi myös huomioida tyypillisiä virheitä, joita eri ihmiset tekevät kirjoittaessaan. Tällöin näytettä

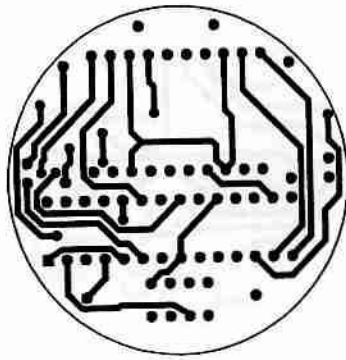
verrattaisiin useampaan aikaisemmin annettuun näytteeseen.

*nww.evtek.fi/n/karisv/temp/backup32006/Dasema/vtikilpailu2004/.../vtiideat2004/**Kiviahde**/Ideakilpailu%5B1%5D.doc 25.11.08*

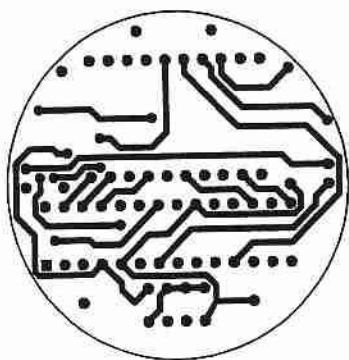
Liitteet puuttuvat mutta tähän työ johti. Melkein samoin kävi nyt, mutta ihan niin pitkälle ei käytännössä päästy. Liekö vanhuus ja epäkypsyys (= tässä tapauksessa mädäntyminen) iskenyt?

D:D:D:D





Accelerometer



SCA620 Series

Accelerometer

FEATURES

- Available ranges ± 1.7 g and ± 12 g
- 8-pin plastic surface mount DIP package mountable with pick and place machines
- Enhanced failure detection
- Digitally activated electrostatic self test
- Calibration memory parity check
- Continuous connection failure detection
- Bi-directional acceleration measurement
- Controlled frequency response in the sensing element
- Single +5 V supply; ratiometric voltage output in the range 4.75 ... 5.25 V
- Lead-free reflow solderable lead-free component

BENEFITS

- Exceptional reliability, unprecedented accuracy and excellent stability over temperature and time
- Outstanding overload and shock durability
- No additional components required

APPLICATIONS

- Acceleration measurement
- Inclination measurement
- Motion measurement
- Vibration measurement

For customised product please contact VTI Technologies

ELECTRICAL CHARACTERISTICS

Parameter	Condition	Min.	Typ.	Max.	Units
Supply voltage V _{dd}		4.75		5.25	V
Current consumption	V _{dd} = 5 V; No load		2.0	4.0	mA
Operating temperature		-40 +		125	°C
Resistive output load	V _{out} to V _{dd} or V _{ss}	20			kOhm
Capacitive load	V _{out} to V _{dd} or V _{ss}			20	nF
Output noise ¹⁾	DC...4 kHz			5	mVrms

PERFORMANCE CHARACTERISTICS

Parameter	Condition/Comment	SCA620-CFBH1A	SCA620-CHCV1A	Units
Measuring range ²⁾	Nominal	± 1.7	± 12	g
Measuring direction ³⁾		Horizontal	Vertical	
Zero point (nom.) ⁴⁾	Mounting position	V _{dd} /2	V _{dd} /2	V
Sensitivity	@ room temperature	1.2 ⁵⁾	0.15	V/g
Zero point error ⁶⁾	-40...125 °C	± 125	700	mg
Sensitivity error	-40...125 °C	± 4 ⁸⁾	± 4	%
Sensitivity error ⁷⁾	-25...85 °C	± 3 ⁸⁾	± 3	%
Typical non-linearity ⁷⁾	Over measuring range	± 40 ⁹⁾	± 300	mg
Cross-axis sensitivity ¹⁰⁾		4	4	%
Frequency response	-3 dB point ¹¹⁾	50 \pm 30	400 \pm 150	Hz
Ratiometric error ¹²⁾	V _{dd} = 4.75...5.25 V	2	2	%

V_{DD} = 5.00 V, UNLESS OTHERWISE SPECIFIED

Note 1 The noise density of CFBH1A is 20 μ g/Hz.

Note 2 The measuring range is limited by sensitivity, offset and supply voltage rails of the device.

Note 3 Measuring direction perpendicular to the mounting plane.

Note 4 Vertical versions in +1 g position pins down, horizontal versions leg row 1-4 pointing downwards.

Note 5a Sensitivity specified as $(V_{out}(+1g) - V_{out}(-1g)) / 2$ [V/g].

Note 6 Zero point error specified as $(V_{out}(+0g) - V_{dd}/2) / V_{sens}$ [g] (room temp. error included);

V_{sens} = Nominal sensitivity

Note 7 Typical tolerance, not 100 % tested.

Note 8 Sensitivity error specified as $(|(V_{out}(+1g) - V_{out}(-1g)) / 2 - V_{sens}|) / V_{sens} \times 100$ % [1%] (room temp. error included); V_{sens} = Nominal sensitivity

Note 9 Relative to straight line between ± 1 g.

Note 10 The cross-axis sensitivity determines how much acceleration, perpendicular to the measuring axis, couples to the output. The total cross-axis sensitivity is the geometric sum of the sensitivities of the two axes, which are perpendicular to the measuring axis.

Note 11 The output has true DC (0 Hz) response.

Note 12 Supply voltage noise also couples to the output, due to the ratiometric (output proportional to supply voltage) nature of the accelerometer.

The ratiometric error is specified as:

$$RE = 100\% \times \left[1 - \frac{V_{out}(@V_x) \times \frac{5.00V}{V_x}}{V_{out}(@5V)} \right]$$

ABSOLUTE MAXIMUM RATINGS

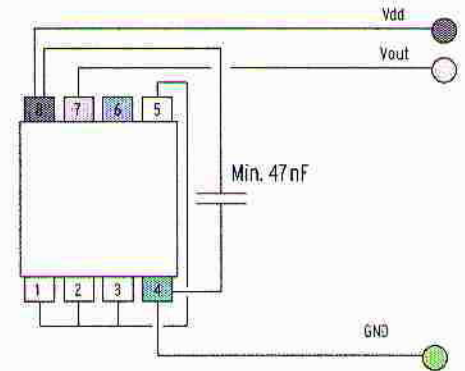
Parameter	Value	Units
Acceleration (powered or non-powered)	20000	g
Supply voltage	-0.3 to +7.0	V
Voltage at input / output pins	-0.3 to V _{dd} +0.3	V
Temperature range	-55 to +125	°C

ELECTRICAL CONNECTION

Pin#	Pin Name	Connection
1		Open or capacitively connected to GND (for EMC*)
2		Open or capacitively connected to GND (for EMC*)
3		Open or capacitively connected to GND (for EMC*)
4	GND	Negative supply voltage (VSS)
5		Open or capacitively connected to GND (for EMC*)
6	ST	Self-test control
7	VOUT	Sensor analog output
8	VDD	Positive supply voltage (VDD)

*1 recommended capacity min. 20 pF - Effectiveness should be tested and if necessary adapted in the respective connector.

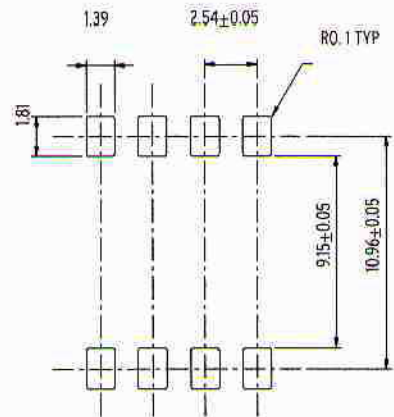
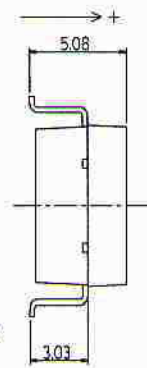
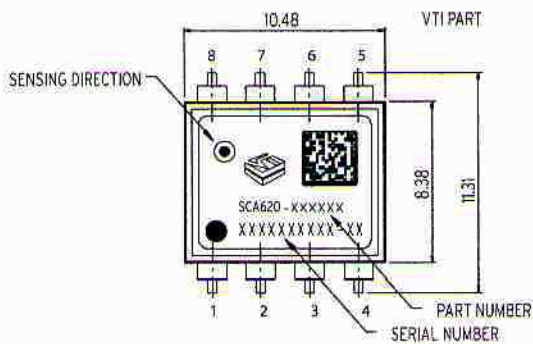
RECOMMENDED CIRCUIT



DIMENSIONS

The accelerometer weighs under 1g.
The size of the part is approximately (w x h x l) 9 x 5 x 11 mm. Pin pitch is standard 100 mils.

PCB PAD LAYOUTS



Acceleration in the direction of the arrow
will increase the output voltage.

VTI Technologies Oy
Mylykivenkuja 6
P.O. Box 27
FI-01521 Vantaa
Finland
Tel: +358 9 872 181
Fax: +358 9 879 1879
sales@vti.fi

VTI Technologies Oy
Frankfurt Branch
Rheinbahnstr. 72-74
D-60528 Frankfurt am Main
Germany
Tel: +49 69 6786 880
Fax: +49 69 6786 8829
sales.de@vti.fi

VTI Technologies, Inc.
One Park Lane Blvd.
Suite 604 - East Tower
Dearborn, MI 48126
USA
Tel: +1 313 425 0350
Fax: +1 313 425 0867
www.vti-technologies.com

VTI 
TECHNOLOGIES



28/40/44/64-Pin Flash-Based, 8-Bit CMOS Microcontrollers with LCD Driver and nanoWatt Technology

High-Performance RISC CPU:

- Only 35 instructions to learn:
 - All single-cycle instructions except branches
- Operating speed:
 - DC – 20 MHz oscillator/clock input
 - DC – 200 ns instruction cycle
- Program Memory Read (PMR) capability
- Interrupt capability
- 8-level deep hardware stack
- Direct, Indirect and Relative Addressing modes

Special Microcontroller Features:

- Precision Internal Oscillator:
 - Factory calibrated to $\pm 1\%$, typical
 - Software selectable frequency range of 8 MHz to 125 kHz
 - Software tunable
 - Two-Speed Start-up mode
 - External Oscillator fail detect for critical applications
 - Clock mode switching during operation for power savings
- Software selectable 31 kHz internal oscillator
- Power-Saving Sleep mode
- Wide operating voltage range (2.0V-5.5V)
- Industrial and Extended temperature range
- Power-on Reset (POR)
- Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Brown-out Reset (BOR) with software control option
- Enhanced Low-Current Watchdog Timer (WDT) with on-chip oscillator (software selectable nominal 268 seconds with full prescaler) with software enable
- Multiplexed Master Clear with pull-up/input pin
- Programmable code protection
- High-Endurance Flash/EEPROM cell:
 - 100,000 write Flash endurance
 - 1,000,000 write EEPROM endurance
 - Flash/Data EEPROM retention: > 40 years

Low-Power Features:

- Standby Current:
 - <100 nA @ 2.0V, typical
- Operating Current:
 - 11 μ A @ 32 kHz, 2.0V, typical
 - 220 μ A @ 4 MHz, 2.0V, typical
- Watchdog Timer Current:
 - 1 μ A @ 2.0V, typical

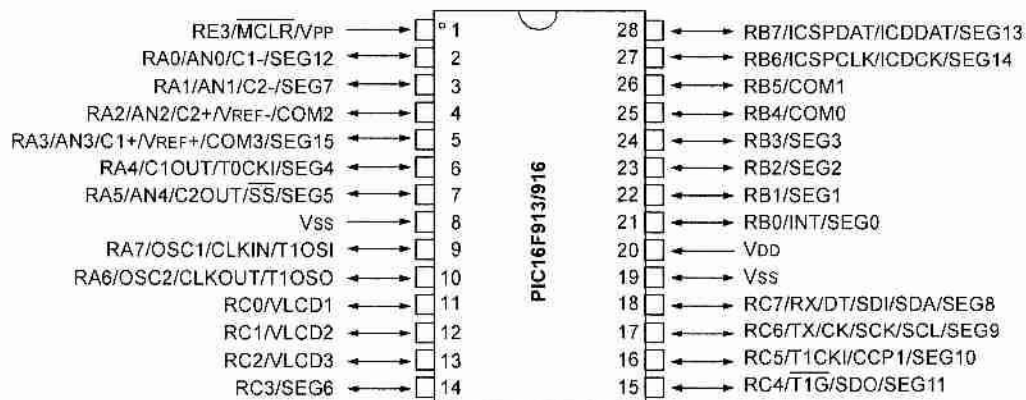
Peripheral Features:

- Liquid Crystal Display module:
 - Up to 60/96/168 pixel drive capability on 28/40/64-pin devices, respectively
 - Four commons
- Up to 24/35/53 I/O pins and 1 input-only pin:
 - High-current source/sink for direct LED drive
 - Interrupt-on-change pin
 - Individually programmable weak pull-ups
- In-Circuit Serial Programming™ (ICSP™) via two pins
- Analog comparator module with:
 - Two analog comparators
 - Programmable on-chip voltage reference (CVREF) module (% of VDD)
 - Comparator inputs and outputs externally accessible
- A/D Converter:
 - 10-bit resolution and up to 8 channels
- Timer0: 8-bit timer/counter with 8-bit programmable prescaler
- Enhanced Timer1:
 - 16-bit timer/counter with prescaler
 - External Timer1 Gate (count enable)
 - Option to use OSC1 and OSC2 as Timer1 oscillator if INTOSCIO or LP mode is selected
- Timer2: 8-bit timer/counter with 8-bit period register, prescaler and postscaler
- Addressable Universal Synchronous Asynchronous Receiver Transmitter (AUSART)
- Up to 2 Capture, Compare, PWM modules:
 - 16-bit Capture, max. resolution 12.5 ns
 - 16-bit Compare, max. resolution 200 ns
 - 10-bit PWM, max. frequency 20 kHz
- Synchronous Serial Port (SSP) with I²C™

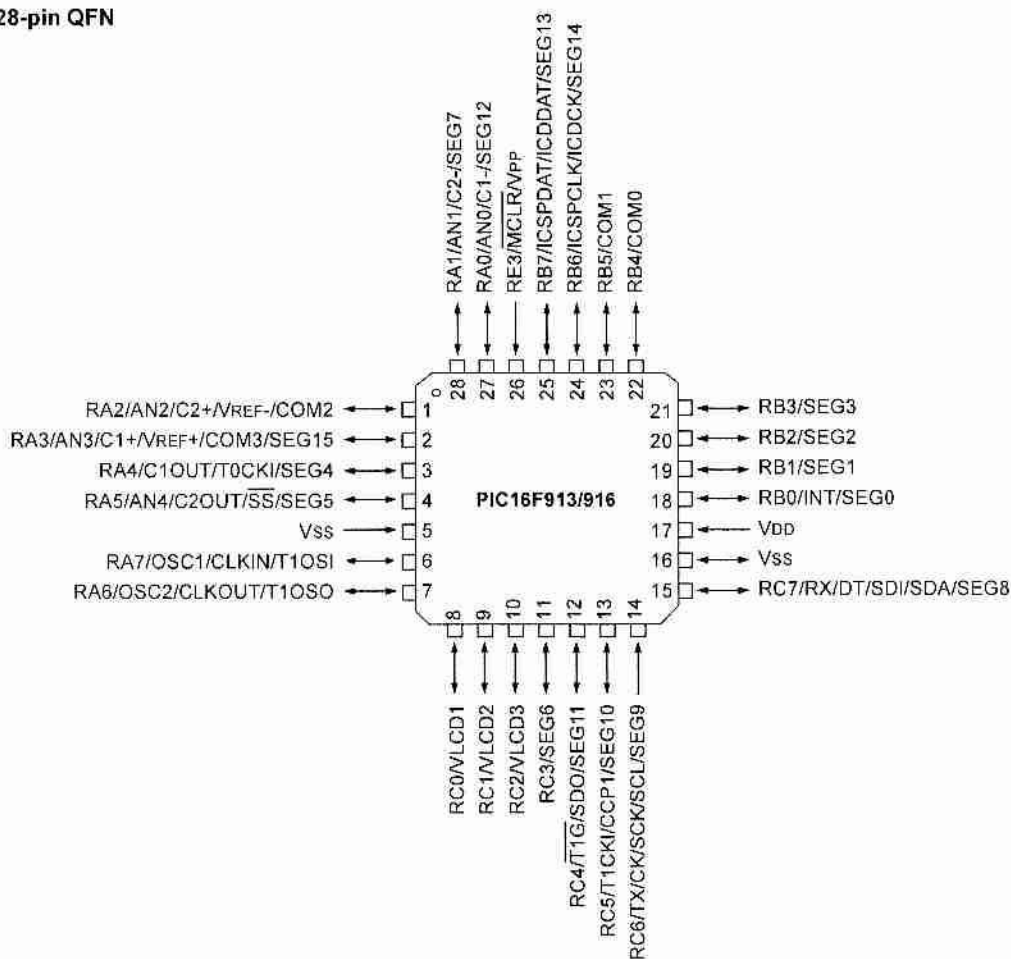
PIC16F913/914/916/917/946

Pin Diagrams – PIC16F913/916, 28-Pin

28-pin PDIP, SOIC, SSOP



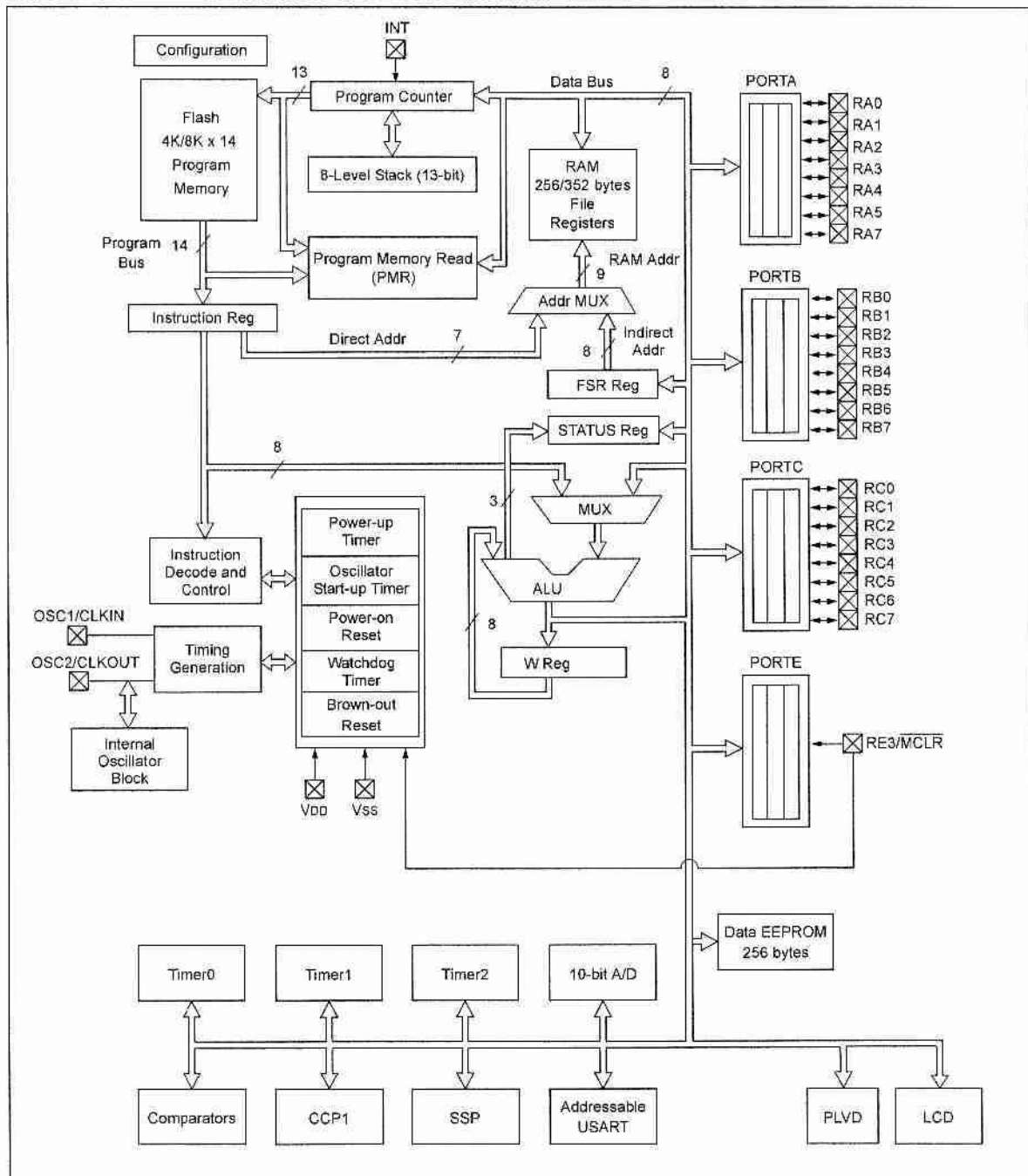
28-pin QFN



1.0 DEVICE OVERVIEW

The PIC16F91X/946 devices are covered by this data sheet. They are available in 28/40/44/64-pin packages. Figure 1-1 shows a block diagram of the PIC16F913/916 device, Figure 1-2 shows a block diagram of the PIC16F914/917 device, and Figure 1-3 shows a block diagram of the PIC16F946 device. Table 1-1 shows the pinout descriptions.

FIGURE 1-1: PIC16F913/916 BLOCK DIAGRAM



PIC16F913/914/916/917/946

TABLE 1-1: PIC16F91X/946 PINOUT DESCRIPTIONS

Name	Function	Input Type	Output Type	Description
RA0/AN0/C1-/SEG12	RA0	TTL	CMOS	General purpose I/O.
	AN0	AN	—	Analog input Channel 0.
	C1-	AN	—	Comparator 1 negative input.
	SEG12	—	AN	LCD analog output.
RA1/AN1/C2-/SEG7	RA1	TTL	CMOS	General purpose I/O.
	AN1	AN	—	Analog input Channel 1.
	C2-	AN	—	Comparator 2 negative input.
	SEG7	—	AN	LCD analog output.
RA2/AN2/C2+/VREF-/COM2	RA2	TTL	CMOS	General purpose I/O.
	AN2	AN	—	Analog input Channel 2.
	C2+	AN	—	Comparator 2 positive input.
	VREF-	AN	—	External A/D Voltage Reference – negative.
	COM2	—	AN	LCD analog output.
RA3/AN3/C1+/VREF+/COM3 ⁽¹⁾ /SEG15	RA3	TTL	CMOS	General purpose I/O.
	AN3	AN	—	Analog input Channel 3.
	C1+	AN	—	Comparator 1 positive input.
	VREF+	AN	—	External A/D Voltage Reference – positive.
	COM3 ⁽¹⁾	—	AN	LCD analog output.
	SEG15	—	AN	LCD analog output.
RA4/C1OUT/T0CKI/SEG4	RA4	TTL	CMOS	General purpose I/O.
	C1OUT	—	CMOS	Comparator 1 output.
	T0CKI	ST	—	Timer0 clock input.
	SEG4	—	AN	LCD analog output.
RA5/AN4/C2OUT/SS/SEG5	RA5	TTL	CMOS	General purpose I/O.
	AN4	AN	—	Analog input Channel 4.
	C2OUT	—	CMOS	Comparator 2 output.
	SS	TTL	—	Slave select input.
	SEG5	—	AN	LCD analog output.
RA6/OSC2/CLKOUT/T1OSO	RA6	TTL	CMOS	General purpose I/O.
	OSC2	—	XTAL	Crystal/Resonator.
	CLKOUT	—	CMOS	Tosc/4 reference clock.
	T1OSO	—	XTAL	Timer1 oscillator output.
RA7/OSC1/CLKIN/T1OSI	RA7	TTL	CMOS	General purpose I/O.
	OSC1	XTAL	—	Crystal/Resonator.
	CLKIN	ST	—	Clock input.
	T1OSI	XTAL	—	Timer1 oscillator input.
RB0/INT/SEG0	RB0	TTL	CMOS	General purpose I/O. Individually enabled pull-up.
	INT	ST	—	External interrupt pin.
	SEG0	—	AN	LCD analog output.

Legend: AN = Analog input or output CMOS = CMOS compatible input or output OD = Open Drain
TTL = TTL compatible input ST = Schmitt Trigger input with CMOS levels P = Power
HV = High Voltage XTAL = Crystal

Note 1: COM3 is available on RA3 for the PIC16F913/916 and on RD0 for the PIC16F914/917 and PIC16F946.
2: Pins available on PIC16F914/917 and PIC16F946 only.
3: Pins available on PIC16F946 only.
4: I²C Schmitt trigger inputs have special input levels.

PIC16F913/914/916/917/946

TABLE 1-1: PIC16F91X/946 PINOUT DESCRIPTIONS (CONTINUED)

Name	Function	Input Type	Output Type	Description
RB1/SEG1	RB1	TTL	CMOS	General purpose I/O. Individually enabled pull-up.
	SEG1	—	AN	LCD analog output.
RB2/SEG2	RB2	TTL	CMOS	General purpose I/O. Individually enabled pull-up.
	SEG2	—	AN	LCD analog output.
RB3/SEG3	RB3	TTL	CMOS	General purpose I/O. Individually enabled pull-up.
	SEG3	—	AN	LCD analog output.
RB4/COM0	RB4	TTL	CMOS	General purpose I/O. Individually controlled interrupt-on-change. Individually enabled pull-up.
	COM0	—	AN	LCD analog output.
RB5/COM1	RB5	TTL	CMOS	General purpose I/O. Individually controlled interrupt-on-change. Individually enabled pull-up.
	COM1	—	AN	LCD analog output.
RB6/ICSPCLK/ICDCK/SEG14	RB6	TTL	CMOS	General purpose I/O. Individually controlled interrupt-on-change. Individually enabled pull-up.
	ICSPCLK	ST	—	ICSP™ clock.
	ICDCK	ST	—	ICD clock.
	SEG14	—	AN	LCD analog output.
RB7/ICSPDAT/ICDDAT/SEG13	RB7	TTL	CMOS	General purpose I/O. Individually controlled interrupt-on-change. Individually enabled pull-up.
	ICSPDAT	ST	CMOS	ICSP Data I/O.
	ICDDAT	ST	CMOS	ICD Data I/O.
	SEG13	—	AN	LCD analog output.
RC0/VLCD1	RC0	ST	CMOS	General purpose I/O.
	VLCD1	AN	—	LCD analog input.
RC1/VLCD2	RC1	ST	CMOS	General purpose I/O.
	VLCD2	AN	—	LCD analog input.
RC2/VLCD3	RC2	ST	CMOS	General purpose I/O.
	VLCD3	AN	—	LCD analog input.
RC3/SEG6	RC3	ST	CMOS	General purpose I/O.
	SEG6	—	AN	LCD analog output.
RC4/T1G/SDO/SEG11	RC4	ST	CMOS	General purpose I/O.
	T1G	ST	—	Timer1 gate input.
	SDO	—	CMOS	Serial data output.
	SEG11	—	AN	LCD analog output.
RC5/T1CKI/CCP1/SEG10	RC5	ST	CMOS	General purpose I/O.
	T1CKI	ST	—	Timer1 clock input.
	CCP1	ST	CMOS	Capture 1 input/Compare 1 output/PWM 1 output.
	SEG10	—	AN	LCD analog output.

Legend: AN = Analog input or output CMOS = CMOS compatible input or output OD = Open Drain
TTL = TTL compatible input ST = Schmitt Trigger input with CMOS levels P = Power
HV = High Voltage XTAL = Crystal

Note 1: COM3 is available on RA3 for the PIC16F913/916 and on RD0 for the PIC16F914/917 and PIC16F946.

2: Pins available on PIC16F914/917 and PIC16F946 only.

3: Pins available on PIC16F946 only.

4: I²C Schmitt trigger inputs have special input levels.

2.0 MEMORY ORGANIZATION

2.1 Program Memory Organization

The PIC16F91X/946 has a 13-bit program counter capable of addressing a 4K x 14 program memory space for the PIC16F913/914 (0000h-0FFFh) and an 8K x 14 program memory space for the PIC16F916/917 and PIC16F946 (0000h-1FFFh). Accessing a location above the memory boundaries for the PIC16F913 and PIC16F914 will cause a wrap around within the first 4K x 14 space. The Reset vector is at 0000h and the interrupt vector is at 0004h.

FIGURE 2-1: PROGRAM MEMORY MAP AND STACK FOR THE PIC16F913/914

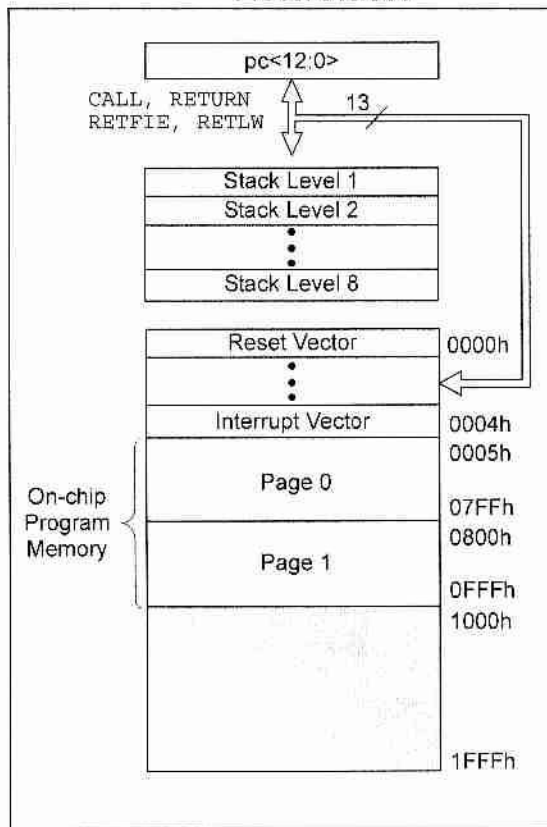
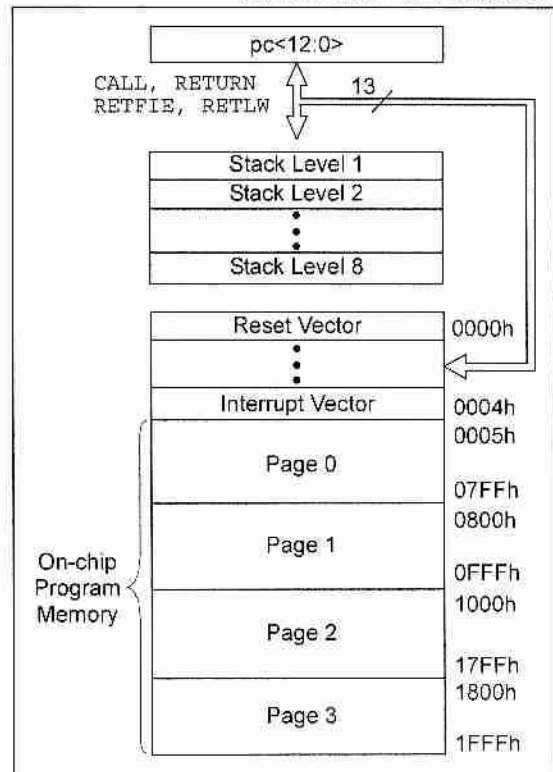


FIGURE 2-2: PROGRAM MEMORY MAP AND STACK FOR THE PIC16F916/917/PIC16F946



PIC16F913/914/916/917/946

FIGURE 2-3: PIC16F913/916 SPECIAL FUNCTION REGISTERS

File Address	File Address	File Address	File Address
Indirect addr. ⁽¹⁾ 00h	Indirect addr. ⁽¹⁾ 80h	Indirect addr. ⁽¹⁾ 100h	Indirect addr. ⁽¹⁾ 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h	WDTCON 105h	185h
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h	LCDCON 107h	187h
08h	88h	LCDPS 108h	188h
PORTE 09h	TRISE 89h	LVDCON 109h	189h
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATL 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADRL 10Dh	EECON2 ⁽¹⁾ 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	Reserved 18Eh
TMR1H 0Fh	OSCCON 8Fh	EEADRH 10Fh	Reserved 18Fh
T1CON 10h	OSCTUNE 90h	LCDDATA0 110h	190h
TMR2 11h	ANSEL 91h	LCDDATA1 111h	
T2CON 12h	PR2 92h	112h	
SSPBUF 13h	SSPADD 93h	LCDDATA3 113h	
SSPCON 14h	SSPSTAT 94h	LCDDATA4 114h	
CCPR1L 15h	WPUB 95h	115h	
CCPR1H 16h	IOCB 96h	LCDDATA6 116h	
CCP1CON 17h	CMCON1 97h	LCDDATA7 117h	
RCSTA 18h	TXSTA 98h	118h	
TXREG 19h	SPBRG 99h	LCDDATA9 119h	
RCREG 1Ah	9Ah	LCDDATA10 11Ah	
1Bh	9Bh	11Bh	
1Ch	CMCON0 9Ch	LCDSE0 11Ch	
1Dh	VRCON 9Dh	LCDSE1 11Dh	
ADRESH 1Eh	ADRESL 9Eh	11Eh	
ADCON0 1Fh	ADCON1 9Fh	11Fh	
20h	A0h	120h	
General Purpose Register	General Purpose Register	General Purpose Register	General Purpose Register ⁽²⁾
96 Bytes	80 Bytes	80 Bytes	96 Bytes
EFh	EFh	16Fh	1EFh
accesses 70h-7Fh	accesses F0h-FFh	accesses 70h-7Fh	accesses 70h-7Fh
7Fh	FFh	17Fh	1FFh
Bank 0	Bank 1	Bank 2	Bank 3

Unimplemented data memory locations, read as '0'.

Note 1: Not a physical register.

2: On the PIC16F913, unimplemented data memory locations, read as '0'.

2.2.2.1 STATUS Register

The STATUS register, shown in Register 2-1, contains:

- the arithmetic status of the ALU
- the Reset status
- the bank select bits for data memory (SRAM)

The STATUS register can be the destination for any instruction, like any other register. If the STATUS register is the destination for an instruction that affects the Z, DC or C bits, then the write to these three bits is disabled. These bits are set or cleared according to the device logic. Furthermore, the \overline{TO} and \overline{PD} bits are not writable. Therefore, the result of an instruction with the STATUS register as destination may be different than intended.

For example, `CLRF STATUS` will clear the upper three bits and set the Z bit. This leaves the STATUS register as '000u u1uu' (where u = unchanged).

It is recommended, therefore, that only `BCF`, `BSF`, `SWAPF` and `MOVWF` instructions are used to alter the STATUS register, because these instructions do not affect any Status bits. For other instructions not affecting any Status bits (see **Section 17.0 "Instruction Set Summary"**).

Note 1: The C and DC bits operate as Borrow and Digit Borrow out bits, respectively, in subtraction.

REGISTER 2-1: STATUS: STATUS REGISTER

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	\overline{TO}	\overline{PD}	Z	DC ⁽¹⁾	C ⁽¹⁾
bit 7							bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

- bit 7 **IRP:** Register Bank Select bit (used for indirect addressing)
 1 = Bank 2, 3 (100h-1FFh)
 0 = Bank 0, 1 (00h-FFh)
- bit 6-5 **RP<1:0>:** Register Bank Select bits (used for direct addressing)
 00 = Bank 0 (00h-7Fh)
 01 = Bank 1 (80h-FFh)
 10 = Bank 2 (100h-17Fh)
 11 = Bank 3 (180h-1FFh)
- bit 4 **\overline{TO} :** Time-out bit
 1 = After power-up, `CLRWDT` instruction or `SLEEP` instruction
 0 = A WDT time-out occurred
- bit 3 **\overline{PD} :** Power-down bit
 1 = After power-up or by the `CLRWDT` instruction
 0 = By execution of the `SLEEP` instruction
- bit 2 **Z:** Zero bit
 1 = The result of an arithmetic or logic operation is zero
 0 = The result of an arithmetic or logic operation is not zero
- bit 1 **DC:** Digit Carry/Borrow bit (`ADDWF`, `ADDLW`, `SUBLW`, `SUBWF` instructions)⁽¹⁾
 1 = A carry-out from the 4th low-order bit of the result occurred
 0 = No carry-out from the 4th low-order bit of the result
- bit 0 **C:** Carry/Borrow bit⁽¹⁾ (`ADDWF`, `ADDLW`, `SUBLW`, `SUBWF` instructions)⁽¹⁾
 1 = A carry-out from the Most Significant bit of the result occurred
 0 = No carry-out from the Most Significant bit of the result occurred

Note 1: For Borrow, the polarity is reversed. A subtraction is executed by adding the two's complement of the second operand. For rotate (`RRF`, `RLF`) instructions, this bit is loaded with either the high-order or low-order bit of the source register.

3.2 PORTA and TRISA Registers

PORTA is a 8-bit wide, bidirectional port. The corresponding data direction register is TRISA (Register 3-3). Setting a TRISA bit (= 1) will make the corresponding PORTA pin an input (i.e., put the corresponding output driver in a High-Impedance mode). Clearing a TRISA bit (= 0) will make the corresponding PORTA pin an output (i.e., put the contents of the output latch on the selected pin). Example 3-1 shows how to initialize PORTA.

Five of the pins of PORTA can be configured as analog inputs. These pins, RA5 and RA<3:0>, are configured as analog inputs on device power-up and must be reconfigured by the user to be used as I/O's. This is done by writing the appropriate values to the CMCON0 and ANSEL registers (see Example 3-1).

Reading the PORTA register (Register 3-2) reads the status of the pins, whereas writing to it will write to the PORT latch. All write operations are read-modify-write operations. Therefore, a write to a port means that the port pins are read, this value is modified and then written to the PORT data latch.

The TRISA register controls the direction of the PORTA pins, even when they are being used as analog inputs. The user must ensure the bits in the TRISA register are maintained set when using them as analog inputs. I/O pins configured as analog inputs always read '0'.

Note 1: The CMCON0 and ANSEL registers must be initialized to configure an analog channel as a digital input. Pins configured as analog inputs will read '0'.

EXAMPLE 3-1: INITIALIZING PORTA

```
BANKSEL PORTA ;
CLRF PORTA ;Init PORTA
BANKSEL TRISA ;
MOVLW 07h ;Set RA<2:0> to
MOVWF CMCON0 ;digital I/O
CLRF ANSEL ;Make all PORTA digital I/O
MOVLW 0F0h ;Set RA<7:4> as inputs
MOVWF TRISA ;and set RA<3:0> as outputs
```

REGISTER 3-2: PORTA: PORTA REGISTER

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0
bit 7							bit 0

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
 -n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7-0 RA<7:0>: PORTA I/O Pin bits
 1 = Port pin is >VIH min.
 0 = Port pin is <VIL max.

REGISTER 3-3: TRISA: PORTA TRI-STATE REGISTER

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
bit 7							bit 0

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
 -n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7-0 TRISA<7:0>: PORTA Tri-State Control bits
 1 = PORTA pin configured as an input (tri-stated)
 0 = PORTA pin configured as an output

Note 1: TRISA<7:6> always reads '1' in XT, HS and LP Oscillator modes.

3.2.1 PIN DESCRIPTIONS AND DIAGRAMS

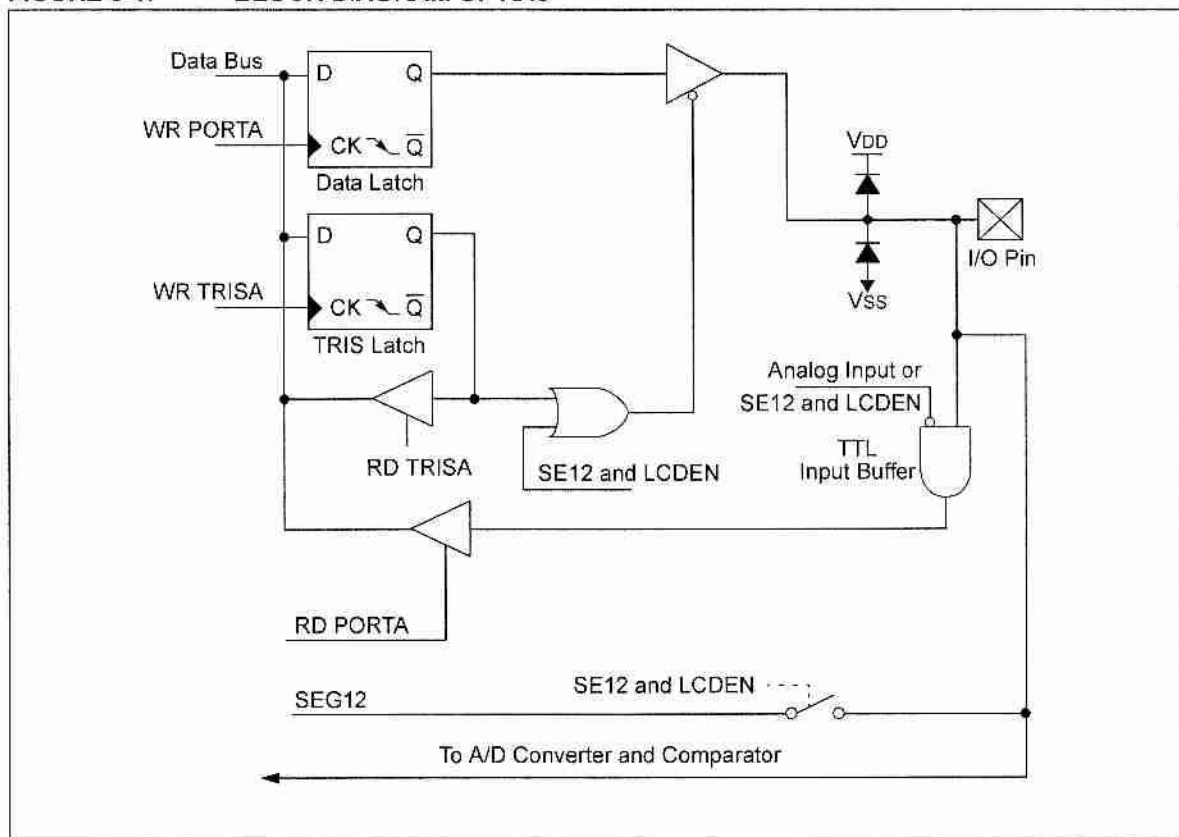
Each PORTA pin is multiplexed with other functions. The pins and their combined functions are briefly described here. For specific information about individual functions, refer to the appropriate section in this data sheet.

3.2.1.1 RA0/AN0/C1-/SEG12

Figure 3-1 shows the diagram for this pin. The RA0 pin is configurable to function as one of the following:

- a general purpose I/O
- an analog input for the ADC
- an analog input for Comparator C1
- an analog output for the LCD

FIGURE 3-1: BLOCK DIAGRAM OF RA0



4.0 OSCILLATOR MODULE (WITH FAIL-SAFE CLOCK MONITOR)

4.1 Overview

The Oscillator module has a wide variety of clock sources and selection features that allow it to be used in a wide range of applications while maximizing performance and minimizing power consumption. Figure 4-1 illustrates a block diagram of the Oscillator module.

Clock sources can be configured from external oscillators, quartz crystal resonators, ceramic resonators and Resistor-Capacitor (RC) circuits. In addition, the system clock source can be configured from one of two internal oscillators, with a choice of speeds selectable via software. Additional clock features include:

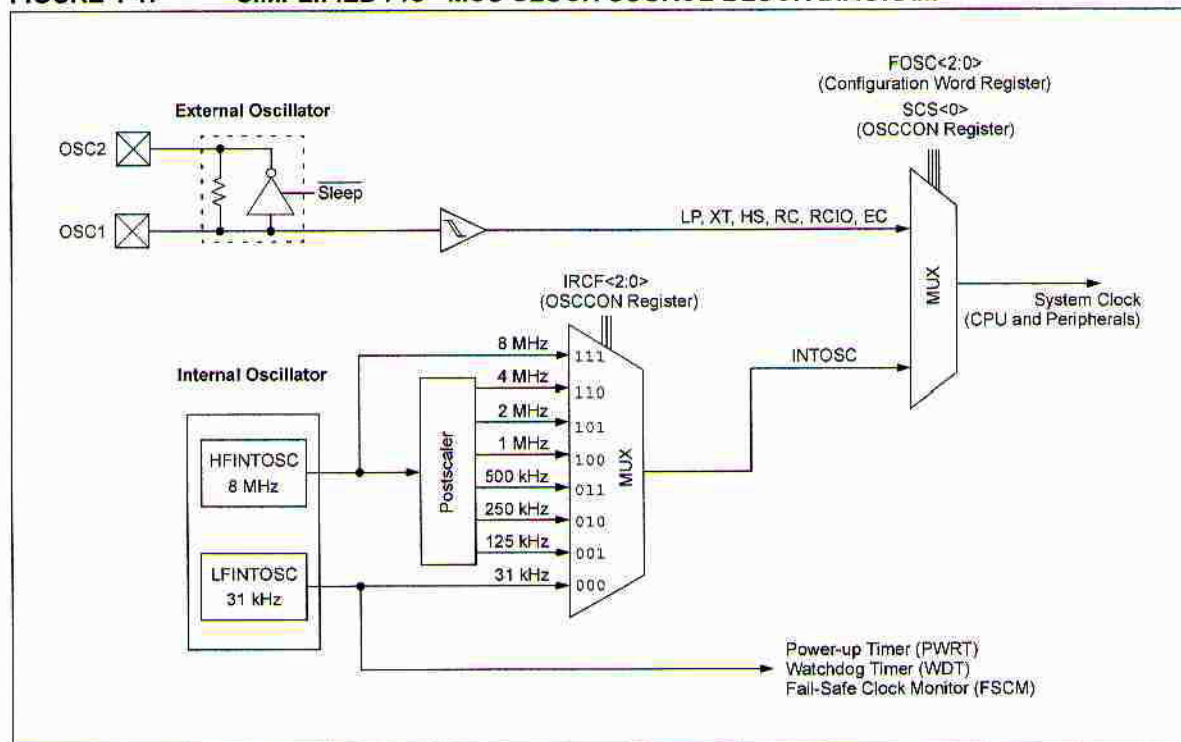
- Selectable system clock source between external or internal via software.
- Two-Speed Start-up mode, which minimizes latency between external oscillator start-up and code execution.
- Fail-Safe Clock Monitor (FSCM) designed to detect a failure of the external clock source (LP, XT, HS, EC or RC modes) and switch automatically to the internal oscillator.

The Oscillator module can be configured in one of eight clock modes.

1. EC – External clock with I/O on OSC2/CLKOUT.
2. LP – 32 kHz Low-Power Crystal mode.
3. XT – Medium Gain Crystal or Ceramic Resonator Oscillator mode.
4. HS – High Gain Crystal or Ceramic Resonator mode.
5. RC – External Resistor-Capacitor (RC) with Fosc/4 output on OSC2/CLKOUT.
6. RCIO – External Resistor-Capacitor (RC) with I/O on OSC2/CLKOUT.
7. INTOSC – Internal oscillator with Fosc/4 output on OSC2 and I/O on OSC1/CLKIN.
8. INTOSCIO – Internal oscillator with I/O on OSC1/CLKIN and OSC2/CLKOUT.

Clock Source modes are configured by the FOSC<2:0> bits in the Configuration Word register (CONFIG). The internal clock can be generated from two internal oscillators. The HFINTOSC is a calibrated high-frequency oscillator. The LFINTOSC is an uncalibrated low-frequency oscillator.

FIGURE 4-1: SIMPLIFIED PIC® MCU CLOCK SOURCE BLOCK DIAGRAM



PIC16F913/914/916/917/946

4.2 Oscillator Control

The Oscillator Control (OSCCON) register (Figure 4-1) controls the system clock and frequency selection options. The OSCCON register contains the following bits:

- Frequency selection bits (IRCF)
- Frequency Status bits (HTS, LTS)
- System clock control bits (OSTS, SCS)

REGISTER 4-1: OSCCON: OSCILLATOR CONTROL REGISTER

U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS ⁽¹⁾	HTS	LTS	SCS
bit 7							bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

bit 7	Unimplemented: Read as '0'
bit 6-4	IRCF<2:0>: Internal Oscillator Frequency Select bits 111 = 8 MHz 110 = 4 MHz (default) 101 = 2 MHz 100 = 1 MHz 011 = 500 kHz 010 = 250 kHz 001 = 125 kHz 000 = 31 kHz (LFINTOSC)
bit 3	OSTS: Oscillator Start-up Time-out Status bit ⁽¹⁾ 1 = Device is running from the clock defined by FOSC<2:0> of the Configuration Word 0 = Device is running from the internal oscillator (HFINTOSC or LFINTOSC)
bit 2	HTS: HFINTOSC Status bit (High Frequency – 8 MHz to 125 kHz) 1 = HFINTOSC is stable 0 = HFINTOSC is not stable
bit 1	LTS: LFINTOSC Stable bit (Low Frequency – 31 kHz) 1 = LFINTOSC is stable 0 = LFINTOSC is not stable
bit 0	SCS: System Clock Select bit 1 = Internal oscillator is used for system clock 0 = Clock source defined by FOSC<2:0> of the Configuration Word

Note 1: Bit resets to '0' with Two-Speed Start-up and LP, XT or HS selected as the Oscillator mode or Fail-Safe mode is enabled.

4.3 Clock Source Modes

Clock Source modes can be classified as external or internal.

- External Clock modes rely on external circuitry for the clock source. Examples are: Oscillator modules (EC mode), quartz crystal resonators or ceramic resonators (LP, XT and HS modes) and Resistor-Capacitor (RC) mode circuits.
- Internal clock sources are contained internally within the Oscillator module. The Oscillator module has two internal oscillators: the 8 MHz High-Frequency Internal Oscillator (HFINTOSC) and the 31 kHz Low-Frequency Internal Oscillator (LFINTOSC).

The system clock can be selected between external or internal clock sources via the System Clock Select (SCS) bit of the OSCCON register. See **Section 4.6 “Clock Switching”** for additional information.

4.4 External Clock Modes

4.4.1 OSCILLATOR START-UP TIMER (OST)

If the Oscillator module is configured for LP, XT or HS modes, the Oscillator Start-up Timer (OST) counts 1024 oscillations from OSC1. This occurs following a Power-on Reset (POR) and when the Power-up Timer (PWRT) has expired (if configured), or a wake-up from Sleep. During this time, the program counter does not increment and program execution is suspended. The OST ensures that the oscillator circuit, using a quartz crystal resonator or ceramic resonator, has started and is providing a stable system clock to the Oscillator module. When switching between clock sources, a delay is required to allow the new clock to stabilize. These oscillator delays are shown in Table 4-1.

In order to minimize latency between external oscillator start-up and code execution, the Two-Speed Clock Start-up mode can be selected (see **Section 4.7 “Two-Speed Clock Start-up Mode”**).

TABLE 4-1: OSCILLATOR DELAY EXAMPLES

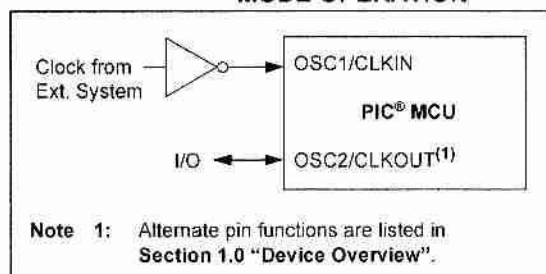
Switch From	Switch To	Frequency	Oscillator Delay
Sleep/POR	LFINTOSC HFINTOSC	31 kHz 125 kHz to 8 MHz	Oscillator Warm-Up Delay (TWARM)
Sleep/POR	EC, RC	DC – 20 MHz	2 instruction cycles
LFINTOSC (31 kHz)	EC, RC	DC – 20 MHz	1 cycle of each
Sleep/POR	LP, XT, HS	32 kHz to 20 MHz	1024 Clock Cycles (OST)
LFINTOSC (31 kHz)	HFINTOSC	125 kHz to 8 MHz	1 μ s (approx.)

4.4.2 EC MODE

The External Clock (EC) mode allows an externally generated logic level as the system clock source. When operating in this mode, an external clock source is connected to the OSC1 input and the OSC2 is available for general purpose I/O. Figure 4-2 shows the pin connections for EC mode.

The Oscillator Start-up Timer (OST) is disabled when EC mode is selected. Therefore, there is no delay in operation after a Power-on Reset (POR) or wake-up from Sleep. Because the PIC[®] MCU design is fully static, stopping the external clock input will have the effect of halting the device while leaving all data intact. Upon restarting the external clock, the device will resume operation as if no time had elapsed.

FIGURE 4-2: EXTERNAL CLOCK (EC) MODE OPERATION



12.0 ANALOG-TO-DIGITAL CONVERTER (ADC) MODULE

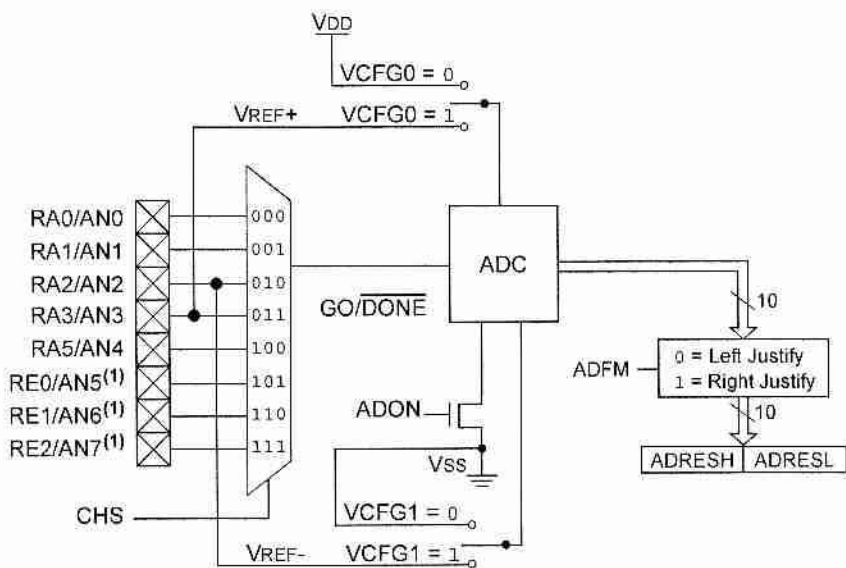
The Analog-to-Digital Converter (ADC) allows conversion of an analog input signal to a 10-bit binary representation of that signal. This device uses analog inputs, which are multiplexed into a single sample and hold circuit. The output of the sample and hold is connected to the input of the converter. The converter generates a 10-bit binary result via successive approximation and stores the conversion result into the ADC result registers (ADRESL and ADRESH).

The ADC voltage reference is software selectable to be either internally generated or externally supplied.

The ADC can generate an interrupt upon completion of a conversion. This interrupt can be used to wake-up the device from Sleep.

Figure 12-1 shows the block diagram of the ADC.

FIGURE 12-1: ADC BLOCK DIAGRAM



Note 1: These channels are only available on PIC16F914/917 and PIC16F946 devices.

12.1 ADC Configuration

When configuring and using the ADC the following functions must be considered:

- Port configuration
- Channel selection
- ADC voltage reference selection
- ADC conversion clock source
- Interrupt control
- Results formatting

12.1.1 PORT CONFIGURATION

The ADC can be used to convert both analog and digital signals. When converting analog signals, the I/O pin should be configured for analog by setting the associated TRIS and ANSEL bits. See the corresponding Port section for more information.

Note: Analog voltages on any pin that is defined as a digital input may cause the input buffer to conduct excess current.

12.1.2 CHANNEL SELECTION

The CHS bits of the ADCON0 register determine which channel is connected to the sample and hold circuit.

When changing channels, a delay is required before starting the next conversion. Refer to **Section 12.2 "ADC Operation"** for more information.

12.1.3 ADC VOLTAGE REFERENCE

The VCFG bits of the ADCON0 register provide independent control of the positive and negative voltage references. The positive voltage reference can be either VDD or an external voltage source. Likewise, the negative voltage reference can be either VSS or an external voltage source.

12.1.4 CONVERSION CLOCK

The source of the conversion clock is software selectable via the ADCS bits of the ADCON1 register. There are seven possible clock options:

- Fosc/2
- Fosc/4
- Fosc/8
- Fosc/16
- Fosc/32
- Fosc/64
- FRC (dedicated internal oscillator)

The time to complete one bit conversion is defined as TAD. One full 10-bit conversion requires 11 TAD periods as shown in Figure 12-3.

For correct conversion, the appropriate TAD specification must be met. See A/D conversion requirements in **Section 19.0 "Electrical Specifications"** for more information. Table 12-1 gives examples of appropriate ADC clock selections.

Note: Unless using the FRC, any changes in the system clock frequency will change the ADC clock frequency, which may adversely affect the ADC result.

TABLE 12-1: ADC CLOCK PERIOD (TAD) Vs. DEVICE OPERATING FREQUENCIES (VDD ≥ 3.0V)

ADC Clock Period (TAD)		Device Frequency (Fosc)			
ADC Clock Source	ADCS<2:0>	20 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	000	100 ns ⁽²⁾	250 ns ⁽²⁾	500 ns ⁽²⁾	2.0 μs
Fosc/4	100	200 ns ⁽²⁾	500 ns ⁽²⁾	1.0 μs ⁽²⁾	4.0 μs
Fosc/8	001	400 ns ⁽²⁾	1.0 μs ⁽²⁾	2.0 μs	8.0 μs ⁽³⁾
Fosc/16	101	800 ns ⁽²⁾	2.0 μs	4.0 μs	16.0 μs ⁽³⁾
Fosc/32	010	1.6 μs	4.0 μs	8.0 μs ⁽³⁾	32.0 μs ⁽³⁾
Fosc/64	110	3.2 μs	8.0 μs ⁽³⁾	16.0 μs ⁽³⁾	64.0 μs ⁽³⁾
FRC	x11	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)

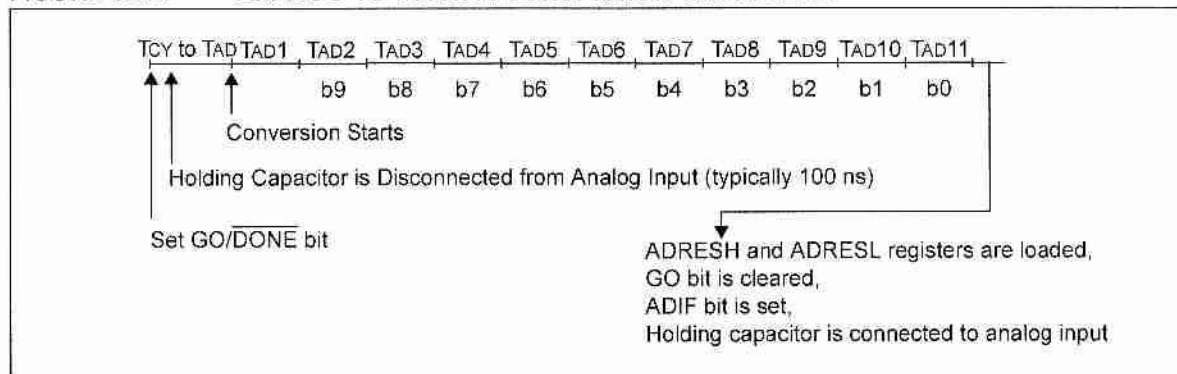
Legend: Shaded cells are outside of recommended range.

Note 1: The FRC source has a typical TAD time of 4 μs for VDD > 3.0V.

2: These values violate the minimum required TAD time.

3: For faster conversion times, the selection of another clock source is recommended.

4: When the device frequency is greater than 1 MHz, the FRC clock source is only recommended if the conversion will be performed during Sleep.

FIGURE 12-2: ANALOG-TO-DIGITAL CONVERSION TAD CYCLES


12.1.5 INTERRUPTS

The ADC module allows for the ability to generate an interrupt upon completion of an Analog-to-Digital conversion. The ADC interrupt flag is the ADIF bit in the PIR1 register. The ADC interrupt enable is the ADIE bit in the PIE1 register. The ADIF bit must be cleared in software.

Note: The ADIF bit is set at the completion of every conversion, regardless of whether or not the ADC interrupt is enabled.

This interrupt can be generated while the device is operating or while in Sleep. If the device is in Sleep, the interrupt will wake-up the device. Upon waking from Sleep, the next instruction following the SLEEP instruction is always executed. If the user is attempting to wake-up from Sleep and resume in-line code execution, the global interrupt must be disabled. If the global interrupt is enabled, execution will switch to the Interrupt Service Routine.

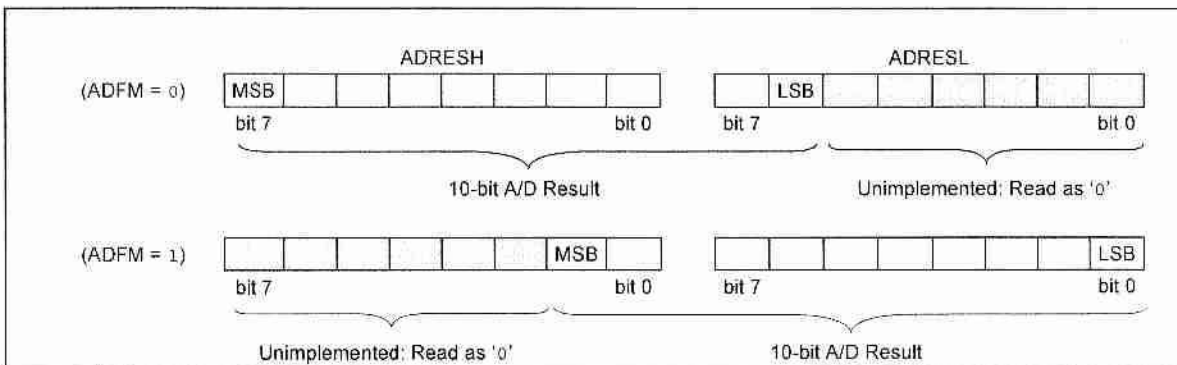
Please see **Section 12.1.5 "Interrupts"** for more information.

12.1.6 RESULT FORMATTING

The 10-bit A/D conversion result can be supplied in two formats, left justified or right justified. The ADFM bit of the ADCON0 register controls the output format.

Figure 12-4 shows the two output formats.

FIGURE 12-3: 10-BIT A/D CONVERSION RESULT FORMAT



12.2 ADC Operation

12.2.1 STARTING A CONVERSION

To enable the ADC module, the ADON bit of the ADCON0 register must be set to a '1'. Setting the GO/DONE bit of the ADCON0 register to a '1' will start the Analog-to-Digital conversion.

Note: The GO/DONE bit should not be set in the same instruction that turns on the ADC. Refer to **Section 12.2.6 "A/D Conversion Procedure"**.

12.2.2 COMPLETION OF A CONVERSION

When the conversion is complete, the ADC module will:

- Clear the GO/DONE bit
- Set the ADIF flag bit
- Update the ADRESH:ADRESL registers with new conversion result

12.2.3 TERMINATING A CONVERSION

If a conversion must be terminated before completion, the GO/DONE bit can be cleared in software. The ADRESH:ADRESL registers will not be updated with the partially complete Analog-to-Digital conversion sample. Instead, the ADRESH:ADRESL register pair will retain the value of the previous conversion. Additionally, a 2 TAD delay is required before another acquisition can be initiated. Following this delay, an input acquisition is automatically started on the selected channel.

Note: A device Reset forces all registers to their Reset state. Thus, the ADC module is turned off and any pending conversion is terminated.

12.2.4 ADC OPERATION DURING SLEEP

The ADC module can operate during Sleep. This requires the ADC clock source to be set to the FRC option. When the FRC clock source is selected, the ADC waits one additional instruction before starting the conversion. This allows the SLEEP instruction to be executed, which can reduce system noise during the conversion. If the ADC interrupt is enabled, the device will wake-up from Sleep when the conversion completes. If the ADC interrupt is disabled, the ADC module is turned off after the conversion completes, although the ADON bit remains set.

When the ADC clock source is something other than FRC, a SLEEP instruction causes the present conversion to be aborted and the ADC module is turned off, although the ADON bit remains set.

12.2.5 SPECIAL EVENT TRIGGER

The CCP Special Event Trigger allows periodic ADC measurements without software intervention. When this trigger occurs, the GO/DONE bit is set by hardware and the Timer1 counter resets to zero.

Using the Special Event Trigger does not assure proper ADC timing. It is the user's responsibility to ensure that the ADC timing requirements are met.

See **Section 15.0 "Capture/Compare/PWM (CCP) Module"** for more information.

12.2.6 A/D CONVERSION PROCEDURE

This is an example procedure for using the ADC to perform an Analog-to-Digital conversion:

1. Configure Port:
 - Disable pin output driver (See TRIS register)
 - Configure pin as analog
2. Configure the ADC module:
 - Select ADC conversion clock
 - Configure voltage reference
 - Select ADC input channel
 - Select result format
 - Turn on ADC module
3. Configure ADC interrupt (optional):
 - Clear ADC interrupt flag
 - Enable ADC interrupt
 - Enable peripheral interrupt
 - Enable global interrupt⁽¹⁾
4. Wait the required acquisition time⁽²⁾.
5. Start conversion by setting the GO/DONE bit.
6. Wait for ADC conversion to complete by one of the following:
 - Polling the GO/DONE bit
 - Waiting for the ADC interrupt (interrupts enabled)
7. Read ADC Result
8. Clear the ADC interrupt flag (required if interrupt is enabled).

EXAMPLE 12-1: A/D CONVERSION

```

;This code block configures the ADC
;for polling, Vdd reference, Frc clock
;and AN0 input.
;
;Conversion start & polling for completion
;are included.
;
BANKSEL    ADCON1    ;
MOVLW     B'01110000' ;ADC Frc clock
MOVWF     ADCON1    ;
BANKSEL    TRISA     ;
BSF       TRISA,0   ;Set RA0 to input
BANKSEL    ANSEL     ;
BSF       ANSEL,0   ;Set RA0 to analog
BANKSEL    ADCON0    ;
MOVLW     B'10000001' ;Right justify,
MOVWF     ADCON0    ;Vdd Vref, AN0, On
CALL      SampleTime ;Acquisition delay
BSF       ADCON0,GO  ;Start conversion
BTFSC     ADCON0,GO  ;Is conversion done?
GOTO      $-1        ;No, test again
BANKSEL    ADRESH    ;
MOVWF     ADRESH,W  ;Read upper 2 bits
MOVWF     RESULTHI   ;store in GPR space
BANKSEL    ADRESL    ;
MOVWF     ADRESL,W  ;Read lower 8 bits
MOVWF     RESULTLO   ;Store in GPR space
    
```

12.2.7 ADC REGISTER DEFINITIONS

The following registers are used to control the operation of the ADC.

Note 1: The global interrupt can be disabled if the user is attempting to wake-up from Sleep and resume in-line code execution.

2: See Section 12.3 "A/D Acquisition Requirements".

13.1.2 READING THE DATA EEPROM MEMORY

To read a data memory location, the user must write the address to the EEADRL register, clear the EEPGD control bit, and then set control bit RD of the EECON1 register. The data is available in the very next cycle, in the EEDATL register; therefore, it can be read in the next instruction. EEDATL will hold this value until another read or until it is written to by the user (during a write operation).

EXAMPLE 13-1: DATA EEPROM READ

```
BANKSEL EEADRL      ;
MOVF  DATA_EE_ADDR,W ;Data Memory
MOVWF EEADRL        ;Address to read
BANKSEL EECON1      ;
BCF   EECON1,EEPGD  ;Point to Data
                        ;memory
BSF   EECON1,RD     ;EE Read
BANKSEL EEDATL      ;
MOVWF EEDATL,W      ;W = EEPROM Data
```

13.1.3 WRITING TO THE DATA EEPROM MEMORY

To write an EEPROM data location, the user must first write the address to the EEADRL register and the data to the EEDATL register. Then the user must follow a specific sequence to initiate the write for each byte.

The write will not initiate if the sequence described below is not followed exactly (write 55h to EECON2, write AAh to EECON2, then set WR bit) for each byte. Interrupts should be disabled during this code segment.

Additionally, the WREN bit in EECON1 must be set to enable write. This mechanism prevents accidental writes to data EEPROM due to errant (unexpected) code execution (i.e., lost programs). The user should keep the WREN bit clear at all times, except when updating EEPROM. The WREN bit is not cleared by hardware.

After a write sequence has been initiated, clearing the WREN bit will not affect this write cycle. The WR bit will be inhibited from being set unless the WREN bit is set.

At the completion of the write cycle, the WR bit is cleared in hardware and the EE Write Complete Interrupt Flag bit (EEIF) is set. The user can either enable this interrupt or poll this bit. EEIF must be cleared by software.

The steps to write to EEPROM data memory are:

1. If step 10 is not implemented, check the WR bit to see if a write is in progress.
2. Write the address to EEADRL. Make sure that the address is not larger than the memory size of the device.
3. Write the 8-bit data value to be programmed in the EEDATL register.
4. Clear the EEPGD bit to point to EEPROM data memory.
5. Set the WREN bit to enable program operations.
6. Disable interrupts (if enabled).
7. Execute the special five instruction sequence:
 - Write 55h to EECON2 in two steps (first to W, then to EECON2)
 - Write AAh to EECON2 in two steps (first to W, then to EECON2)
 - Set the WR bit
8. Enable interrupts (if using interrupts).
9. Clear the WREN bit to disable program operations.
10. At the completion of the write cycle, the WR bit is cleared and the EEIF interrupt flag bit is set. (EEIF must be cleared by firmware.) If step 1 is not implemented, then firmware should check for EEIF to be set, or WR to clear, to indicate the end of the program cycle.

EXAMPLE 13-2: DATA EEPROM WRITE

```
BANKSEL EECON1      ;
BTFSZ EECON1,WR    ;Wait for write
GOTO  $-1           ;to complete
BANKSEL EEADRL      ;
MOVF  DATA_EE_ADDR,W ;Data Memory
MOVWF EEADRL        ;Address to write
MOVF  DATA_EE_DATA,W ;Data Memory Value
MOVWF EEDATL        ;to write
BANKSEL EECON1      ;
BCF   EECON1,EEPGD  ;Point to DATA
                        ;memory
BSF   EECON1,WREN   ;Enable writes

BCF   INTCON,GIE    ;Disable INT's.
MOVLW 55h           ;
MOVWF EECON2        ;Write 55h
MOVLW AAH           ;
MOVWF EECON2        ;Write AAh
BSF   EECON1,WR     ;Set WR bit to
                        ;begin write
BSF   INTCON,GIE    ;Enable INT's.
BCF   EECON1,WREN   ;Disable writes
```

Required Sequence

17.0 INSTRUCTION SET SUMMARY

The PIC16F913/914/916/917/946 instruction set is highly orthogonal and is comprised of three basic categories:

- **Byte-oriented** operations
- **Bit-oriented** operations
- **Literal and control** operations

Each PIC16 instruction is a 14-bit word divided into an **opcode**, which specifies the instruction type and one or more **operands**, which further specify the operation of the instruction. The formats for each of the categories is presented in Figure 17-1, while the various opcode fields are summarized in Table 17-1.

Table 17-2 lists the instructions recognized by the MPASM™ assembler.

For **byte-oriented** instructions, 'f' represents a file register designator and 'd' represents a destination designator. The file register designator specifies which file register is to be used by the instruction.

The destination designator specifies where the result of the operation is to be placed. If 'd' is zero, the result is placed in the W register. If 'd' is one, the result is placed in the file register specified in the instruction.

For **bit-oriented** instructions, 'b' represents a bit field designator, which selects the bit affected by the operation, while 'f' represents the address of the file in which the bit is located.

For **literal and control** operations, 'k' represents an 8-bit or 11-bit constant, or literal value.

One instruction cycle consists of four oscillator periods; for an oscillator frequency of 4 MHz, this gives a nominal instruction execution time of 1 μs. All instructions are executed within a single instruction cycle, unless a conditional test is true, or the program counter is changed as a result of an instruction. When this occurs, the execution takes two instruction cycles, with the second cycle executed as a NOP.

All instruction examples use the format '0xhh' to represent a hexadecimal number, where 'h' signifies a hexadecimal digit.

17.1 Read-Modify-Write Operations

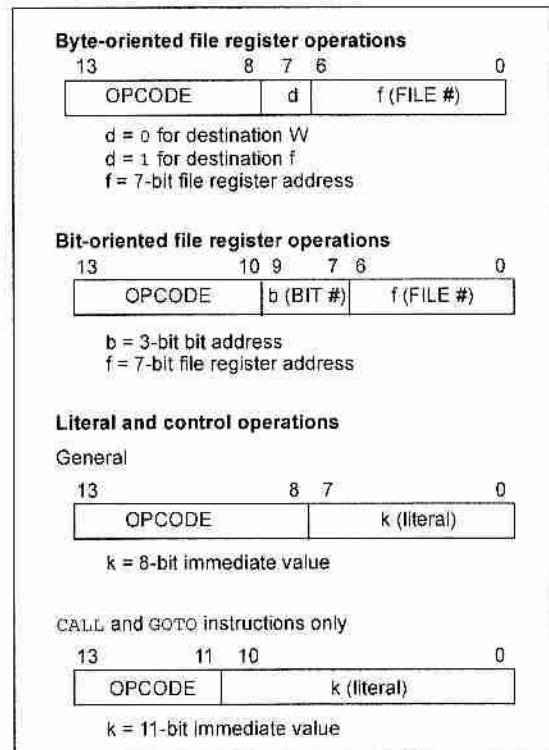
Any instruction that specifies a file register as part of the instruction performs a Read-Modify-Write (R-M-W) operation. The register is read, the data is modified, and the result is stored according to either the instruction, or the destination designator 'd'. A read operation is performed on a register even if the instruction writes to that register.

For example, a `CLRF PORTA` instruction will read PORTA, clear all the data bits, then write the result back to PORTA. This example would have the unintended consequence of clearing the condition that set the RBIF flag.

TABLE 17-1: OPCODE FIELD DESCRIPTIONS

Field	Description
f	Register file address (0x00 to 0x7F)
W	Working register (accumulator)
b	Bit address within an 8-bit file register
k	Literal field, constant data or label
x	Don't care location (= 0 or 1). The assembler will generate code with x = 0. It is the recommended form of use for compatibility with all Microchip software tools.
d	Destination select; d = 0: store result in W, d = 1: store result in file register f. Default is d = 1.
PC	Program Counter
TO	Time-out bit
C	Carry bit
DC	Digit carry bit
Z	Zero bit
PD	Power-down bit

FIGURE 17-1: GENERAL FORMAT FOR INSTRUCTIONS



PIC16F913/914/916/917/946

TABLE 17-2: PIC16F913/914/916/917/946 INSTRUCTION SET

Mnemonic, Operands	Description	Cycles	14-Bit Opcode				Status Affected	Notes	
			MSb		LSb				
BYTE-ORIENTED FILE REGISTER OPERATIONS									
ADDWF	f, d	Add W and f	1	00	0111	dfff	ffff	C, DC, Z	1, 2
ANDWF	f, d	AND W with f	1	00	0101	dfff	ffff	Z	1, 2
CLRF	f	Clear f	1	00	0001	1fff	ffff	Z	2
CLRWF	-	Clear W	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	Complement f	1	00	1001	dfff	ffff	Z	1, 2
DECf	f, d	Decrement f	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ	f, d	Decrement f, Skip if 0	1(2)	00	1011	dfff	ffff		1, 2, 3
INCF	f, d	Increment f	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ	f, d	Increment f, Skip if 0	1(2)	00	1111	dfff	ffff		1, 2, 3
IORWF	f, d	Inclusive OR W with f	1	00	0100	dfff	ffff	Z	1, 2
MOVF	f, d	Move f	1	00	1000	dfff	ffff	Z	1, 2
MOVWF	f	Move W to f	1	00	0000	1fff	ffff		
NOP	-	No Operation	1	00	0000	0xx0	0000		
RLF	f, d	Rotate Left f through Carry	1	00	1101	dfff	ffff	C	1, 2
RRF	f, d	Rotate Right f through Carry	1	00	1100	dfff	ffff	C	1, 2
SUBWF	f, d	Subtract W from f	1	00	0010	dfff	ffff	C, DC, Z	1, 2
SWAPF	f, d	Swap nibbles in f	1	00	1110	dfff	ffff		1, 2
XORWF	f, d	Exclusive OR W with f	1	00	0110	dfff	ffff	Z	1, 2
BIT-ORIENTED FILE REGISTER OPERATIONS									
BCF	f, b	Bit Clear f	1	01	00bb	bfff	ffff		1, 2
BSF	f, b	Bit Set f	1	01	01bb	bfff	ffff		1, 2
BTFSC	f, b	Bit Test f, Skip if Clear	1(2)	01	10bb	bfff	ffff		3
BTFSS	f, b	Bit Test f, Skip if Set	1(2)	01	11bb	bfff	ffff		3
LITERAL AND CONTROL OPERATIONS									
ADDLW	k	Add literal and W	1	11	111x	kkkk	kkkk	C, DC, Z	
ANDLW	k	AND literal with W	1	11	1001	kkkk	kkkk	Z	
CALL	k	Call Subroutine	2	10	0kkk	kkkk	kkkk		
CLRWD _T	-	Clear Watchdog Timer	1	00	0000	0110	0100	\overline{TO} , \overline{PD}	
GOTO	k	Go to address	2	10	1kkk	kkkk	kkkk		
IORLW	k	Inclusive OR literal with W	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	Move literal to W	1	11	00xx	kkkk	kkkk		
RETFIE	-	Return from interrupt	2	00	0000	0000	1001		
RETLW	k	Return with literal in W	2	11	01xx	kkkk	kkkk		
RETURN	-	Return from Subroutine	2	00	0000	0000	1000		
SLEEP	-	Go into Standby mode	1	00	0000	0110	0011	\overline{TO} , \overline{PD}	
SUBLW	k	Subtract W from literal	1	11	110x	kkkk	kkkk	C, DC, Z	
XORLW	k	Exclusive OR literal with W	1	11	1010	kkkk	kkkk	Z	

- Note 1:** When an I/O register is modified as a function of itself (e.g., MOVF GPIO, 1), the value used will be that value present on the pins themselves. For example, if the data latch is '1' for a pin configured as input and is driven low by an external device, the data will be written back with a '0'.
- 2:** If this instruction is executed on the TMR0 register (and where applicable, d = 1), the prescaler will be cleared if assigned to the Timer0 module.
- 3:** If the Program Counter (PC) is modified, or a conditional test is true, the instruction requires two cycles. The second cycle is executed as a NOP.

19.0 ELECTRICAL SPECIFICATIONS

Absolute Maximum Ratings^(†)

Ambient temperature under bias	-40° to +125°C
Storage temperature	-65°C to +150°C
Voltage on VDD with respect to VSS	-0.3V to +6.5V
Voltage on MCLR with respect to VSS	-0.3V to +13.5V
Voltage on all other pins with respect to VSS	-0.3V to (VDD + 0.3V)
Total power dissipation ⁽¹⁾	800 mW
Maximum current out of VSS pin	95 mA
Maximum current into VDD pin	95 mA
Input clamp current, I _{IK} (V _i < 0 or V _i > VDD).....	±20 mA
Output clamp current, I _{OK} (V _o < 0 or V _o > VDD).....	±20 mA
Maximum output current sunk by any I/O pin.....	25 mA
Maximum output current sourced by any I/O pin	25 mA
Maximum current sourced by all ports (combined)	90 mA
Maximum current sunk by all ports (combined)	90 mA

Note 1: Power dissipation is calculated as follows: $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$.

2: PORTD and PORTE are not implemented in PIC16F913/916 devices.

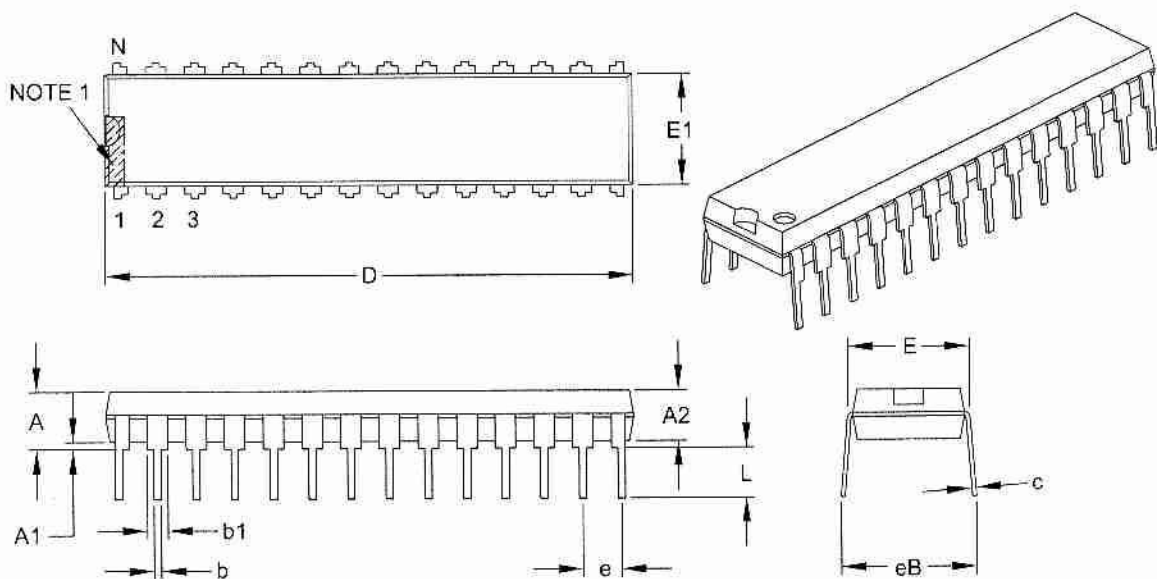
† NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operation listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

21.2 Package Details

The following sections give the technical details of the packages.

28-Lead Skinny Plastic Dual In-Line (SP) – 300 mil Body [SPDIP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



		Units	INCHES		
Dimension Limits			MIN	NOM	MAX
Number of Pins	N		28		
Pitch	e		.100 BSC		
Top to Seating Plane	A		–	–	.200
Molded Package Thickness	A2		.120	.135	.150
Base to Seating Plane	A1		.015	–	–
Shoulder to Shoulder Width	E		.290	.310	.335
Molded Package Width	E1		.240	.285	.295
Overall Length	D		1.345	1.365	1.400
Tip to Seating Plane	L		.110	.130	.150
Lead Thickness	c		.008	.010	.015
Upper Lead Width	b1		.040	.050	.070
Lower Lead Width	b		.014	.018	.022
Overall Row Spacing §	eB		–	–	.430

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-070B

