



Janne Moisanen

FLYING PROBE -TESTAUSMENETELMÄN TEHOKKUUS TUOTANNOSSA JA KORJAUSTOIMINNOISSA

FLYING PROBE -TESTAUSMENETELMÄN TEHOKKUUS TUOTANNOSSA JA KORJAUSTOIMINNOISSA

Janne Moisanen
Opinnäytetyö
Kevät 2011
Tietotekniikan koulutusohjelma
Oulun seudun ammattikorkeakoulu

TIIVISTELMÄ

Koulutusohjelma	Opinnäytetyö	Sivuja	+	Liitteitä
Tietotekniikka	Insinööriyö	36	+	
Suuntautumisvaihtoehto	Aika			
Langaton tietoliikenne	2011			
Työn tilaaja	Työn tekijä			
Nokia Siemens Networks	Janne Moisanen			
Työn nimi				
Flying Probe -testausmenetelmän tehokkuus tuotannossa ja korjaustoiminnoissa				
Avainsanat				
Testaus, Flying Probe, satunnaisotanta, testauskattavuus				

Insinööriyössä oli tavoitteena kartoittaa Flying Probe (FP) -testausmenetelmän soveltuvuutta massatuotantolinjan testausmenetelmänä ja korjausalueen apumenetelmänä vikojen paikallistamisessa. Työn tilaajana oli prosessitestausryhmä Nokia Siemens Networksilta tehtaalta Ruskon yksiköstä Oulussa.

Työssä testattiin piirilevyjä FP-testauslaitteella ja saatuja tuloksia verrattiin ICT- ja FT-testausmenetelmien tuloksiin. Tutkimusmenetelmä perustui satunnaisotantaan. Lisäksi työhön kuului prosessitestauksen ongelmien pohdintaa ja mahdollisia parannustoimenpiteitä.

Tuloksena saatiin tietoa FP-testauksen ongelmista ja vahvuuksista. Merkittävin tieto oli mahdollinen FP-testauksen hyödynnettävyys korjausalueella. Suurin hyöty massatuotantolinjalla olisi mahdollisen säännöllisen prosessivian havaitsemisen nopeutuminen. Työn tuloksia voidaan käyttää jatkossa mahdolliseen lisätutkimukseen ja FP-testaustapojen jatkokehittämiseen.

SISÄLTÖ

TIIVISTELMÄ.....	3
SISÄLTÖ.....	4
1 JOHDANTO.....	5
2 ELEKTRONIIKAN TUOTANTOPROSESSI.....	7
3 TESTAUSMENETELMIÄ.....	9
3.1 Automated Optical Inspection.....	9
3.2 In Circuit -testaus	11
3.3 Flying Probe	12
3.4 Net(z)Test-testausmenetelmä	14
4 VIKATYYPPIEN HAVAITTAVUUS ERI TESTAUSMENETELMILLÄ	16
5 TESTAUKSEN LÄHTÖKOHTIA JA VAIHEITA.....	18
5.1 Testauksen suunnittelun taustoja	18
5.2 Tuotteiden valinta	20
5.3 Testauksen toteutus	21
6 MITTAUSTULOKSET.....	22
7 TESTAUKSEN KEHITYS JA HAASTEET	29
8 POHDINTA.....	34
LÄHTEET.....	36

1 JOHDANTO

Insinööri työ on tehty Nokia Siemens Networks (NSN) tukiasemayksikössä Oulussa. Työ on suunniteltu auttamaan ja kehittämään prosessitestausta. Työn valvojana toimi Nokia Siemens Networks puolella Manager, MS, Test Engineering Mika Kaivola ja Oulun seudun ammattikorkeakoulun valvojana oli Tapani Kokkomäki.

Työn tavoitteena oli tutkimuksen ja koetestauksen perusteella kartoittaa Flying Probe (FP) -testauslaitteen mahdollisuuksia toimia massatuotannon testauslaitteena In Circuit Test (ICT) -testauslaitteen rinnalla tai korvaavana testausvaihtoehtona. Lisäksi tavoitteena oli tutkia myös FP-testausmenetelmän käyttömahdollisuuksia toimia korjausalueella apuna piirilevyjen vikojen paikallistamisessa.

Työn tärkeyteen ja ajankohtaan vaikutti yhä suuremmassa määrin komponenttitiheyden ja levyn monimutkaisuuden lisääntymisen myötä aiheutuva ICT-testauksen vaikeutuminen. Levykoot ovat koko ajan kasvamaan päin komponenttimäärän lisääntymisen vuoksi. Edellä mainittujen seikkojen vuoksi ICT-testauksen tarvitsemille testipisteille on jäämässä vähemmän tilaa. ICT-testausmenetelmä on kallis testausvaihtoehto, koska jokaiselle tuotteelle tarvitaan erillinen neulapeti. Tuotteiden suuren vaihtuvuusnopeuden ja valikoiman vuoksi nykyään ja tulevaisuudessa ICT-testauksen on yhä vaikeampi pysyä mukana muutoksissa kohtuullisen nopeasti. Ongelmia aiheuttavat neulapetiin tarvittavat muutostyöt ja testausohjelmiston työlääät kehitysvaiheet.

FP-testausmenetelmä soveltuu kaikille tuotteille sen liikkuvien neulojen vuoksi, joten testipaikkojen muutokset piirilevyillä on helppo toteuttaa. Flying Proben suurin ongelma on pitkä testausaika, joten työn tavoitteena oli myös miettiä mahdollisimman järkevä testaus tapa koetestauksiin ja mahdollinen tuleva testaus tapa aiheuttamatta merkittävää viivettä tuotteen valmistusprosessissa.

Tavoitteena on myös mittausdatan kerääminen luettavaan muotoon ja sen myötä helpottuva analysointi.

Korjausalueen ongelmana on vikojen analysointi levyllä sekä siitä aiheutuva korjauksien hitaus ja sen myötä kustannusten nousu. Tämän työn tutkimuksen kohteena olevan korjausalueen pääsääntöinen tehtävä on korjata toiminnallisessa testauksessa (FT) ilmi tulleet viat ja vaikeammat vikatapaukset, jotka on prosessitestauksessa havaittu. Korjausalueen henkilöstön ammattitaidolla ja kokemuksella on suuri merkitys vikojen paikallistamisessa ja korjauksessa.

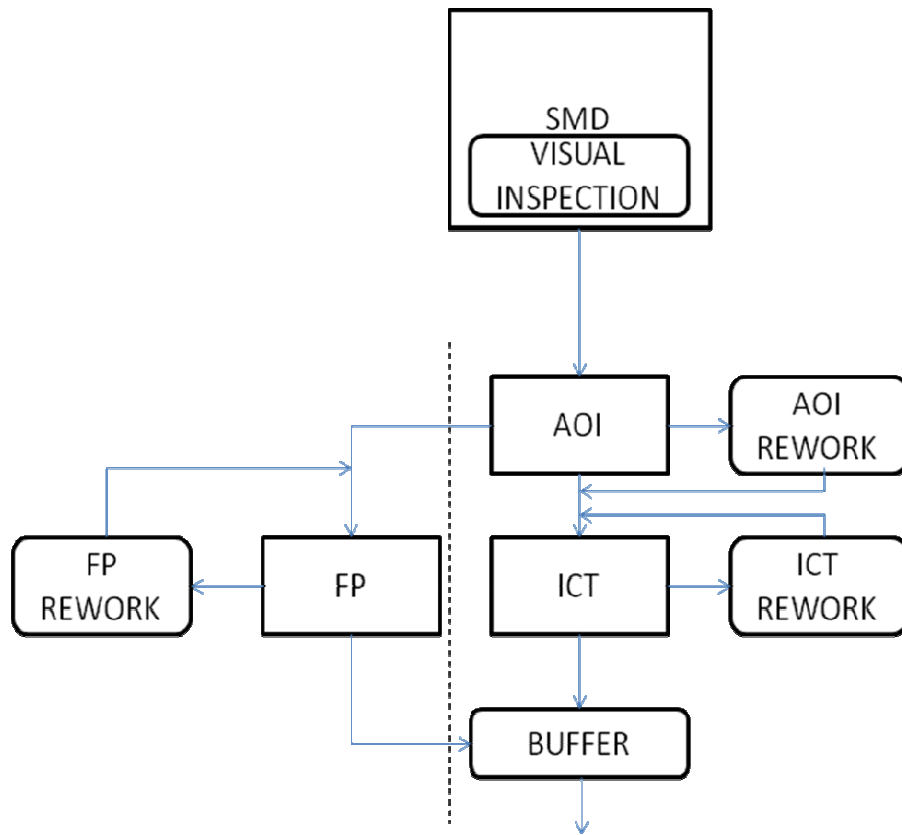
2 ELEKTRONIIKAN TUOTANTOPROSESSI

Tyypillinen elektroniikan tuotantoprosessi alkaa komponenttien ladonnasta, joka tapahtuu pintaliitoskokoontyö (SMD) -linjalla. Sen jälkeen alkavat varsinaiset testausvaiheet, jotka tapahtuvat koneellisesti. Nämä vaiheet luokitellaan ns. prosessitestaukseen ja toiminnalliseen testaukseen.

SMD (Surface Mounted Device) -linjan yhteydessä on yleensä visuaalinen tarkastus (HVI), joka voi sijaita esimerkiksi linjan keskivaiheilla ennen juotosuunia. Visuaalinen tarkastus ei ole yksistään tehokas tarkastusmenetelmä nykyaikaisessa elektroniikan tuotannossa, eikä sitä voida käyttää koneellisesti tapahtuvan tarkastuksen korvaavana menetelmänä. Menetelmää voidaan kuitenkin käyttää vain levyn pienen osan tarkastukseen tai tietyn komponentin laadun seurantaan.

Visuaalista tarkastusta huomattavasti tehokkaampi nykyaikainen menetelmä on Automated Optical Inspection (AOI) -testausmenetelmä, joka on tehokkaimmillaan, kun laite on fyysisesti sijoitettu SMD-linjan päähän. Jokaisella testausvaiheella on suositeltavaa olla erityinen korjausalue. Tämä on hyväksi havaittu menetelmä vikojen hallinnassa. AOI-testauslaite kuuluukin yleensä nykyaikaisen elektroniikkateollisuuden massatuotannossa tehtaiden tärkeimpiin testauslaitteisiin.

AOI-tarkastuksen jälkeen suoritetaan ladotun piirilevyn ensimmäinen neuloihin perustuva testausvaihe, joka yleensä on ICT-testaus tai FP-testaus, joiden yhteydessä kannattaa olla myös oma korjausalue. FP-testausta käytetään yleensä tuotekehityslinjan neulatestausvaihtoehtona, joissa tuotettavat määrät ovat pieniä. Tyypillinen SMD-tuotannon ja prosessitestauksen yksinkertaistettu lohkokkaavio on esitetty kuvassa 1.



KUVA 1. SMD-tuotanto ja prosessitestauksen vaiheet

3 TESTAUSMENETELMIÄ

Tarkastellaan hieman prosessitestaukseen kuuluvia osa-alueita, jotta saataisiin yleiskäsitys erilaisista käytössä olevista testausmenetelmistä ja niiden vahvuuksista ja heikkouksista. Prosessitestausinsinöörin on tärkeää hallita nämä osa-alueet ja ymmärtää niiden merkitys toisiinsa nähden. Tämän avulla voidaan ymmärtää tietyn testin vaikutus ja tärkeys prosessin edetessä. Myös perustuntemus toiminnallisesta testauksesta (FT) tekee prosessitestauksen hallinnasta tehokkaampaa. Tässä työssä ei tarkastella toiminnallista testausta, koska tämä insinööriö kuuluu prosessitestauksen alueeseen.

3.1 Automated Optical Inspection

Automaattinen optinen tarkastus (AOI) on konenäköön perustuva optinen testausmenetelmä, jota voidaan käyttää visuaalisen tarkastuksen lisäksi tai rinnalla. Laitteen havaitsemien poikkeamien perusteella voidaan säätää tuotannon prosessin laatua tehokkaasti. (1.)

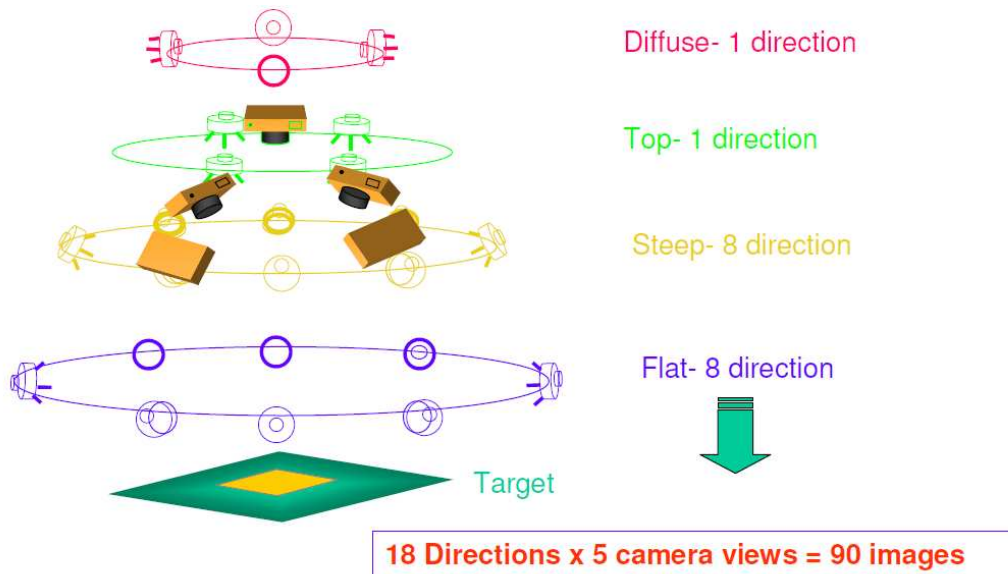
AOI-testauslaite (kuva 2) sijaitsee yleensä tuotantolinjassa ennen juotosuunia tai uunin jälkeen. Testauslaite suositellaan kuitenkin sijoitettavaksi juotosuunin jälkeen, koska juotosuunissa voi syntyä prosessivikoja. Täten se mahdollistaa visuaalisesti havaittavissa olevien vikojen löytymisen mahdollisimman aikaisessa vaiheessa tuotantoa. (1.)



KUVA 2. Symbion S-36 -AOI-testauslaite (2, s. 1)

Tuotantoprosessissa, jossa piirilevyn molemmat puolet ladotaan, joudutaan uunin läpiajovaihe toteuttamaan kaksi kertaa. Tämän vuoksi jo kerran testattu piirilevyn puoli altistuu uudelleen prosessivikojen syntymiselle. Tämä vähentää AOI-testauksen merkitystä, koska raskaampia komponentteja voi tippua uunin pohjalle.

AOI-testauslaite käyttää yhtä tai useampaa kameraa sekä salamavalvoja kuvatessaan testattavaa piirilevyä (kuva 3). Laitteen tuottamat kuvat voivat olla mustavalko- tai värikuvia laitetyypin mukaan. Värikuvat auttavat ihmissilmää havainnoimaan paremmin vikojen tulkinnessa esimerkiksi juotoksien tarkastelussa. (1.)



KUVA 3. Optinen järjestelmä Symbion S-36 -AOI-testauslaitteesta (2, s. 10)

3.2 In Circuit -testaus

In Circuit- eli ICT-testaus on sähköinen testausmenetelmä, jolla voidaan testata yksittäisten komponenttien sähköisten arvojen oikeellisuutta, mutta ei levyn toiminnallisuutta. Lisäksi ICT-testauslaitteella (kuva 4) voidaan testata jonkin verran myös komponenttien toiminnallisuutta syöttämällä testattavalle levyille käyttöjännite. Testauksessa tehdään erilaisia analogisia ja digitaalisia testejä. ICT-testauslaitteella on mahdollista myös digitaalipiirien ohjelmointi.

Sijoittamalla ICT-testauslaite heti AOI-testauslaitteen jälkeen suurin osa prosessivioista voidaan havaita mahdollisimman aikaisessa vaiheessa. Tällä tavalla saadaan tehokas ja kattava testausyhdistelmä. ICT-testaus on tehokkaimmillaan silloin, kun tuotetaan suuria määriä samaa tuotetta.



KUVA 4. Agilent HP3070 -ICT-testauslaite (3, s. 1)

ICT on ns. neulapetitestausta, jossa neulakontakti levyille saadaan alipaineen tai mekaanisen puristuksen avulla. ICT-testauksen heikkoutena on jokaiselle tuotteelle tarvittava erillinen neulapeti.

3.3 Flying Probe

Flying Probe (FP) -testaus on sähköinen testausmenetelmä, jolla voidaan testata yksittäisten komponenttien sähköisten arvojen oikeellisuutta, mutta ei levyn toiminnallisuutta. Käytännössä testi koostuu yleensä analogisista mittauksista. Voidaankin sanoa, että mittaus tapahtuu yleismittarin periaatteella. FP-testausta käytetään yleensä tuotekehityslinjojen testausvaihtoehtona sen hitauden vuoksi. Tuotekehityslinjalla ajettavat levyt ovat pienempiä ja näin ollen testaukseen käytettävää aikaa on enemmän. Hitautta voidaan kuitenkin kompensoida käyttämällä useampaa FP-testauslaitetta (kuva 5) saman tuotteen testaamiseen. (4.)



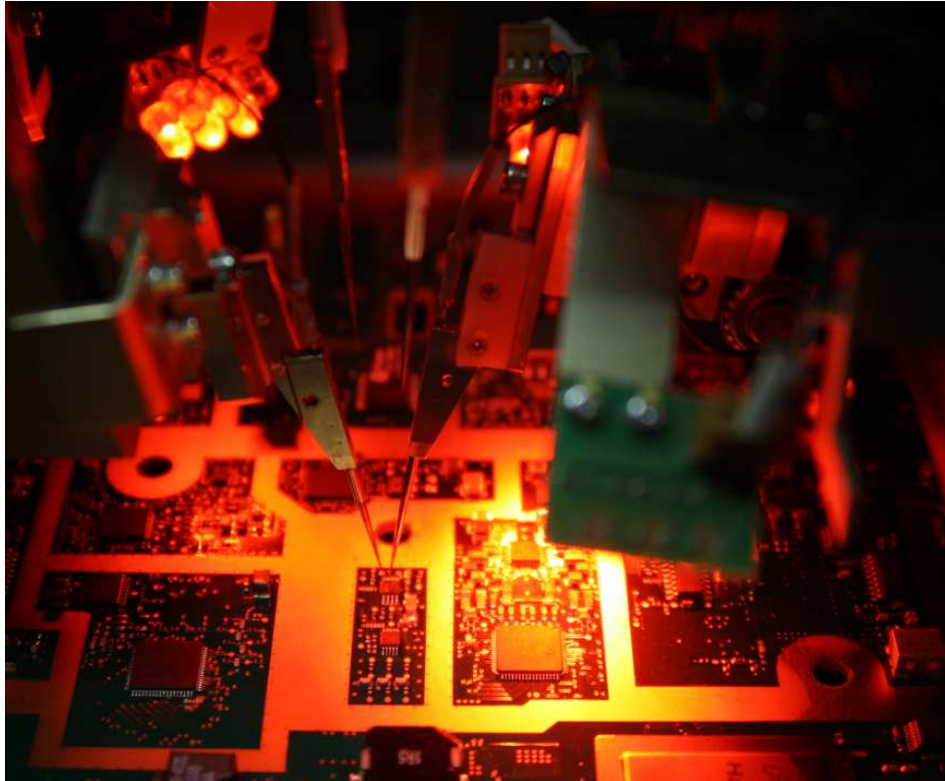
KUVA 5. Takayan APT-8400- ja APT-9400-sarjojen FP-testauslaitteet (5, s. 12)

Testaus tapahtuu liikkuvien testauspäiden avulla, joissa on mittausanturit. Mittausanturina voi olla neuloja ja ns. sensor probe. Sensor proben avulla tapahtuva mittaus perustuu taajuuksiin, joiden perusteella voidaan testata piirin jalkojen juotoksia. Mittausanturien liikkuminen tapahtuu X-, Y- ja Z-suunnassa. Tämä antaa monipuolisen mahdollisuuden testata erilaisia testauskombinaatioita, mutta haittapuolena on testiajan kasvaminen. Suurin osa testiajasta kuluu neulojen liikkumiseen ja varsinaisen yksittäisen testin mittausaika voi olla esimerkiksi 1–200 ms/mittaus laitetyypin mukaan. Testiajan vaihtelulla pyritään vaikuttamaan mittauksen stabiilisuuteen.

Piirilevyn mittauksissa voidaan käyttää apuna myös ns. kiinteää maaneulaa, jonka avulla voidaan vähentää testausaikaa, mutta sen käyttö on työläämpää, koska sen asentaminen tapahtuu käsin. Testauslaitteen rajoittavana tekijänä testauksissa voi olla käytettävissä olevien neulojen määrä ja korkeussuuntainen neulan liikerata. Piirilevyn sisältäessä korkeita komponentteja tai liittimiä ei voida välttämättä testata kyseistä piirilevyä tai puolta, jossa nämä korkeat komponentit sijaitsevat, koska kyseessä on korkeussuuntaisen neulan rajoittava liikuteltavuus. Testipaikkoina käytetään yleensä ensisijaisesti testipisteitä, läpivientejä ja komponentin liitosalueita, ns. pädejä.

FP-laitteen hyviin ominaisuuksiin kuuluu, ettei testaus ole riippuvainen testipisteistä kuten ICT-testausmenetelmä, vaan mittaus voidaan suorittaa

periaatteessa paikasta, josta sähköinen arvo on mitattavissa. Flying Proben vahvuuksia on ohjelmoinnin helppous, joten testipaikan ja komponenttien muutokset levyllä voidaan helposti myös muuttaa testausohjelmaan. Kuvassa 6 on havainnollistettu FP-testausta.



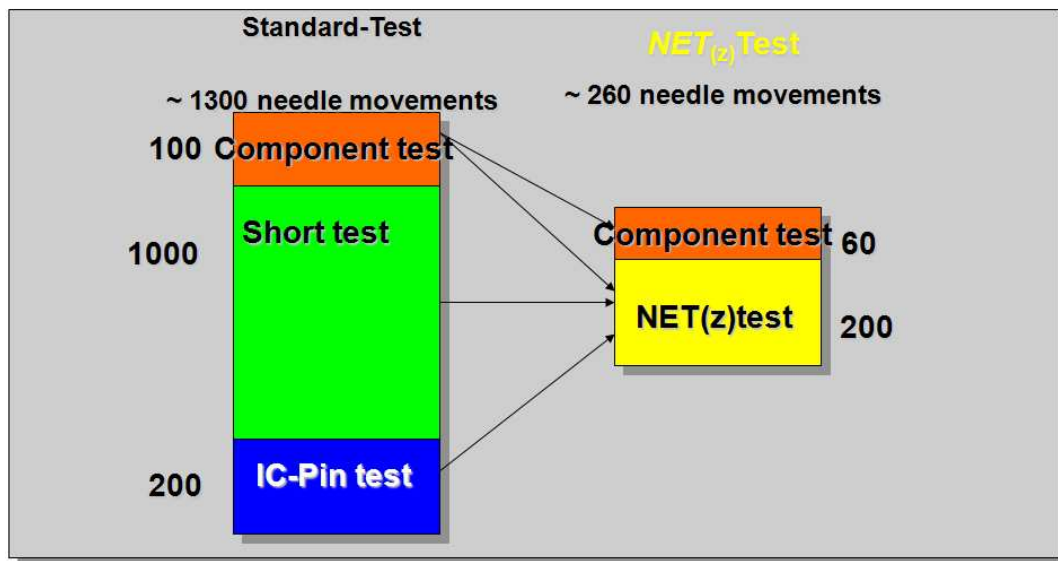
KUVA 6. FP-testauslaitteen testaustapahtuma

3.4 Net(z)Test-testausmenetelmä

Tehokas menetelmä testausajan lyhentämiseen on saatavilla oleva Net(z)Test software -ohjelma FP-testauslaitteisiin. Menetelmän käytössä tarvitaan erillinen kääntäjä, joka tekee tarvittavan ohjelmamedoston testausta varten.

Net(z)Test-menetelmän idea perustuu useisiin eri mittauksiin yhdellä neulakontaktilla. Mittauksia voi olla jopa viisi ja yksi neuloista on koko ajan maapisteessä. Mittaus voidaan suorittaa verkkojen välillä välimatkasta riippumatta ja mittauksen tuloksien perusteella voidaan havaita oikosulku- ja

avoin piiri -mittaukset. Tavallisen testauksen oikosulkumittaus tehdään vierekkäisten verkkojen välillä ja testausvaiheet ovat riippuvaisia vierekkäisten verkkojen määrästä. Lisäksi suoritetaan useita erilaisia mittauksia komponenteille. Net(z)Test-testausohjelma suorittaa tarkemman testauksen komponenteille vasta sen jälkeen, kun virhe havaitaan tiettyjen verkkojen välisessä mittaustuloksessa. Neulakontaktin aiheuttaman virheen välttämiseksi tuloksissa yksi mittaus kontaktin aikana on sitä varten. (5, s. 15–20.) Kuvassa 7 on havainnollistettu Net(z)Test-menetelmässä tarvittavien neulanliikkeiden määrä verrattuna normaalitestauksen.



100 components, 200 nets with respective 5 neighbouring nets

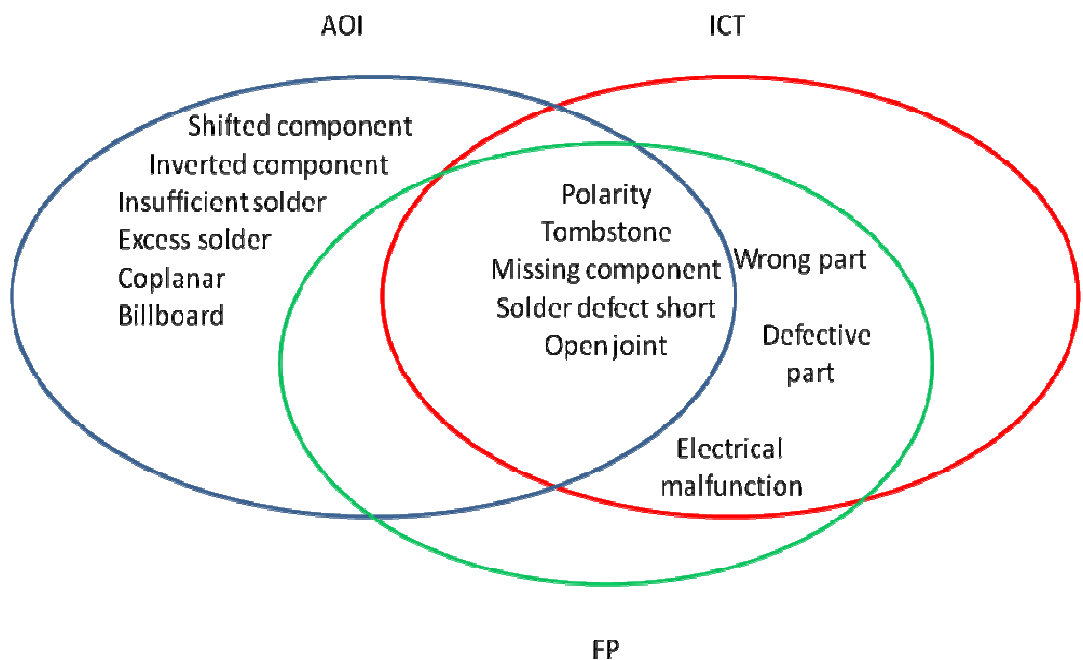
KUVA 7. Net(z)Test-menetelmä verrattuna normaalitestaukseen (6, s. 4)

Kääntäjän virheellisen toiminnan vuoksi menetelmää ei voitu käyttää hyödyksi tässä työssä.

4 VIKATYYPPIEN HAVAITTAVUUS ERI TESTAUSMENETELMILLÄ

Piirilevyn valmistus koostuu useista eri vaiheista ja vikoja voi syntyä missä vaiheessa prosessia tahansa. Inhimilliset virheet vaikuttavat myös suurelta osin vikojen syntymiseen, koska mekaanisesti suoritettavia vaiheita on useita prosessin eri vaiheissa. Ladontavaiheessa vaikuttavia asioita ovat esimerkiksi väärät ladotut komponentit ja piirilevyn käsittelyssä syntyneet viat. Testaus- ja kokoamisvaiheessa rikkoontumiselle altistaa esimerkiksi piirilevyn käsittely.

Testauksessa ilmenneet viat on jaoteltu erilaisiin vikatyyppeihin, joista optinen testaus löytää pelkästään visuaalisesti havaittavat viat (kuva 8). Yleensä komponenttien toiminnallisuutta ei voida tarkastella ulkoapäin, joten mahdollisimman aikaisessa vaiheessa prosessia tulisi olla sähköinen testausmenetelmä. Tiettyjä vikoja on kuitenkin mahdollista löytää molemmilla testausmenetelmillä, joten testauksen kattavuus paranee näiden vikatyypin etsinnässä.



KUVA 8. Vikatyypin havaittavuus eri testausmenetelmillä

Edellä mainittujen seikkojen vuoksi on tärkeää ymmärtää testaamisen tarpeellisuus ja oikea järjestys testausprosessin edetessä. Näin ollen suurin osa vioista on mahdollista poistaa tehokkaasti mahdollisimman aikaisessa vaiheessa prosessia. Tärkeää on myös se, että tuotanto saadaan pysymään käynnissä, vaikka prosessin aikana ilmenisi vikoja. Yhdenkin testausvaiheen väliin jättäminen voi aiheuttaa koko erän hylkäämisen ja toimituksen viivästymisen asiakkaalle. Yleensä suurien levymäärien korjaaminen aiheuttaa pitkän viivästymisen. Levykohtaiselle vikamäärälle on asetettu tietty raja, jonka ylittyessä piirilevyä ei kannata enää korjata ja se hylätään.

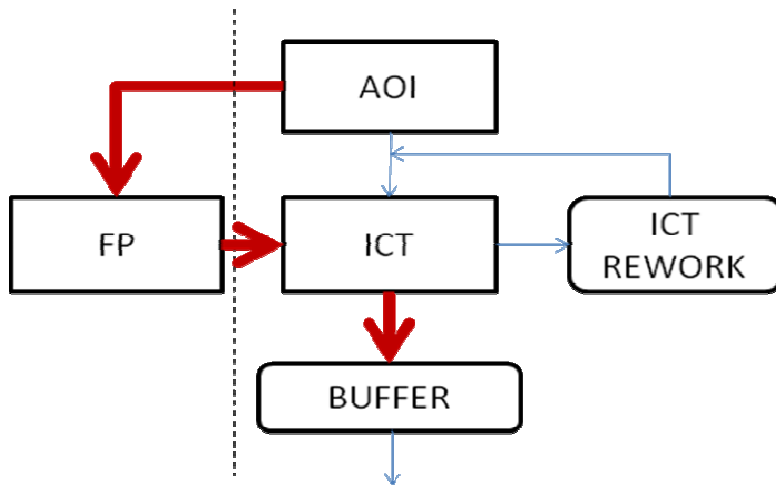
5 TESTAUKSEN LÄHTÖKOHTIA JA VAIHEITA

Testausvaiheen toteutukseen kuului mm. tuotteiden valinta, testaustavan suunnittelu ja testausohjelmien teko. Suunnittelussa oli erityisesti kiinnitettävä huomiota tuotteiden testaustavan valintaan ja testattavien levyjen määrään, jotta tulokset olisivat luotettavia. Prosessitestausr ryhmä oli miettinyt valmiiksi ne tuotteet, jotka kannattaisi ottaa testaukseen mukaan.

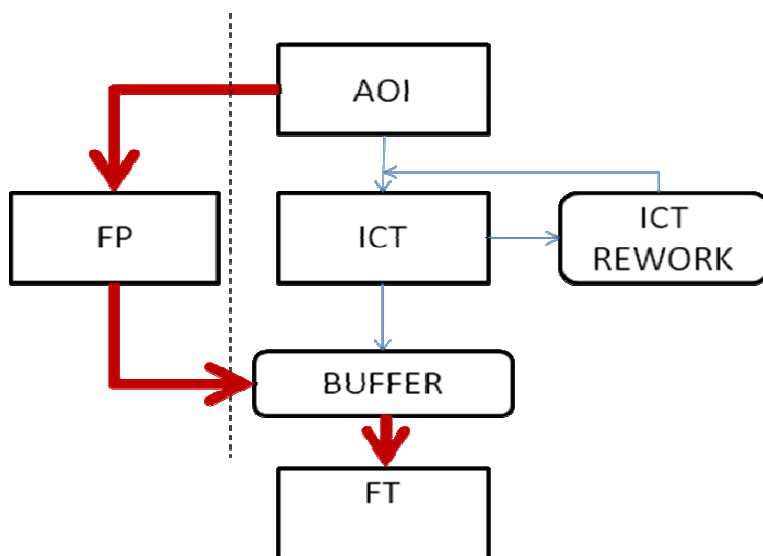
5.1 Testauksen suunnittelun taustoja

Koetestaukseen päätettiin ottaa mukaan tuote, joka oli jo ICT-testattava. Loppujen valittujen tuotteiden valintakriteereihin kuului mm. se, että ne ohittavat normaaliprosessissa ICT-testausvaiheen. Testausvaiheen aikana oli kuitenkin otettava huomioon tuotteiden mahdolliset muutokset, valmistussuunnitelma ja erityisesti FP-testauskapasiteetti. Eniten aikaa vievä vaihe tulisi olemaan ennen varsinaista testausta tehdä tarvittavat ohjelmistosovellukset FP-testausta varten. Muita tärkeitä asioita olivat mm. tuotteiden keräämisen organisointi linjalta sekä operaattoreiden ja työnjohdon informointi.

Testauksen tärkeisiin huomioitaviin asioihin kuului myös se, että keräys ja koetestaus suoritettaisiin ennen varsinaista ICT- tai FT-testausta. Mahdollinen korjaus tapahtuisi vasta edellä mainittujen testivaiheiden jälkeen. Kuvassa 9 ja 10 on havainnollistettu paksujen nuolien avulla tuotteiden testausvaiheiden etenemisjärjestys.



KUVA 9. Testausvaiheet ICT-testattavalle tuotteelle



KUVA 10. Testausvaiheet ICT-testauksen ohittavalle tuotteelle

Testauksessa olisi voitu hyödyntää myös tekniikkaa, jossa viat olisi tehty tarkoituksella ja paikallistaminen tapahtuisi testaamalla. Pelkästään vikojen löytäminen ei olisi tämän työn päätarkoitus vaan testauksen suorittaminen ja mahdollisten vikojen löytäminen satunnaisotannalla.

5.2 Tuotteiden valinta

Ensimmäisen testattavan tuotteen valinnan osakriteerinä oli valita piirilevy, jonka valmistusmäärä on suuri. Tarkoituksena oli, että testattavaa materiaalia on koko ajan saatavilla. Tämän tuotteen komponenttien ladonta tapahtuu levyn molemmille puolille ja se sisältää n. 6000 komponenttia. Tuotteelle kuuluu normaaliprosessissa ICT-testausvaihe. Tämän avulla pystytään vertailemaan saatuja tuloksia ICT- ja FP-testausmenetelmien välillä.

Toiseksi testattavaksi tuotteeksi päätettiin valita piirilevy, jota valmistetaan määrältään vähemmän, mutta tuote ohittaa ICT-testausvaiheen normaaliprosessissa. Tämä tuote sisältää n. 3200 komponenttia ja komponenttien ladonta tapahtuu levyn samalle puolelle eli kysymyksessä on ns. yksipuoleinen piirilevy. Näin ollen levyn testaaminen on huomattavasti nopeampaa FP-testauslaitteella kuin muilla tuotteilla, koska testaus suoritetaan piirilevyn toiselta puolelta ja tämän vuoksi levyn kääntöä ei tarvitse suorittaa.

Kolmanneksi testattavaksi tuotteeksi valittiin piirilevy, joka myös ohittaa normaaliprosessissa ICT-testausvaiheen. Piirilevylle ei voida valmistaa neulapetiä, koska levyllä ei ole tilaa testipisteille. Joidenkin piirikomponenttien testaaminen tällä tuotteella FP-testausmenetelmällä on hankalaa muun muassa kontaktipisteiden vähäisyyden vuoksi. Tämän myötä ongelmana on vian paikallistaminen oikeaan piirikomponenttiin ja korjaaminen on hankalampaa kuin esimerkiksi vastuksen tai kondensaattorin. Yleensä piirin toiminnallinen vika merkitsee piirin vaihtoa. Näiden seikkojen vuoksi yhden levyn korjaustoimenpide voi olla ajallisesti merkittävä. Tämä piirilevy on ladottu molemmin puolin ja sisältää n. 3600 komponenttia.

Viimeisenä tutkittavana kohteena olivat korjausalueen tuotteet. Tällä alueella sijaitsevien piirilevyjen valintaan vaikutti muun muassa levyjen tarjonta. Levyjen keräys perustui satunnaisotantaan ja kriteerinä oli pyrkiä valinnassa kohdistumaan vain ICT-testausvaiheen ohittaviin tuotteisiin. Korjausalueen tarjonta koostuukin suurimmalta osin piirilevyistä, jotka eivät ole läpäisseet ns.

moduulitestausta tai yksikkötestausta, ja asiakaspalautuksena tullessiin tuotteisiin.

5.3 Testauksen toteutus

Testaus suoritettiin Takayan APT-8400- ja APT-9400-sarjojen FP-testauslaitteilla, joita on käytössä yhteensä viisi kappaletta tuotekehityslinjan sähköisessä testauksessa. Testaus suoritettiin tuotekehityksen alueella sijaitsevassa testauspaikassa.

Suunnitelmiin kuului kerätä Tuotetta 1 satunnaisotannalla 2 kpl / tuotettu levyräkki. ICT-operaattorit suorittivat keräyksen annettujen toimintaohjeiden mukaisesti.

Tuote 2 ja 3 testattiin myös samassa paikassa ja niiden keräys perustui myös satunnaisotantaan. Piirilevyt kerättiin ennen FT-testauspaikkaa sijaitsevasta puskurivarastosta. Levyjen valinnassa noudatettaisiin samaa periaatetta 2 kpl / tuotettu levyräkki. Tuotteen 2 testaamista rajoittivat korkeat liittimet, jotka onnistuttiin ylittämään vain APT-9400-testauslaitteella. Tällä testauslaitteella oli riittävä neulan korkeussuuntainen liikerataominaisuus, mutta valitettavasti tätä laitemallia oli käytössä vain yksi. Laitte on kovassa käytössä ja tuleva koetestaukseen jäävä aika oli näin ollen rajallinen.

Mittaustuloksien seuranta oli suoritettava käsin kirjoitettuna paperille, koska kaikkien mittausten vikakirjausta ei ole FP-testauksessa mahdollista hoitaa PC:n kautta tietokantoihin. Tulevat tuotekohtaiset mittaustulokset ovat salaisia, eikä niitä voi näin ollen julkaista. Mittaustuloksissa tuotteet käsitellään nimettöminä ja tulokset ovat selostettuna luvussa 6.

6 MITTAUSTULOKSET

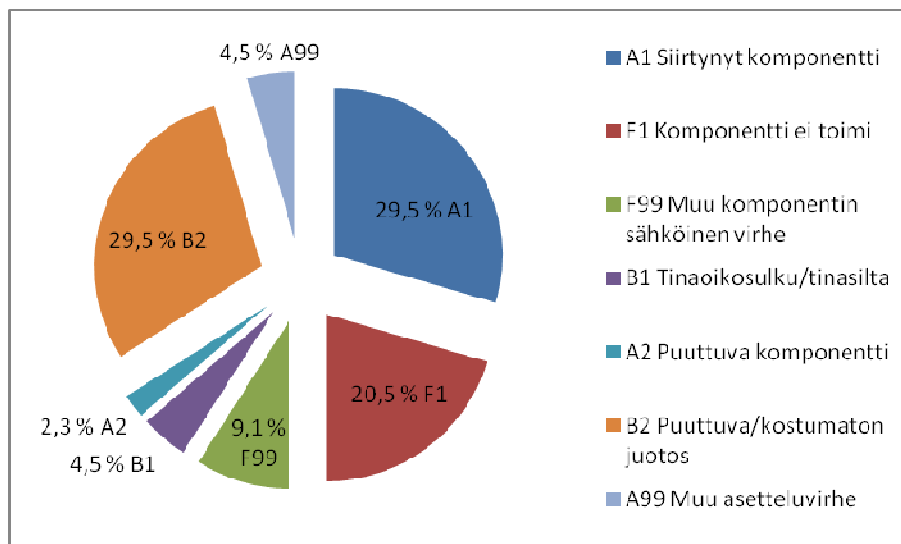
Testikohteiden haku suoritettiin satunnaisotannalla ja näin ollen kaikille tuotteille oli yhteistä se, että löydettyjä vikoja FP-testauksessa oli suhteellisen vähän. On mahdollista, että osaa vioista ei kumpikaan testausmuoto löytänyt, koska testauskattavuus näillä menetelmillä ei ole 100 %. Tämän vuoksi todellisia levyjen vikamääriä oli mahdotonta selvittää. Saadut tulokset ovat suuntaa-antavia, koska testattuja levyjä olisi pitänyt olla vähintään 2 kpl / tuotettu levyräkki. Levyräkkiin testauksessa käytettyjä piirilevyjä mahtuu keskimäärin 17 kpl, joten sadasta tuotetusta piirilevystä saadaan n. 6 levyräkillistä. Kaiken kaikkiaan FP-testauksessa kokonaismääräksi muodostui 60 kpl testattuja levyjä 1090 valmistetusta kappalemäärästä. Tuotetun levymäärän perusteella voidaan laskea, että piirilevyjä olisi pitänyt testata n. 130 kpl.

Löydettyjen vikojen vertailussa käytettiin ICT- tai FT-testausmenetelmiä, koska tämän avulla pystytään osoittamaan FP-testausmenetelmän tehokkuutta vikojen löytymisessä. Korjauspaikan levyjä testattiin 15 kpl satunnaisotannan perusteella. Kaikkien tuotteiden testaaminen kokonaisuudessaan kesti n. 4 viikkoa. Vikamäärien vertailussa käytettiin vikakoodien kokonaismääräjakaumaa, joka laskettiin kaavan 1 mukaisesti.

$$\frac{\text{Havaitut_viat_vikakoodilla}}{\text{Havaitut_viat_kokonaismäärä}} \times 100 = \text{Vikamäärä / koodi \%} \quad \text{KAAVA 1.}$$

Tuote 1

Tuotteen 1 vertailussa käytettiin FP-testaus- ja ICT-testausmenetelmän jälkeen löytyneitä vikoja. Kuva 11 esittää ICT- ja FP-testauksessa löydettyjen vikojen kokonaismääräjakaumaa. Yhteensä vikoja löytyi 44 kpl. Kuvan perusteella voidaan havaita suurimmat viat, jotka olivat A1 (siirtynyt komponentti) 29,5 %, B2 (puuttuva/kostumaton juotos) 29,5 % ja F1 (komponentti ei toimi) 20,5 %.



KUVA 11. Tuotteesta 1 löytyneiden vikojen kokonaismääräjakauma

Taulukko 1 esittää löydettyjä vikoja molemmilla testausmenetelmillä. Kokonaismääräksi kertyi tuotettuja levyjä 420 kpl, jotka kaikki testattiin ICT-testausmenetelmällä ja kyseisestä määrästä 35 kpl testattiin FP-testausmenetelmää käyttäen. Kokonaismäärältään 44 löydetyistä viasta kummatkin menetelmät löysivät yhden saman vian (vikakoodi A2) samoista 35 testatusta levystä. ICT-testausmenetelmä löysi neljä sellaista vikaa yhteisesti testatuista levyistä, joita FP-testaus ei löytänyt. Nämä viat olivat operaattoreiden kuittaamia ja korjattu käytössä olevan ohjeen mukaisesti komponentin toiminnalliseksi viaksi F1. Havaitut viat eivät kuitenkaan ole ehdottomia ja ne voidaan kyseenalaistaa, koska korjauksen perusteena olivat mittauks tulokset, jotka olivat hieman toleranssien ulkopuolella. Nämä korjaukset eivät välttämättä perustu ns. oikeisiin vikoihin ja eivät näin ollen välttämättä aiheuta toimintahäiriötä lopulliseen tuotteeseen.

TAULUKKO 1. Tuotteen 1 vikamäärät

	ICT	FP
Testatut levyt	420	35
Löydetyt viat	42	3
Löydetyt samat viat	1	1
Löydetyt eri viat	4	2

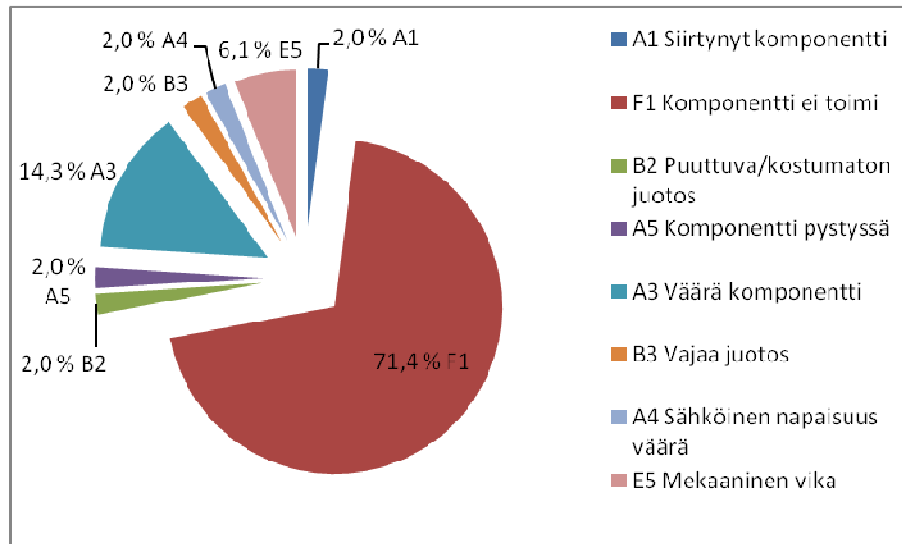
Merkittävin havainto tuloksissa oli kuitenkin se, että FP-testauksessa löydetyistä vioista kaksi jäi havaitsematta ICT-testauksessa. Näiden vikakoodit olivat muu asetteluvirhe (A99) ja muu komponentin sähköinen virhe (F99). Vikakoodiltaan F99 jäi havaitsematta myös FT-testauksessa.

Piirilevykohtainen testausaika FP-testauksessa oli top-puolella 10–11 minuuttia ja bottom-puolella 15–17 minuuttia. Testiajan vaihtelu johtui uusintatestien määrästä, jonka aiheuttavat huonot neulakontaktit ja epästabiliitit testit.

Tuote 2

Tuotteen 2 testatut levy määrät olivat myös vähäisiä. Testauksen tulokset ovat toiminnallisesta testauksesta (FT), koska tuotteella ei ole ICT-testausta.

Kuvassa 12 on kokonaismääräjakauma vioista, jotka kaikki löytyivät toiminnallisessa testauksessa. FP-testauksessa ei löydetty ollenkaan vikoja. Kuvan 12 perusteella havaitaan vikatyypin määrän kasvaneen. Suurin vikaryhmä on F1 (komponentti ei toimi) 71,4 %:n osuudella. Tätä vikatyypin ei AOI-testausmenetelmä pysty testaamaan, mutta tämä vika olisi mahdollisesti löydettävissä ICT- tai FP-testauksessa. Seuraavaksi eniten vikoja oli vikakoodiltaan A3 (väärä komponentti), 14,3 %, joka myös mahdollisesti ICT- tai FP-testauksessa löytyisi. Loput viat jakautuvat tasaisesti. Merkittävin saatu tieto testauksesta oli, mutta ei yllättävin, että tuloksien perusteella oli havaittavissa ICT-testausvaiheen puuttumisen myötä kasvanut vikojen määrä FT-testausvaiheessa.



KUVA 12. Tuotteesta 2 löytyneiden vikojen kokonaismääräjakauma

Taulukosta 2 nähdään tulokset kappalemääräisesti. Yhteensä testattuja levyjä kertyi FT-testauksessa 300 kpl, joista FP-testauksessa testattiin 11 kpl. Yhteisesti molemmilla testausmenetelmillä testatuista levyistä löydettyjä vikoja oli 1 kpl, joka löytyi vain FT-testauksessa. Vikakoodiltaan tämä oli F1 (komponentti ei toimi). Tuloksien perusteella ei saada todellista tietoa FP-testauksesta levyjen vähäisen testausmäärän vuoksi. Yllättävin tieto tuloksissa oli, että joka kuudes levy oli viallinen. Huolestuttavinta oli se, että näin suuri vikamäärä antaa aiheita epäilykselle, ettei kaikkia vikoja ole havaittu ja näin ollen mahdollisuus päätyä asiakkaalle kasvaa.

TAULUKKO 2. Tuotteen 2 vikamäärät

	FT	FP
Testatut levyt	300	11
Löydetyt viat	49	0
Löydetyt samat viat	0	0
Löydetyt eri viat	1	0

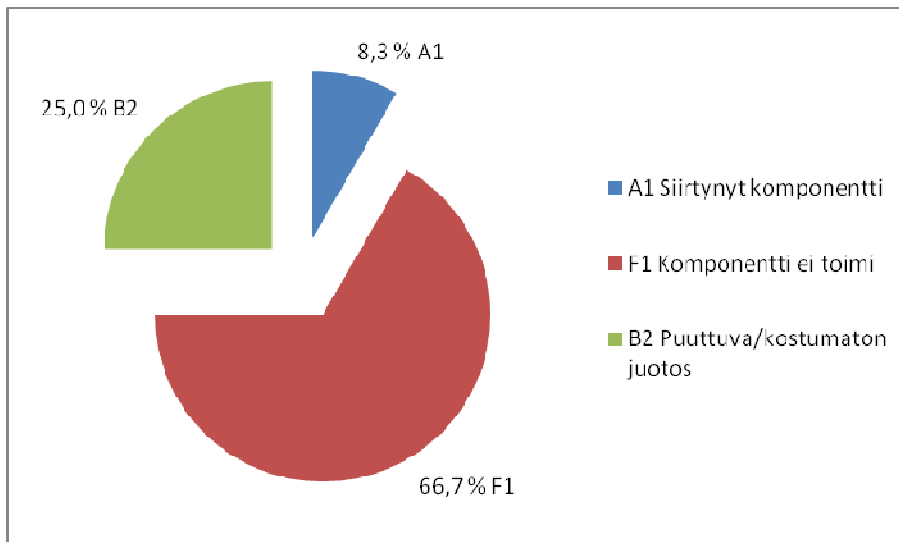
Tuotteen levykohtainen testausaika FP-testauslaitteella oli n. 13 minuuttia, ja testi suoritetaan vain top-puolelta.

Tuote 3

Tuotteen 3 yhteydessä oli ongelmana myös testattujen levyjen vähäinen määrä, joten tuloksista voidaan saada vain suuntaa-antavaa informaatiota. Tuloksien vertailuun käytettiin FT-testausta. Tämä tehtiin myös sen vuoksi, että voidaan havainnollistaa testausvaiheen puuttumisen vaikutus löydettyihin vikoihin ja niiden määrään.

Kuvassa 13 on esitetty FT-testauksessa löydettyjen vikojen kokonaismääräjakauma. Yhteensä vikoja löytyi 12 kpl. FP-testauksessa ei löydetty ollenkaan vikoja testatuista levyistä.

Kuvan 13 perusteella havaitaan suurin vikaryhmä F1 (komponentti ei toimi), jonka osuus on 66,7 %, eli sitä on huomattavasti enemmän kuin muita. Seuraavaksi eniten on virhettä B2 (puuttuva/kostumaton juotos), jonka osuus on 25 %, ja selvästi vähiten eli 8,3 % on virhetyyppejä A1 (siirtynyt komponentti). Kaikilla näille vioille on yhteistä, että ne on mahdollista löytää ICT- tai FP-testauksen avulla. Tästä voidaan päätellä, että puuttuva testausvaihe kasvattaa FT-testauksessa löydettyä vikamäärää. Prosessivikoihin luokiteltavia vikoja ovat A1 ja B2, joiden pitäisi olla myös löydettävissä AOI-testauksella.



KUVA 13. Tuotteesta 3 löytyneiden vikojen kokonaismääräjakauma

Taulukossa 3 esitetään vikojen ja testattujen levyjen lukumäärä. FT-testauksessa löytyi 12 vikaa ja FP-testauksessa ei vastaavasti vikoja löytynyt. FT-testauksen testattu levymäärä oli 370 levyä, joista vain 14 testattiin FP-testauksessa.

TAULUKKO 3. Tuotteen 3 vikamäärät

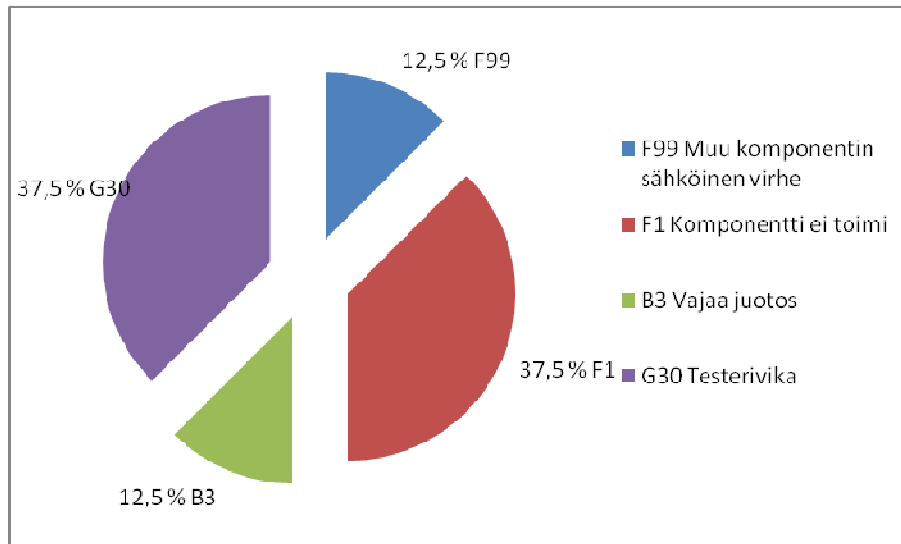
	FT	FP
Testatut levyt	370	14
Löydetyt viat	12	0
Löydetyt samat viat	0	0
Löydetyt eri viat	0	0

Testausaika tällä tuotteella FP-testauksessa oli top-puolella 5–6 minuuttia ja bottom-puolella 11–12 minuuttia.

Korjausalue

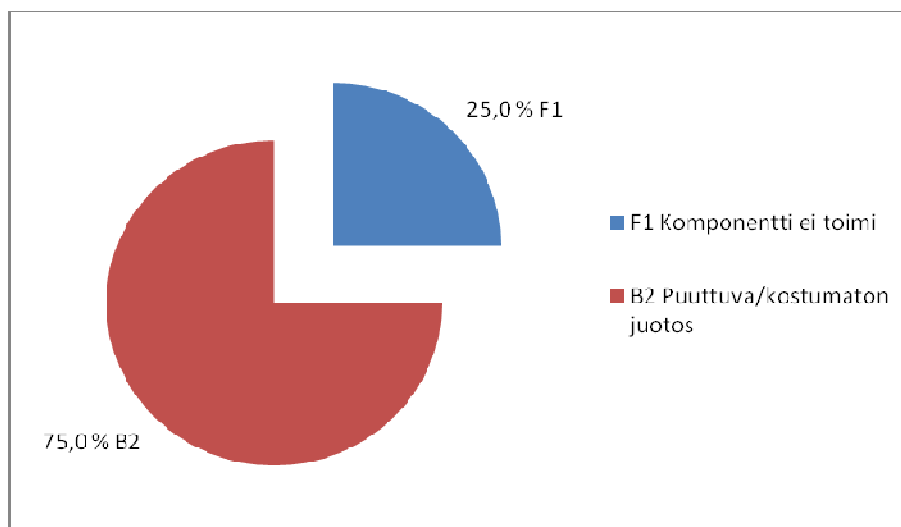
Korjausalueelta testaukseen otettiin kahden eri tuotteen levyjä. Vertailussa käytettiin FP- ja FT-testausta. Yhteensä tuotetta 1 testattiin 8 kpl ja tuotetta 2 testattiin 7 kpl. Korjausalueen viallisten piirilevyjen vikojen analysointiin käytetään FT-testauslaitetta, jonka mittaustuloksiin perustuen piirilevyjen korjaus hyväksytään. Kuvassa 14 on esitetty vikajakauma tuotteelle 1. Yhteistä näiden kahden tuotteen piirilevyille on, että kummatkin ohittavat normaaliprosessissa ICT-testauksen.

Kuvasta 14 havaitaan tuotteen 1 vikamääräjakauma FT-testauksen tuloksista. FP-testauksessa ei löytynyt vikoja. Syynä tähän voi olla esimerkiksi puutteellinen testauskattavuus. Vikakoodilla G30 (testerivika) olevat tulokset on testilaitteen kontaktiongelmien vuoksi hylätty FT-testauksessa ja uusintatestauksen jälkeen ne ovat läpäisseet sen. Näitä ei voi luokitella vioiksi ja näin ollen piirilevyistä ei mahdollisesti voi löytyäkään vikoja. Loput koodeilla F1 (komponentti ei toimi), F99 (muu komponentin sähköinen virhe) ja B3 (vajaa juotos) olevat viat ovat todellisia vikoja. Vikakoodin F99 ja F1 saaneista viallisista piirilevyistä on vaihdettu komponentit ja B3:sta on korjattu juotosvika.



KUVA 14. Tuotteesta 1 löytyneiden vikojen kokonaismääräjakauma

Tuotteesta 2 löydetyt vikamäärät olivat toisenlaiset. Testatusta seitsemästä piirilevystä löytyi neljästä eri levystä vika. Loput kolme levyä jäivät odottamaan vielä vikojen lisätutkimusta, jonka vuoksi näitä ei voitu ottaa mukaan vertailuun. Kuvasta 15 havaitaan vikojen jakautuvan kahteen eri tyyppiin F1 (komponentti ei toimi) ja B2 (puuttuva kostumaton juotos). Vikakoodi B2 oli kolmessa eri levyssä ja kaikki viat sijaitsivat saman piirikomponentin samassa jalassa. Havainnon perusteella voitiin päätellä, että kyseessä oli prosessivika, joka saatiin paikallistettua.



KUVA 15. Tuotteesta 2 löytyneiden vikojen kokonaismääräjakauma

7 TESTAUKSEN KEHITYS JA HAASTEET

Tässä insinööriyössä tutkittiin FP-testausmenetelmän soveltuvuutta massatuotannon testauslaitteena ja korjausalueen lisättestausmenetelmänä. Testattavat piirilevyt kerättiin satunnaisotannalla ja kokonaismäärä jäi suunniteltua pienemmäksi tuotettuun levymäärään nähden. Syynä oli tuotekehityslinjan valmistama runsas levymäärä, joka rajoitti FP-testauslaitteiden käyttöä. Tuotekehityslinjan normaali tuotantoprosessi oli testauslaitteiden käytössä etusijalla ja näin ollen löydetty vikamäärät eivät ole suhteessa testattuun levymäärään. Ideana oli testata piirilevyt satunnaisotantamenetelmällä, joka tulisi mahdollisesti olemaan sama myös käytännössä. Samantyylinen satunnaisotantaan perustuva testausmenetelmä on joillakin tuotteilla ICT-testauksessa jo käytössä.

Vastaavaa tutkimusta FP-testauksen hyödyntämisestä ei tietävästi ole tehty tällä tehtaalla. Työn mittaustulokset perustuvat kokonaan testauksessa löytyneisiin vikoihin. Saatujen tulosten perusteella voidaan tehdä päätelmiä FP-testauksen hyödystä massatuotannossa suunta-antavasti sekä käyttää aineistoa tulevaisuudessa kehitettäessä testausta ja lisätutkimuksen pohjamateriaalina.

Testaukset suoritettiin käytössä olevilla Takayan APT-8400- ja APT-9400-sarjojen testauslaitteilla. Nämä ovat jo vanhentuneita ja vanhaa tekniikkaa sisältäviä testauslaitteita, mutta niiden toimintavarmuus on kuitenkin suhteellisen hyvä. FP-testauksen lisääntyessä nykyisten laitteiden kapasiteetti ei ole mahdollisesti riittävä. Testausohjelmat tehtiin nykyisen käytännön mukaisesti kasvattamatta testauskattavuutta.

Saatuja tutkimustuloksia on mielestäni liian vähän ja testauksen tuloksia tarvittaisiin pidemmältä aikaväliltä. Tutkimuksen kannalta vaarana oli, että tuotantoprosessi olisi hyvin stabiili ja vikamäärät jäisivät normaalia vähemmäksi. Tämäkin olisi tutkimustulos, mutta tutkimuksen päätarkoitus jäisi silloin

saavuttamatta. Lisäksi tämä antaisi väärän kuvan todellisesta prosessin laadusta, koska välillä vikamäärät moninkertaistuvat.

Ennen kuin FP-testausmenetelmä voidaan ottaa käyttöön massatuotannossa, täytyy miettiä tarkkaan ohjelman testauskattavuus. Tuloksien perusteella käy selvästi ilmi, että satunnaisotantaan perustuvan testausmenetelmän ohjelmistojen kattavuus on kyseenalainen. Myös testattavien levyjen määrää pitää tarkastella. Ongelmana voi olla testauskattavuuden heikkeneminen ja tästä johtuen viallisten levyjen joutuminen seuraaviin testausvaiheisiin.

Piirien vikojen paikallistamiseen tarvitaan lisätutkimusta kattavammalla testausohjelmalla, ennen kuin voidaan tehdä varmoja päätelmiä testien riittävydestä. Ball Grid Array (BGA) -piirien ja esimerkiksi isompien komponenttien vian paikallistaminen on haastavampaa, koska niiden mittauksessa käytettäviä testipisteitä voi olla missä päin levyä tahansa. Yksittäisten pienempien komponenttien kuten vastuksien ja kondensaattoreiden viat ovat melko hyvin löydettävissä nykyiselläkin kattavuudella.

Tärkeänä pohdittavana asiana nousee esille AOI- ja FP-testausmenetelmän välillä yhteinen testauskattavuus. Olisiko mahdollista vähentää näillä edellä mainituilla testausmenetelmillä testejä testauskattavuuden kärsimättä. Minna Kotalan insinööriyössä tutkittiin muun muassa AOI- ja ICT-testausmenetelmien vikakattavuuksia. Tuloksien perusteella on osoitettu, että AOI-testausmenetelmän avulla voidaan löytää n. 80 % prosessivioista ja loput n. 20 % voidaan löytää sähköisen testauksen avulla. (7, s. 15.) Kuvan 8 perusteella voidaan nähdä AOI- ja FP-testausmenetelmien yhteinen vikakattavuus. Edellä mainittujen seikkojen perusteella vähennettävien testien ajatus nousee esille.

Kuitenkin vähennettävien testien rajoittavana tekijänä voi olla joidenkin AOI-testien toimimattomuus ja inhimilliset virheet. Esimerkiksi polariteettitestin huono toimivuus AOI-testauksessa saattaa aiheuttaa pullonkaulan esimerkiksi ICT-testausvaiheessa, koska polariteettivikojen paikallistaminen ICT-testausvaiheessa voi olla työlästä ja hidasta. Syitä testien huonolle toimivuudelle voivat olla esimerkiksi huonot komponenttien polariteettimerkinnät

tai puutteelliset testit. Lähtökohtana AOI-testaukseen lisättävillä testeillä voidaan pitää vaadittavien testien ja turhien vikahälytyksien suhdetta. Tämän perusteella ei ole järkevää kasvattaa testien määrää, jos ongelmaksi muodostuu liiallinen turhien vikojen hälytysmäärä eikä sillä saavuteta merkittävää etua. Tuotteen laatuun voidaan vaikuttaa peräkkäisissä testausvaiheissa tapahtuvalla samojen asioiden uudelleentestauksella, koska jokaiseen testausvaiheeseen liittyy ihminen. Näin voidaan vähentää inhimillisen virheen mahdollisuutta. Satunnaisotantaan perustuvan toimintamenetelmän tärkeimpiä asioita ovat testausaika ja testattavien levyjen määrä. Testauskattavuuden ja testattavien levyjen määrän suhteen on tehtävä kompromissi, ettei testausaika kasva kohtuuttomasti, jonka seurauksena tästä testausvaiheesta voi muodostua tuotantoprosessin ns. pullonkaula.

FP-testausmenetelmää voitaisiin hyödyntää tuotteille, joille ei ole vielä hankittu neulapetiä ICT-testausta varten. Sitä voitaisiin silloin käyttää esimerkiksi satunnaisotantaan perustuvana testauksena. Etuna olisi, että menetelmällä saataisiin mahdolliset järjestelmälliset prosessiviat kiinni. Lisähyötynä voisi olla myös joidenkin yksittäisten vikojen löytyminen, kuten tutkimustuloksien perusteella voidaan havaita.

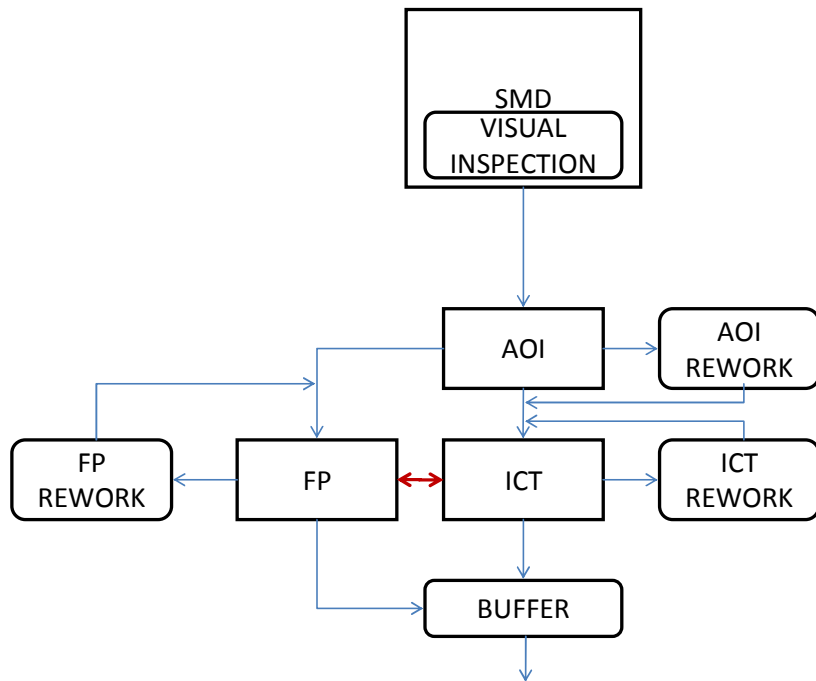
Korjausalueella tuotteen vikojen paikallistamiseen ja uusintatestaukseen tarvitaan erillinen FT-testauslaitteeseen sopiva testausjigi. Vaikka viallisessa tuotteessa on vikalappu, se ei kerro levyssä olevasta viasta juuri mitään, vaan ainoastaan testin nimen, jota tuote ei ole läpäissyt. Vikaa ei myöskään voida kohdistaa levyllä tiettyyn pisteeseen, vaan ainoastaan tietylle alueelle, joka voi olla laajakin. Tämänkin vuoksi FP-testauslaitteen avulla päästään tarkempaan lopputulokseen. FP-testauslaitteen avulla voidaan hakea tarkasti testipaikka, jossa on havaittu poikkeama mittaustuloksessa, ja sen avulla voidaan jäljittää vikaa tarkemmin. Korjausalueen levyjen testauksissa saatiin kiinni yksi prosessivika, jossa tuloksena oli samassa piirissä eri levyissä juottumaton sama jalka. Korjauspaikalla selvisi, että vikaa oli yritetty paikallistaa jonkin aikaa. FP-testauslaitteella vika löytyi heti levyä tutkimalla mittausta paikan ja -tuloksen perusteella. Tämä vian löytyminen oli tärkeä osoitus FP-testauslaitteen tehokkuudesta korjausajan säästämässä. Kolmen eri levyn vian etsinnän

epäonnistumisen vuoksi voidaan epäillä, että ohjelmien testauskattavuus saattaa vaikuttaa asiaan. Tämän vuoksi korjausalueella FP-testauslaitteen hyödyntämisessä testausohjelmien pitäisi olla niin kattavia kuin suinkin olisi mahdollista.

Datan keräyksen suunnittelu FP-mittauksista on haasteellinen tehtävä. Pitäisi saada järkevää tietoa ennen kaikkea First Time Pass Yield (FTPY) -muodossa. FTPY kuvaa testisaantoa, jossa saadaan tietoa ensimmäisellä testikerralla läpäisseiden piirilevyjen määrästä prosentteina. FP-mittaukset perustuvat neulan saamaan kontaktiin ja se vaikuttaa saatuun tulokseen. Joillakin levyillä neulakontaktin saaminen hankaloituu useiden seikkojen vuoksi. Näitä voivat olla esimerkiksi kierot levyt, neulan kuluminen ja neulan säädössä tapahtunut virhe. Tämän vuoksi FTPY ei anna oikeaa tietoa sen hetkisen prosessin laadusta.

FP-testauksen normaaliprosessiin kuuluu testauksen jälkeen tapahtuva vikalistan tarkistus ja sen myötä suoritettava piirilevyn mittausvirheiden tarkistus, joka tapahtuu FP-testauslaitteella ja mahdollisesti yleismittaria apuna käyttäen. Kaikki vikakohdat käydään yksitellen läpi. Piirilevyillä, joissa on tuhansia mittauksia, vikalistat voivat olla turhankin pitkiä. Siksi vian kuittaus ei saa olla liian monimutkainen toimenpide. Helpoin tapa vian kuittaukseen olisi menetelmä, jonka voisi suorittaa heti yksittäisen testin tarkistuksen jälkeen, eikä toimenpide saisi hidastaa testaamista oleellisesti. Menetelmän haittapuolena olisivat siitä aiheutuvat investointikustannukset.

FP-testausmenetelmän käyttöönotto vaatisi sijoitusalueeseen paikan, joka palvelee parhaiten ICT- ja FT-testausta. Kuvassa 16 on esitetty lohkokaaviomuodossa FP-testauksen mahdollinen paras sijoituspaikka.



KUVA 16. FP-testauslaite sijoitettuna tuotannossa

8 POHDINTA

Työtä aloittaessani olin tutustunut prosessitestaukseen harjoittelijana kesätöiden merkeissä, joten tietoni ja taitoni tältä alueelta ovat mielestäni kohtalaiset. Näin ollen oli hienoa saada tehdä opinnäytetyö tältä osa-alueelta. Vaikka aihe on elektroniikan testaukseen kuuluva ja suuntautumisvaihtoehto on langaton tietoliikenne, se ei ole haitannut työskennellessäni alan parissa. Teoriatietoa joskus kaipaisi enemmän, mutta käytännön töissä se ei ole niin välttämätöntä. Teoriaa voi opiskella itsekin.

Insinööriyöhön oli varattu aikaa kolme kuukautta. Mielestäni se on tutkimukselle lyhyt aika. Laaditun aikataulun mukaisesti mittausvaihe päästiin aloittamaan ajallaan. Mittausvaihe kesti n. 4 viikkoa ja tämä vaihe oli mielestäni riittämätön antamaan tarpeeksi tietoa. On vaikea määrittää, mikä olisi riittävä ajanjakso, joka antaisi riittävästi luotettavaa tietoa tämäntyyliselle tutkimukselle. Lähtökohtana voitaisiin kuitenkin pitää vähintään 6 kuukauden ajanjaksoa.

Ongelmana oli liian usein, ettei testauksia päästy suorittamaan silloin, kun testattavia tuotteita oli saatavilla, koska FP-testauksen kapasiteetti ruuhka-aikana oli aivan riittämätön. Työläs ja aikaa vievä vaihe oli myös testausohjelmien säätäminen, joka voi kestää useampiakin päiviä levyn koon mukaan. Tämä vaihe ei itsessään edistänyt insinööriyön tekoa, vaan oli välttämätön, jotta tuotteen testaaminen oli yleensä mahdollista. Onneksi sovelluksen teko sujui kuitenkin mielestäni jo rutiininomaisesti eikä aiheuttanut suurempia ongelmia. Sovelluksen teko sisältää kääntäjällä suoritettua vaiheen jälkeen suurimmaksi osaksi mittauksien läpikäymistä ja säätämistä. Yksittäisen testin säätäminen on nopeaa, mutta säädettäviä testejä voi olla jopa useita satoja.

Tämänlaisessa tutkimuksessa testausohjelmiston kattavuus on tärkeä, sillä siihen perustuvat kaikki tulokset. Ajan puutteen vuoksi ei päästy kokeilemaan erilaisia kattavuuksia sisältävillä ohjelmilla, joten on vaikea sanoa sen

mahdollista vaikutusta suhteessa löydettyjen vikojen määriin. Lisäsuunnitelmissa oli kokeilla Net(z)Test-menetelmää, mutta ohjelmaa ei saatu toimimaan odotetulla tavalla. Näin ollen mielenkiintoinen osio tästä työstä jäi toteuttamatta. Menetelmällä olisi ollut tarkoitus tutkia, miten se vaikuttaa testausaikoihin.

Ei ole pystytty osoittamaan, että nykyaikaisilla ohjelmilla ja testausmenetelmillä saataisiin piirilevyille sadan prosentin vikakattavuutta. Tämän vuoksi eri testausmenetelmien vahvuuksia pyritään hyödyntämään kehitettäessä mahdollisimman kattava testausjärjestys prosessin edetessä, jolla saadaan optimaalinen testauskattavuus ja säästetään testauskustannuksia. Tämänsuuntaisen kehityksen tuloksena voidaan pystyä optimoimaan testien määrää. Tämäntyyppinen ohjelmien kattavuuden optimoinnin vertailutestaus olisi tutkimisen arvoinen asia jopa insinööriyön aiheeksi.

Pitkän kehityskaaren tuotteilla muodostuu ongelmaksi se, ettei ole mahdollista investoida aikaisessa vaiheessa esimerkiksi ICT-testausvaiheessa tarvittavaa neulapetiä. Tämän vuoksi kehitysvaiheessa olevan tuotteen edun mukaista olisi käyttää jotakin testausmenetelmää, joka korvaisi ainakin osittain neulapedin puuttumisen. FP-menetelmään investoidut rahat voivat maksaa itsensä takaisin pidemmän ajan kuluessa.

LÄHTEET

1. Automatic optical inspection, AOI systems. Saatavissa: http://www.radio-electronics.com/info/t_and_m/ate/aoi-automatic-automated-optical-inspection.php. Hakupäivä 9.6.2011. Hakupäivä 9.6.2011.
2. Symbion S-36/ Vantage S22 system Overview. Sisäinen dokumentti. Orbotech.
3. Agilent 3070 User Fundamentals H7230A Option 100 Student Workbook. Sisäinen dokumentti. Agilent Technologies.
4. Flying probe in-circuit testing. Saatavissa: http://www.radio-electronics.com/info/t_and_m/ate/flying-probe-tester-testing.php. Hakupäivä 9.6.2011.
5. Räty, Minna. 2003. Flying Probe Net(z)Test- testausmenetelmä. Oulu: Oulun seudun ammattikorkeakoulu. Tietotekniikan koulutusohjelma. Opinnäytetyö.
6. Electronic Design – Test Engineering. Siemens. Saatavissa: http://www.nettest-netztest.de/NETZTEST_GA_EUR_engl.PPT. Hakupäivä 1.6.2011.
7. Kotala, Minna. 2005. Effectiveness Of Automated Optical Inspection. Oulu: Oulun seudun ammattikorkeakoulu. Tietotekniikan koulutusohjelma. Opinnäytetyö.