

Aleksi Väisänen

Piirilevyn suunnittelu ja toteutus OrCAD-ohjelmistolla

Metropolia Ammattikorkeakoulu

Insinööri (AMK)

Tietotekniikan koulutusohjelma

Insinöörityö

16.9.2016

Tekijä Otsikko	Aleksi Väisänen Piirilevyn suunnittelu ja toteutus OrCAD-ohjelmistolla
Sivumäärä Aika	30 sivua 16.9.2016
Tutkinto	Insinööri (AMK)
Koulutusohjelma	Tietotekniikka
Suuntautumisvaihtoehto	Sulautetut järjestelmät
Ohjaajat	Lehtori Anssi Ikonen Toimitusjohtaja Esa Tiiliharju
<p>Insinööriyössä luotiin nelikerroksinen piirilevy OrCAD PCB Editor -ohjelmistolla. Piirilevy toteutettiin käyttämällä pohjana AD9516-4-määrittelylevyn piirikaaviota. Näin pystyttiin keskittymään insinööriyön kannalta tärkeämpään kokonaisuuteen eli piirilevyohjelmiston käyttöön kuin elektronisten kytkentöjen luontiin.</p> <p>Piirilevyn suunnittelu koostuu lohkotasosta, jossa määritellään piirilevyn tarve ja toimivuus. Toimivuuteen vaikuttavat suunnittelussa kohdatut haasteet ja säännöt. Haasteet sisältävät piirilevyn määritykset ja ulkoiset tekijät, kuten valmistusmateriaalin ja budjetin. Säännöt määrittävät piirilevyn toiminnan ja suunnittelun.</p> <p>Piirilevystä luodaan piirikaavio, johon suunnitellaan komponentit ja niiden yhteydet toisiinsa. Piirikaaviosta tuotetaan piirikuvio, jossa keskitytään fyysisen piirilevyn luomiseen. Insinööriyön lopuksi piirilevy toteutetaan automaattisella reititintyökalulla ja todetaan sen toimivuus.</p> <p>Insinööriyön tarkoituksena oli kasvattaa tietämystä OrCAD PCB Editorin toimivuudesta ja käytettävyydestä piirilevyjen suunnittelussa. Tämän vuoksi piirilevy toteutettiin nelikerroksisena piirilevynä tuhlaamatta ylimääräistä aikaa monimutkaisten kytkentöjen selvittelyyn. Nelikerroksinen piirilevy sisältää myös erilliset apujännitetasot, joita suuremmat piirilevyt käyttävät hyväksi.</p> <p>Piirilevyohjelmiston käyttö sujui odotusten mukaisesti, ja ohjelmalla onnistuttiin tuottamaan piirikaaviosta halutunlainen piirilevy. Piirilevyä ei lähetetty valmistukseen saakka, mutta valmistusta varten tarvittavat dokumentit onnistuttiin ohjelmalla luomaan.</p>	
Avainsanat	piirilevy-suunnittelu, OrCAD, piirilevy

Author Title	Aleksi Väisänen Designing of PCB with OrCAD software
Number of Pages Date	30 pages 16 September 2016
Degree	Bachelor of Engineering
Degree Programme	Information Technology
Specialisation option	Smart Systems
Instructors	Anssi Ikonen, Senior Lecturer Esa Tiiliharju, CEO
<p>The purpose of the project was to create a four-layer printed circuit board (PCB) with OrCAD PCB Editor. The thesis describes how to make a practical PCB, telling about the phases of creation. The main goal was to get familiar with the software and learn how to use it effectively.</p> <p>The planning of the PCB consisted of designing a block diagram. The designer had to take into account various PCB challenges and regulations. The PCB was created based on the logic and layout. Finally, it was tested how the AutoRouter tool can handle planning the layout.</p> <p>The creation of the PCB succeeded quite well and the software was capable of creating a product ready for production. However, the PCB was never sent to a manufacturer but computer-aided manufacturer files were created.</p> <p>In conclusion, OrCAD PCB Editor was a good option for creating printed circuit boards and the AutoRouter was a useful tool to help design the PCB. The software is recommendable even for complicated designs.</p>	
Keywords	printed circuit board, PCB, OrCAD

Sisällys

Lyhenteet

1	Johdanto	1
2	Piirilevysuunnittelun haasteet	2
2.1	Lohkotaso	2
2.2	Erytyshaasteet	3
2.3	Sähkömagneettinen yhteensopivuus	6
2.4	Signaalin eheys	9
2.5	Suunnitteluun liittyviä sääntöjä	10
3	OrCAD-ohjelmiston asennus ja käyttö	12
3.1	Asennus	12
3.2	Käyttö	13
4	Piirikaavio	14
4.1	Työn toteutus	15
4.2	Komponenttien suunnittelu	15
4.3	Piirikuvio	18
5	Piirilevysuunnittelu	21
5.1	Sääntöjen ja määryksien luominen	21
5.2	Komponenttien lisääminen	21
5.3	Jännitealueet	22
5.4	Nastojen yhdistäminen	23
5.5	Väripalettien käyttö	23
5.6	Levyn viimeistely ja poratiedostot	24
6	Työn automatisointi AutoRouter-työkalulla	27
7	Yhteenveto	29
	Lähteet	30

Lyhenteet

PCB	Printed circuit board, piirilevy
FPGA	Field-programmable gate array, digitaalinen mikropiiri
DDR	Double Data Rate, tuplanopeuksinen välimuisti
BOM	Bill of Materials, osaluettelo
EMC	Electromagnetic compatibility, sähkömagneettinen yhteensopivuus
EMI	Electromagnetic Interference, sähkömagneettiset häiriöt
MILS	Mittayksikkö, 1 mil on 0,0254 mm
CM	Constraint Manager, sääntöjen hallinta
USB	Universal Serial Bus, väylä oheislaitteiden liittämiseen
DRC	Design Rule Checking, reaaliaikainen eristevälitarkistus

1 Johdanto

Insinööriyössä tutkitaan nelikerroksisen piirilevyn suunnitteluun liittyviä tekijöitä ja toteutetaan piirilevy OrCAD PCB Editor -ohjelmistolla. Insinööriyöraportti kirjoitetaan samalla sekä suunnitteluohjelmiston käyttöoppaaksi että piirilevysuunnitteluprosessin kuvaukseksi, jota voidaan käyttää yleisesti piirilevysuunnittelun apuna. Raportissa käydään lisäksi läpi piirilevyn valmistukseen liittyviä haasteita ja suunnitteluun liittyviä ongelmia.

Piirilevy suunnitellaan OrCAD PCB Editor -ohjelmistolla, jotta saadaan hyvä käsitys ohjelman kyvyistä tuottaa piirilevy. Ohjelmaa käyttäessä tutustutaan yleisimpiin ohjelmiston tarjoamiin piirisuunnittelun työkaluihin. Niiden lisäksi ohjelmisto sisältää suunnittelun apuna käytettäviä työkaluja, kuten simulointityökalu, mutta ne rajataan tämän työn ulkopuolelle.

Tavoitteena on oppia ja kehittää piirilevyn valmistuksen taitoja sekä laajentaa käsitystä piirilevyn suunnitteluohjelmista. Nykyään piirilevyn suunnitteluohjelmistoja on monia, ja lisenssit ohjelmiin ovat suhteellisen kalliita.

2 Piirilevysuunnittelun haasteet

2.1 Lohkotaso

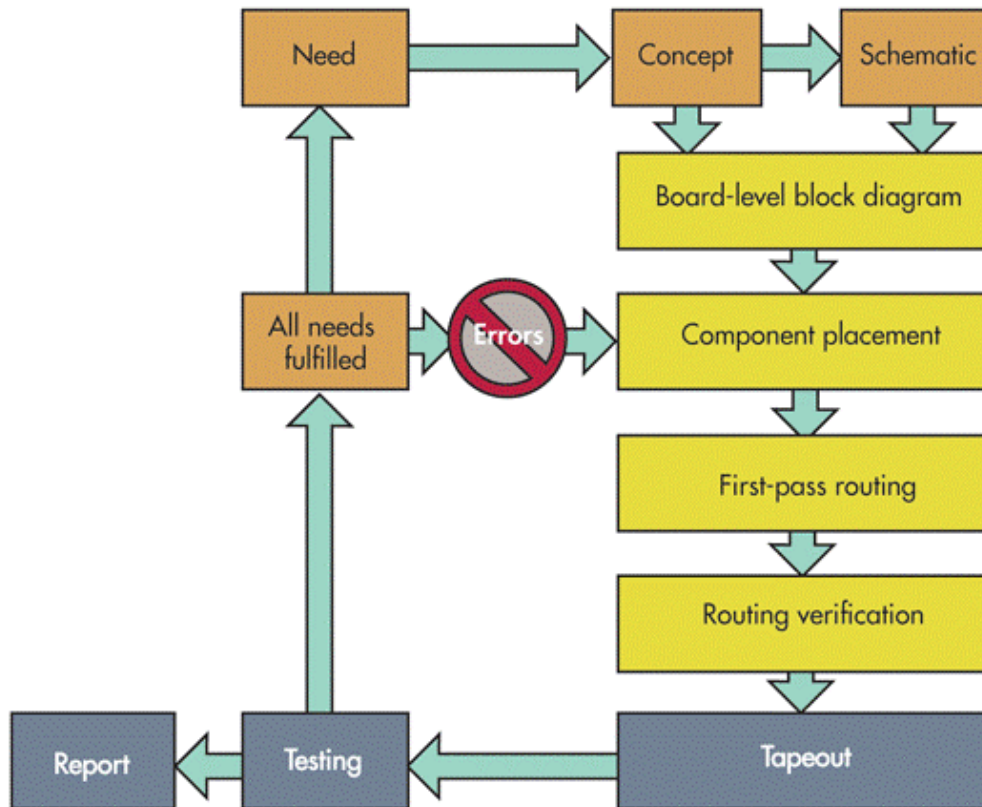
Piirilevyn valmistaminen sisältää monenlaisia haasteita, jotka suunnittelijan tulee tiedostaa. Yleensä piirilevyn suunnittelu aloitetaan tarpeesta toteuttaa piirilevy tiettyyn käyttökohteeseen. Tämä on hyvin tärkeää pitää mielessä koko suunnitteluprosessin ajan, jotta suunniteltu tuote vastaa lopputuotetta.

Tuotteen tarpeen määrittelyn jälkeen luodaan konsepti, jonka mukaan varsinainen piirilevy toteutetaan. Tähän prosessiin kuuluu piirikaavion luonti ja lohkoakaavion toteuttaminen. Kun piirilevyä suunnitellaan ja siihen lisätään komponentit, tulee suunnittelijan optimoida niiden sijoittelu. Tässä vaiheessa annetaan eri painoarvot testattaville kohdille. Painoarvoa voidaan antaa reitityksen optimoinnille, kun taas suunnitteluvirheet jätetään pienemmälle arvolle.

Reitityksen optimoinnin jälkeen suunnittelijan tulee ottaa huomioon komponenttien vaatimat linjojen paksuudet ja kerrosten määrä sekä lukuisia suunnittelusääntöjä. Lopputarkastuksien jälkeen suunnittelijalla tulisi olla piirilevy, joka voidaan toimittaa tuotantoon. Tuotannon jälkeen levy toimitetaan yleensä asiakkaalle, joka aloittaa piirilevyn testauksen. Tämä on piirilevysuunnittelun kriittisin vaihe, koska silloin mahdolliset suunnitteluvirheet yleensä paljastuvat. Piirilevyn testauksessa paljastuvat virheet saattavat vaatia muutoksia piirilevyn suunnittelussa ja toteutuksessa ja lisätä kustannuksia. Tämän takia onkin tärkeää huomata mahdolliset virheet ennen piirilevyn tuottamista.

Viimeiseen vaiheeseen kuuluu raportointi. Sen avulla piirilevyn suunnittelija saa viimeistään tietää, onko alkuperäinen suunnitelma lopputuotteesta onnistunut ja kuinka hyvin piirilevyn suunnittelu on toteutunut.

Kuvassa 1 on piirilevysuunnittelun ideaali lohkoakaavio, josta ilmenevät projektin eri vaiheet ja niiden suoritusjärjestys.



Kuva 1. Piirilevyn ideaali lohkokaavio [1].

2.2 Erityishaasteet

Piirilevyä suunniteltaessa on otettava huomioon monia eri elementtejä, muun muassa valmistustapa, kerrokset, komponentit (datalehti + määrä) ja piirilevyn budjetti. On syytä myös huomioida levyllä syntyvät häiriöt, impedanssit, induktanssit, lämpösuunnittelu ja virrat. Näiden hallitseminen vaatii suunnittelijalta paljon ammattitaitoa.

Suunnittelijan tulee ottaa selvää työhön tarvittavista komponenteista ja suunnitella työn eteneminen kuvan 1 lohkokaaavion mukaisesti. Piirilevyn suunnittelussa on tärkeää tietää myös, minkälaiseen käyttöön se tilataan. Tämä voi vaikuttaa esimerkiksi piirilevyn valmistusmateriaaliin, joka voi olla kova tai joustava.

Piirilevyn valmistus

Piirilevyä suunniteltaessa on hyvä huomioida jo suunnitteluvaiheessa, tarvitseeko piirilevy erillisiä pinnoitteita. Pinnoitteilla on mahdollista parantaa levyn kestävyyttä ja ulkonäköä sekä helpottaa piirilevyn juottamista. Mitä tiheämmäksi levy on toteutettu, sitä tärkeämpiä pinnoitteet ovat. Hyvin yleisesti levyn pintaan lisätään juotoksenestopinnoite, jolla varmistetaan, että kiinnitetty komponentti ei yhdisty muihin lähellä oleviin juotosnahtoihin. On myös hyvä pinnoittaa levyllä esiintyvä kupari, jolloin se kestää sekä säilyttää sähkönjohtavuuden paremmin.

Piirilevyn valmistusmateriaalin valintaan liittyy oleellisesti piirilevyn käyttökohde. Piirilevyt voidaan jakaa kahteen luokkaan, jäykkiin ja joustaviin piirilevyihin. Kummankin luokan levyillä voidaan toteuttaa piirilevy haluttuun käyttökohteeseen.

Jäykän ja joustavan piirilevyn eroja

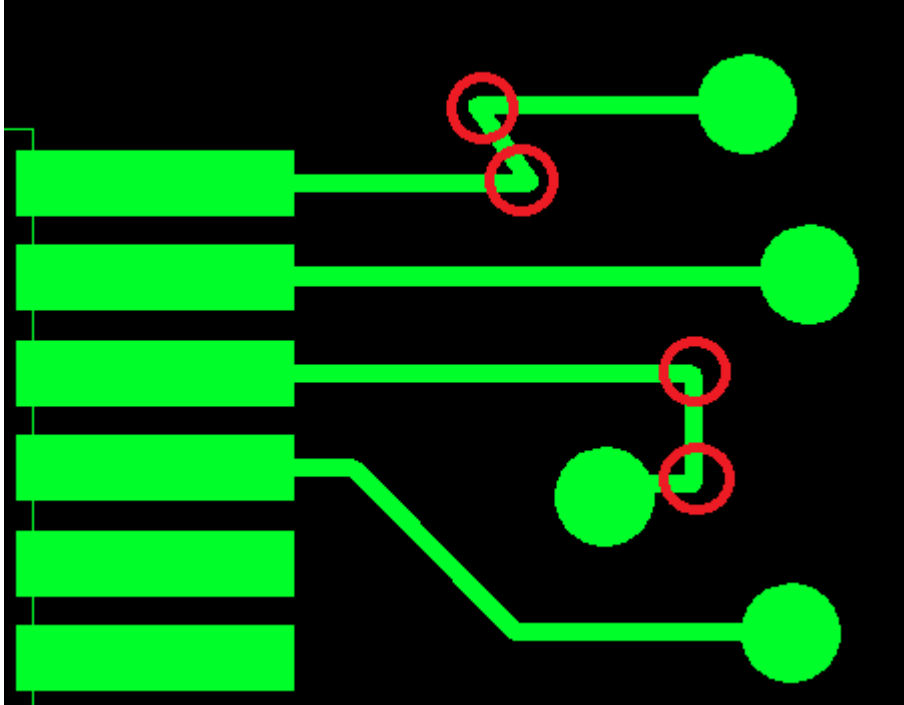
Tulostetun ja joustavan piirilevyn käyttötarkoitukset ovat erilaiset. Joustava piirilevy voi taittua ja sitä voi kiertää toisin kuin jäykkiä piirilevyjä. Piirilevyjen eroina ovat lisäksi eri valmistusmateriaalit sekä muun muassa suunnittelusäännöt. [2.] Joustavia piirilevyjä suunnitellessa tulee ottaa huomioon, että ne eivät tue komponentteja, kuten jäykät FR4-piirilevyt.

Molemmille piirilevytyypeille on omat käyttötarkoitukset. Joustavat piirilevyt saadaan yleensä mahtumaan pienempään tilaan, ja näin niillä on mahdollisuus toteuttaa hyvinkin erilaisia laitteita asiakkaille, toisin kuin tavallisilla piirilevyillä.

Piirilevyn kerrokseen liittyvät haasteet

Piirilevyllä tulee olla tarkkana vaadittavista kerrosten määrästä. Kerroksia voidaan lisätä melko huoletta 8–10, mutta sen jälkeen niiden lisääminen ei yleensä enää kannata, koska mahdolliset läpireiät aiheuttavat hankaluuksia reititykselle [3, s. 120]. Kerroksien välille voidaan luoda yhteys läpirei'illä, joiden koot ja syvyydet voivat vaihdella. Yleensä reikien koot ja syvyydet valitaan työn monimutkaisuuden mukaan, mutta on myös mahdollista, että käytetään vain tiettyjä läpireikiä kustannussyistä.

Suunnittelun aikana on myös tärkeää huomioida, että minimoidaan mahdollisten hap-
poansojen synty. Niitä syntyy, jos levyä suunniteltaessa johtimia vedettäessä jätetään yli
90 asteen kulmia (kuva 2). [4.]



Kuva 2. Punaisilla ympyröillä merkityt kohdat eivät ole suositeltuja vetoja [muokattu lähteestä 5].

Komponenttien määrä ja määrytykset

Komponentit ovat piirilevyn suunnittelun aikana todella suuressa osassa. Ilman kompo-
nenttien tarkkaa tuntemusta piirilevyn suunnittelu on vaikeaa, ellei jopa mahdotonta.
Suunnittelijan täytyy tuntea jokainen komponentti, joka levyllä vaaditaan, ja tietää, kuinka
komponentti tulee reitittää oikein. Komponenttien toimittajat julkaisevat malleista data-
lehdien, josta käyvät ilmi komponenttien nastat ja mahdollisia reititysohjeita. Niitä ja suun-
nittelusääntöjä noudattamalla suunnittelijan tulee pystyä luomaan piirilevylle tarvittava
tila komponentille.

Komponenttien määrät ja tehtävät piirilevyllä vaihtelevat. Suunnittelijan täytyy ottaa huo-
mioon mahdolliset DDR-muistit ja FPGA-piirit, joilla on mahdollisia erityisvaatimuksia esi-
merkiksi sijoittelun tai johdinleveyksien suhteen [6.], sekä muut pienemmät komponentit,
joita ovat muun muassa vastus, kela ja kondensaattori. Komponenttien määrä ja laatu
määräävät piirilevyn vaadittavien kerroksien määrän.

Komponenteista on saatavilla koko suunnittelun ajan osalista (BOM), josta käyvät ilmi materiaalikustannukset. Hyvä suunnittelija pitää listan ajan tasalla koko suunnitteluprosessin ajan ja päivittää sitä tarpeen mukaan.

Piirilevyn budjetti

Käytettävissä oleva budjetti on tärkeä osa piirilevyn suunnittelua. Piirilevyä suunniteltaessa erilaisia vaihtoehtoja on monia, ja niitä tasapainottelemalla piirilevystä pitäisi saada budjettiin sopiva tuote. Piirilevyn valmistuskustannuksiin vaikuttavat kaikki suunnittelijan tekemät päätökset:

- Valmistusmateriaaliksi on tärkeää valita tuotteen käyttötarkoitukseen soveltuvin materiaali.
- Läpireikien määrittely vaikuttaa oleellisesti piirilevyn hintaan. Reikien syvyys ja koko voivat vaihdella.
- Kerroksien määrät vaikuttavat piirilevyn loppubudjettiin, mutta ne saattavat lyhentää oleellisesti reititykseen käytettävää aikaa.
- Levyn pintaan voidaan lopuksi lisätä pinnoite, joka suojaa levyä kulumiselta ja saa aikaan viimeistellyn näköisen tuotteen.
- Muutokset voivat olla piirilevyn suunnittelussa budjetin kannalta suurin menoerä, koska piirilevyn muutoksen vuoksi koko piirilevy saatetaan joutua tekemään alusta asti uudelleen.

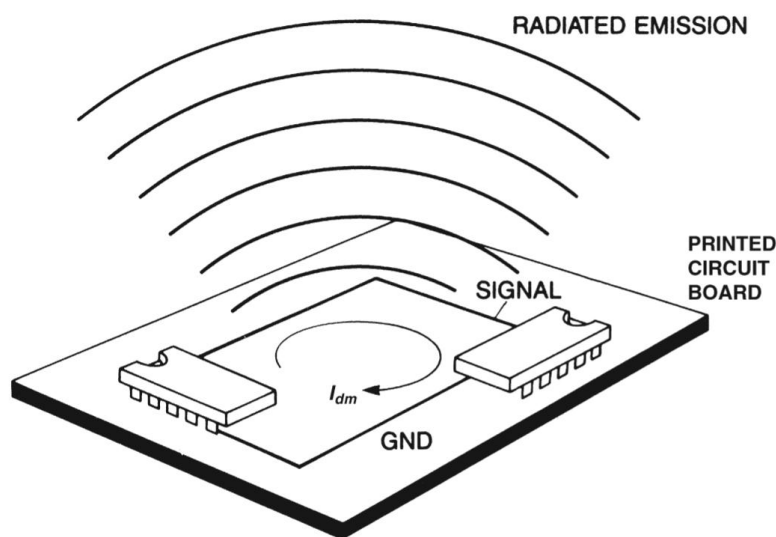
2.3 Sähkömagneettinen yhteensopivuus

Sähkömagneettisella yhteensopivuudella (EMC) tarkoitetaan laitteiden vuorovaikutusta ympäristön kanssa. Laitteiden huono suunnittelu voi johtaa muissa sähkölaitteissa esiintyviin häiriöihin tai tuotteen myyntikieltoon. Sähkölaitteiden toimivuuden tulee täyttää Euroopan unionin direktiivi 2014/30/EU. Suomessa erillistä valvontaa suorittavat Tukes ja Viestintävirasto. [7.]

Piirilevyä suunniteltaessa on siis tärkeää huomioida sähkömagneettinen yhteensopivuus ja löytää paras mahdollinen toteutustapa. Toteutustavat vaihtelevat laitteelle lisätystä koelosta piirilevylle luotuihin ratkaisuihin.

Virtasilmukat

Virtasilmukoiksi kutsutaan piirilevylle syntyviä silmukoita, joissa virtapiirin reitti muodostaa piirilevyn tasoon nähden silmukan ja jotka saattavat toimia pieninä antenneinä, kuten kuvassa 3 [8, s. 298]. Näitä silmukoita syntyy piirilevylle välttämättä, mutta on suunnittelijan vastuulla saada luotua niistä mahdollisimman häiriöttömät.



Kuva 3. Piirilevyllä oleva virtasilmukka [9, s. 465].

Suunnittelija voi vaikuttaa usealla suunnittelun keinolla piirilevyllä syntyviin häiriöihin. On tärkeää tuntea komponentit ja taajuudet, joita piirilevyssä käytetään. Niiden lisäksi suunnittelija voi hallita virtasilmukoiden kokoa rajoittaakseen häiriöitä.

Piirilevyllä olevat signaalit voidaan työn alussa myös suunnitella toteutettavaksi tietyssä järjestyksessä, muun muassa ensimmäiseksi kellosignaalin luominen. Kellosignaali aiheuttaa yleensä suurimman osan häiriöistä, ja se suositellaan toteutettavaksi mahdollisimman lyhyeksi.

Piirilevyn virtasilmukoista syntyvä häiriö voidaan arvioida kaavalla 1, josta käy ilmi sähkökentän voimakkuus tietyllä etäisyydellä (olettaen, että elektronisen laitteen alla sijaitsee maataso) [8, s. 301].

$$E = 263 \times 10^{-16} (f^2 AI) \frac{1}{r} \quad (1)$$

f on taajuus [Hz]

A on silmukan koko [m²]

I on silmukan virta [A]

r on silmukan etäisyys tarkkailupisteestä [m].

Kaavasta 1 voidaan nähdä, että häiriön voimakkuuteen vaikuttavista tekijöistä signaalin taajuus on merkittävin (f^2). Muut vaikuttavat tekijät ovat virran suuruus ja silmukan pinta-ala. Näistä piirilevyn suunnittelija voi yleensä vaikuttaa ainoastaan pinta-alaan.

Kuparialueet

Piirilevyä suunniteltaessa tulee suunnittelijan kiinnittää huomiota kuparialueisiin. Niiden avulla voidaan parantaa laitteen EMC-ominaisuuksia. Yleensä jos piirilevyllä on monia eri jännitealueita, myös kuparialueita luodaan useita.

Kuparialueiden avulla voidaan myös alustavasti hahmotella piirilevyille sijoitettavien komponenttien paikkoja. Monikerrospiirilevyissä sijoitetaan kuparialueet samoille kerroksille jännitealueiden kanssa. Sekä sisäisten että ulkoisten häiriöiden vähentämiseksi täytetään myös piirilevyn tyhjät alueet.

Eri tasoilla olevat kuparialueet voidaan yhdistää toisiinsa läpivientien avulla, ja näin saadaan mahdollisimman suuri yhtenäinen kuparialue. Tästä on hyötyä matalataajuisilla levyillä, koska suuret kuparialueet saavat tasolle aikaan korkean kapasitanssin sekä luodaan jännitteelle mahdollisimman vähän induktanssia. [8, s. 308.]

Korkeataajuisilla levyillä suuret kuparialueet voivat olla haitaksi ja aiheuttaa ylimääräisiä kytkinhäiriöitä. Kytkimen vaihtaessa tilaa se saa piirilevyllä aikaan suhteellisen pitkän jännitteen nousun tai laskun, riippuen kytkimen tilasta. Tätä ilmiötä voidaan lieventää suotokondenssaattoreilla, joiden avulla jännite pysyy samana pitkään ja lopuksi vaihtaa jännitettä jyrkästi. [10, s. 110–111.]

2.4 Signaalin eheys

Signaalin eheydellä tarkoitetaan piirilevyllä esiintyvien signaaleiden luotettavuutta. Se on hyvin tärkeä ominaisuus varsinkin korkeilla taajuuksilla toimivissa piirilevyissä ja esimerkiksi DDR-muistipiireissä, koska niissä tiedon pitää kulkea eheänä tai muuten signaalissa saattaa esiintyä virheitä, jotka saattavat aiheuttaa laitteen virheellistä toimintaa.

Digitaaliset signaalit kestävät runsaasti häiriöitä ilman, että ne vaikuttavat laitteen toimintaan. Analogiset signaalit ovat herkempiä erilaisille häiriöille. Nämä muutokset voivat näkyä esimerkiksi äänen tai kuvan muutoksina laitteen käytön aikana.

Sähkömagneettiset häiriöt

Piirilevyn metallijohtimissa elektronien liike aikaan saa sähkövirtoja. Elektronit ovat negatiivisesti varautuneita hiukkasia. Kun virtaa liikkuu, se saa aikaan magneettikentän johdon ympärille. Virran voimakkuus aiheuttaa myös vastaavan kasvun ympärillä olevassa magneettikentässä.

Magneettikentän piirilevyllä aiheuttamia häiriöitä (EMI) voidaan pienentää huomattavasti, kun signaalit ja niiden paluureitit ovat mahdollisimman lähellä toisiaan. Analogisen signaalin häiriöitä voidaan vähentää esimerkiksi parikaapelilla, jossa signaali ja paluuvirta ovat vierekkäin. Näin johdoissa syntyvät häiriöt kumoavat toisensa. [11, s. 157.]

Ylikuuluminen

Piirilevyllä on useita johtimia. Jos piirilevyllä oleva johdin aiheuttaa jännitettä vieressä olevalle signaalille, ilmiötä kutsutaan ylikuulumiseksi. Tämä aiheuttaa häiriöitä viereiselle signaalille, eikä se siksi ole suotuisa ilmiö.

Ylikuulumista voidaan hallita tarpeeksi suurella eristevälillä ja pitämällä linjojen pituudet mahdollisimman lyhyinä. Silloin ylikuulumisella ei ole aikaa vaikuttaa rinnakkaiseen johtimeen. [11, s. 227.]

2.5 Suunnitteluun liittyviä sääntöjä

Piirilevyä suunnitellessa tulee ottaa huomioon monia sääntöjä, jotka liittyvät olennaisesti piirilevyn toimivuuteen ja ladontaan. Näistä säännöistä tärkeimpiä esitellään seuraavassa.

Johtimen leveyden laskenta

Piirilevyllä olevat komponentit tarvitsevat yhteydet toisiin komponentteihin. Yhteys luodaan piirilevyohjelmistossa vetämällä johdin komponenttien välille. Johdinta pitkin signaali kulkee komponentilta toiselle, ja on hyvin tärkeää, ettei signaalissa kulkeva virta ole johtimelle liian suuri. Jos virta on liian suuri suhteessa johtimen kokoon, johdin voi kuumentua ja rikkoutua.

Johtimia vedettäessä tulee olla tietoinen myös mahdollisista differentiaalipareista, joiden leveyden laskeminen eroaa mikroliuskojen laskemisesta. Työssä käytettiin suurimmaksi osaksi mikroliuskoja, ja niiden laskemisessa noudatin kaavaa 2.

$$w = 7,475 \times h \times e^{(-Z_0 \sqrt{\epsilon_r + 1,41})/k} - 1,25 \times t \quad (2)$$

w on johtimen leveys

h on eristekerroksen korkeus

e on Eulerin numero

Z_0 on impedanssin arvo

k on 79 tai 87 [12, s. 172]

t on mikroliuskan paksuus

ϵ_r on piirilevymateriaalin suhteellinen permittiivisyys [10, s. 141–142].

Kaava 3 on esimerkkilasku johtimen leveydestä, jossa impedanssin arvoksi on määritelty 90 ja muut suureet tunnetaan.

$$w = 7,475 \times 9,1 \times 2,7182^{(-90 \sqrt{4,6+1,41})/87} - 1,25 \times 1,4 \quad (3)$$

Kaavassa 4 yhtälö on saatu sievennettyä hiukan helpompaan muotoon ja vastaukseksi saadaan johtimen leveys esimerkkitapauksessa.

$$w = \frac{7,475 \times 9,1}{e^{\left(90 \frac{\sqrt{4,6+1,41}}{87}\right)}} - 1,25 \times 1,4 = 3,6358 \approx 3,64 \text{ mils} \approx 0,092 \text{ mm} \quad (4)$$

Edellä esitettyssä johtimen leveyden laskennassa käytetään yksikkönä tuuman tuhannesosaa (mils), joka on yleinen piirilevy-suunnittelussa käytetty pituusyksikkö.

Komponenttien sijoittelu

Piirilevyille komponentteja sijoiteltaessa tulee ottaa huomioon piirilevyn kokoonpanovaihe. Oikealla sijoittelulla voidaan vähentää piirilevyn loppukustannuksia ja saada levystä viimeistellymmän näköinen [10, s. 77].

Ei ole suositeltavaa laittaa komponentteja kiinni reunaan (pl. komponentit, jotka saavat tukea levynreunasta.) Komponentit eivät myöskään saa asettua päällekkäin, vaan niiden väliin on jätävä tarpeeksi tilaa, jotta komponenttien juottaminen olisi mahdollista.

Piirilevyille komponentit voidaan juottaa käsin tai koneellisesti. Yksinkertaisen levyn juotoksissa käytetään apuna kolvia. Massatuotantona tuotettavat suuret ja monimutkaiset piirilevyt juotetaan yleensä koneellisesti juotosuunissa.

Kerrosmäärittelyt

Piirilevyllä on näkyvissä ylä- ja alapuoli, joihin komponentit tulee sijoittaa. Tämän lisäksi piirilevyn väliin voidaan sijoittaa useita kerroksia, joiden järjestys ja paksuudet voivat vaihdella.

Kerrosmäärittelyjä on monia erilaisia, mutta yleisesti sijoitetaan signaalit levyn näkyville pinoille ja apujännitteet levyn sisälle tuleviin kerroksiin. Monimutkaisissa levyissä voidaan johtimia sijoittaa myös levyn sisällä oleviin kerroksiin, ja näin saadaan johtimille enemmän reititystilaa.

3 OrCAD-ohjelmiston asennus ja käyttö

Insinööriyössä käytettiin Cadence Design System -yritykseltä saatua erikoislisenssiä, joka sisälsi käyttöoikeuden OrCAD-ohjelmiston käyttöön. OrCAD-ohjelmistosta on saatavilla myös ilmaisversio, joka sallii pienempien piirikaavioiden ja piirikuvioiden suunnittelun.

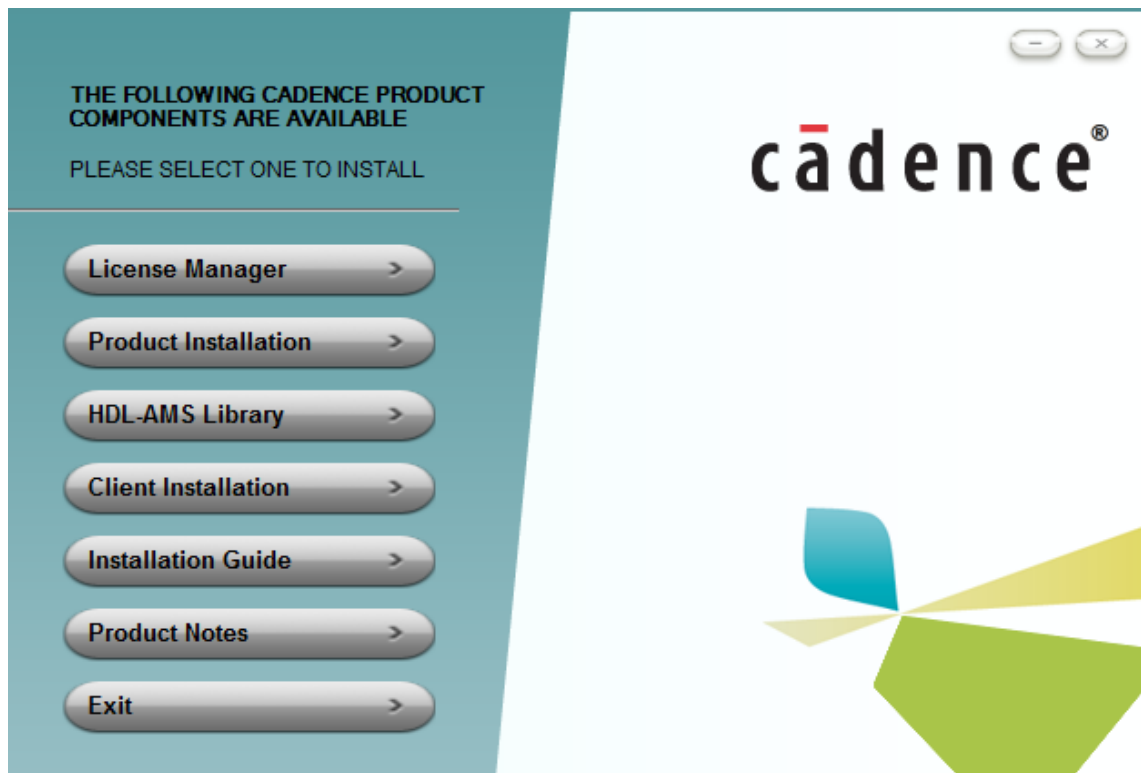
OrCAD-ohjelmiston asennustiedostot ja ohjelman tarvitseman lisenssin yritys toimitti LNAFIN Oy:lle, jonka tiloissa ohjelmistoa käytettiin. Tätä insinööriyötä varten toimitettu lisenssi oli normaaliin testilisenssiin verrattuna laajempi versio. Lisenssi mahdollisti suuremman piirilevyn suunnittelun ja pidemmän viimeistelyajan.

3.1 Asennus

Ohjelmiston asennuksessa käytettiin avuksi ohjelmiston mukana tullutta asennusopasta. Noudattamalla ohjeita lisenssi- ja asennustiedostot asentuivat oikeassa järjestyksessä, ja näin välttyttiin mahdollisilta ongelmatilanteilta asennuksen aikana.

Ohjelmaa asennettaessa suoritettiin kuvassa 4 näkyneet vaihtoehdot (pois lukien Client Installation), ja ne asennettiin perusasetuksilla. Asennuksen aikana asennettiin myös Microsoft Visual C++ 2005, koska se puuttui tietokoneelta.

Mainittujen toimenpiteiden lisäksi suoritin Cadence Design Systemin toimittaman HotFix-paketin, joka korjasi ohjelmassa esiintyneitä virheitä ja päivitti ohjelman versioon 16-6-112FF (16.6-S062). Päivityspaketin asennus onnistui ilman erillisiä ohjeita.



Kuva 4. CADENCE-ohjelmiston asennuksen päävalikko [13].

3.2 Käyttö

Työssä käytin seuraavia asennuksen mukana tulleita ohjelmia:

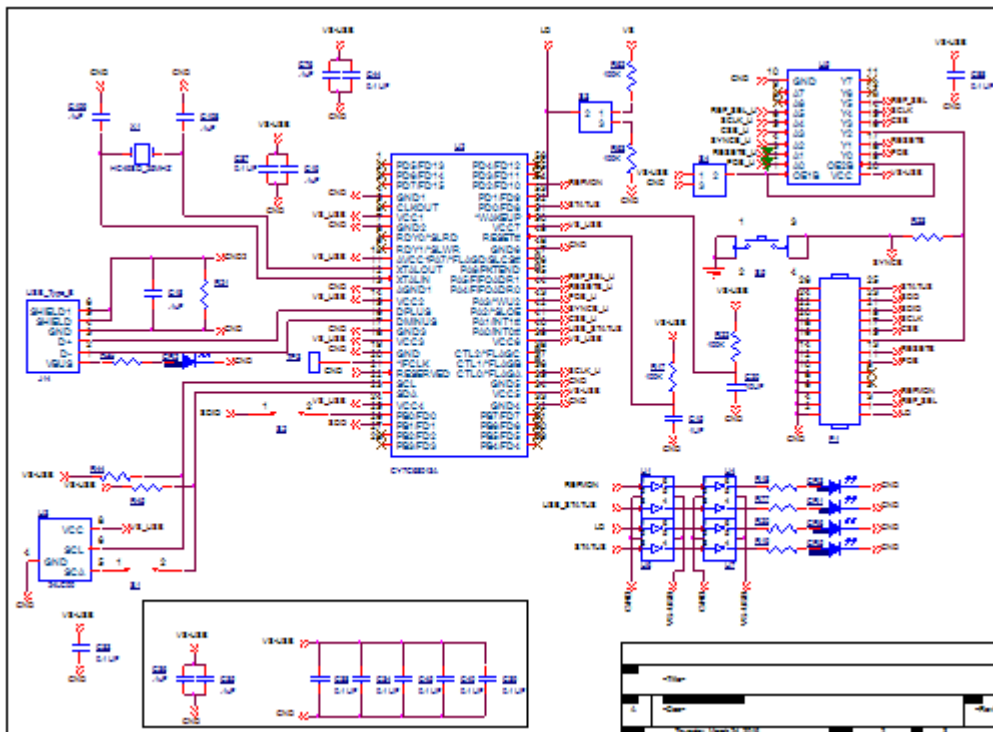
- OrCAD Capture CIS
- Pad Designer
- OrCAD PCB Editor.

Näiden lisäksi mukana asentui muitakin yrityksen ohjelmia, mutta niihin ei käytössä ollut lisenssi riittänyt, joten niitä ei käsitellä tämän insinööriyön yhteydessä.

4 Piirikaavio

Piirilevyn valmistuminen aloitetaan yleensä luomalla niin sanottu prototyyppi, josta käyvät ilmi suunnittelun puutteet ja ongelmat ennen suurempien erien valmistamista. Prototyyppi suunnitellaan yleensä paperille ja siihen valitaan myös halutut komponentit piirilevyä varten. Komponenttien väliset yhteydet määritellään paperille ja varmistetaan laitteen tarvitsemat jännitelähteet.

Prototyypin toteuttamista jatketaan siirtämällä paperille suunniteltu piirikaavio digitaaliseen muotoon (kuva 5). Tämä vaihe toteutettiin työssä OrCAD Capture CIS -ohjelman avulla.



Kuva 5. Osa piirikaaviosta [14].

Ohjelmalla voidaan luoda projekti, johon voidaan määrittellä tarvittavat tiedostot, jolloin projektit eivät mene keskenään sekaisin. Jokaiselle projektille määritetään erikseen käytettävät tietokannat ja komponentit. Tämän jälkeen voidaan jatkaa piirikaavion työstämistä digitaaliseen muotoon.

Piirikaavion suunnittelussa on tärkeintä varmistaa komponenttien yhteydet toisiinsa ja varmistaa, että siitä voidaan toteuttaa myöhemmin piirikuviota. Piirikaavioon määritellyt komponentit ja niiden mallit välittyvät piirikuviota. Näin voidaankin todeta, että piirikaavion ja piirikuviota työstäminen ovat riippuvaisia toisistaan.

4.1 Työn toteutus

Tässä insinööriyössä käytettiin pohjana AD9516-4-määrityslevyn piirikaaviota. Piirikaavio toteutettiin työssä OrCAD Capture CIS -ohjelmalla.

Työ aloitettiin lisäämällä jokaisesta komponentista piirikaavioon malli, josta kävivät ilmi komponentin nastat ja niiden nimet. OrCAD Capture CIS -ohjelma sisälsi laajasti komponenttien malleja, jolloin kaikkia osia ei tarvinnut luoda uudelleen.

Osat, joita ei löytynyt valmiista kirjastoista, täytyi suunnitella manuaalisesti ja lisätä omaan kirjastoon. Näin pystyi erottamaan projektin käyttämät kirjastot eri projektien kirjastoista.

4.2 Komponenttien suunnittelu

OrCAD Capture CIS -ohjelmassa komponenttien suunnittelu ja määrittely rakentuivat monen lisäohjelman ympärille. Niiden avulla pystyi kontrolloimaan jokaista komponentin muutosta todella tarkasti, ja lopuksi saatiin aikaan viimeistelty komponentti.

Komponenttien suunnittelussa käytettiin hyödyksi toimittajan luomaa datalehteä kustakin osasta. Sen avulla komponentit saatiin luotua oikean kokoisiksi, ja näin piirilevyn kokoonpano olisi onnistunut vaivatta.

Nastojen suunnittelu

Nastoja suunnitellessa tuli ottaa huomioon komponentin käyttötarkoitus. Komponentit ovat nykyään muuttuneet läpivientikomponenteista entistä enemmän pintaliitoskomponenteiksi. Työssä käytettiin molempia komponenttityyppejä, joten nastojen suunnittelussa tämä tuli ottaa huomioon.

Nastat suunniteltiin Pad Designer -ohjelmalla, ja niiden suunnittelussa käytettiin hyödyksi datalehteä. Datalehdestä kävivät ilmi nastojen mitat ja niille suositellut juotosmaskit. Mitat syötettiin ohjelmaan, minkä jälkeen nastat vielä viimeisteltiin ja tallennettiin. Tallennuksen jälkeen nastoja pystyttiin käyttämään hyödyksi komponentin piirilevymallin suunnittelun yhteydessä.

STEP-mallit

Mallit määrittelevät komponentin 3D-mallin. STEP-malleja käytettiin hyödyksi vasta, kun piirilevystä oli luotu halutunlainen sommittelu. Niiden avulla saatiin piirilevystä realistinen kuva. Tällöin voitiin kiinnittää lisähuomiota piirilevyn ulkonäköön ennen mahdollista komponenttien ladontaa.

3D-ilmaismalleja oli saatavilla internetistä, mutta kaikkiin komponentteihin niitä ei löytynyt. Puuttuvat komponentit luotiin käyttäen hyödyksi erillistä Solidworks 3D -ohjelmaa, joka oli saatavissa Metropolia Ammattikorkeakoulun tietokoneilla.

Komponentin piirilevymallin suunnittelu

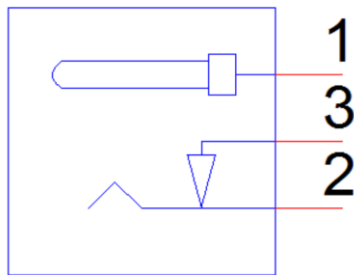
Piirilevymallin luominen komponentista on komponentin suunnittelussa tärkein vaihe, koska väärät mallin mitat voivat kokoonpanon aikana estää komponentin sijoittamisen paikoilleen. Tässä vaiheessa komponenttimallin suunnittelua määriteltiin komponentin kotelon ulkoiset mitat, jotta niiden avulla voitiin suunnitella myöhemmin piirilevylle optimoitu asetelma. Tuli huomioida, että piirilevyn optimointi on hankalaa, jos komponenttien mitat eivät ole tarkkoja. Näin saatetaan huomaamatta jättää muun muassa piirilevyn ulkomitat tarpeettoman suuriksi.

Komponentti mallin luomisessa tuli tarkasti katsoa datalehteä ja luoda sen pohjalta oikeanlainen kotelo komponentille. Oli myös tärkeää verrata datalehden ja ohjelman käyttämiä mittayksiköitä, jotta ne vastasivat toisiaan. Kun komponentille oli määritelty kotelon ulkomitat, tuli kotelolle lisätä nastat. Nastojen suunnitteluvaiheen kuvauksen (s. 15) mukaisesti luodut nastat saatiin tuotua ohjelmaan vaivatta, ja niitä voitiin käänellä tarvittaessa.

Lopuksi komponentin kotelolle tuli määritellä otsikko ja mahdolliset lisäkerroksille halutut lisätiedot. Niitä ovat muun muassa kokoonpanoa auttavat tiedot ja silkkikerrokselle painettavat tiedot. Tämän lisäksi oli hyvä lisätä kotelolle STEP-malli, jotta suunnittelun lopussa komponentti olisi oikeannäköinen.

Piirikaavio-symboli

Komponentista tuli luoda symboli, joka sisälsi mahdollisimman tarkasti osan toimintaperiaatteen. Symbolin tuli sisältää oikea määrä nastoja ja nastojen nimet. Komponentin symbolin nastojen pituudet olivat vapaasti valittavissa, koska kytkennän osalta pituudella ei ollut merkitystä laitteen toimintalogiikkaan (kuva 6).



Kuva 6. Piirikaavio-symboli komponentista PJ-102A [14].

Lopuksi komponentille tuli määritellä myös kirjain, josta käy ilmi komponenttiperhe. Kirjainien kasvaessa ja hyvän tavan mukaisesti on myöhemmin helpompaa erottaa, minkälainen komponentti on kyseessä. Komponenttia määritettäessä oli myös suotavaa määrittää osalle sen tarkka kotelo (kuva 7). Tämä prosessi on kuvattu sivulla 16.

Kuva 7. PJ-102A komponentin ominaisuuksien määrittelyikkuna [14].

4.3 Piirikuvio

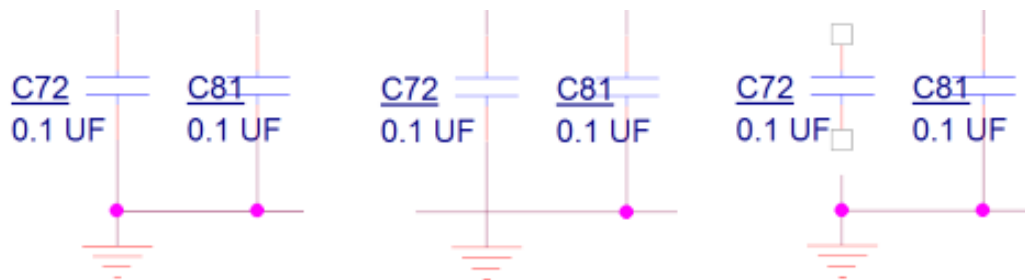
Piirikaavioprojektin periaatteena oli kääntää paperilla ollut suunnitelma OrCAD-ohjelmiston ymmärtämään muotoon ja lopulta linkittää työ piirikuvioksi. Tässä luvussa käydään tarkemmin läpi muutosprosessia ja tarvittavia toimenpiteitä.

Yhteyksien luominen

Komponenttien valmistuttua niiden välille luotiin piirikaaviossa yhteydet linkittämällä ne toisiinsa. Tämän osan työstä olisi voinut tehdä hyvinkin nopeasti, koska komponenttien yhteydet olivat tiedossa paperilla ennen piirikaavion luontia. Kuitenkin piirikaaviota toteuttaessa oli hyvä pitää mielessä työn selkeys ja ryhmittäminen.

Yhteydet komponenttien ja jännitteiden välille luotiin lisäämällä kirjastosta halutun jännitteen symboli ja lisäämällä johdin komponenttinastasta jännitteen symboliin (kuva 8).

Esimerkki komponenttien johdotuksesta:



Kuva 8. Komponenttien johdotus [14].

Komponentit C72 ja C81 ovat yhdistettyinä molemmista nastoista ja yhdistyvät alhaalla yhteiseen maa-symboliin (kuva 8, vasen). Komponentit C72 ja C81 ovat yhdistettyinä molemmista nastoista, mutta vain C72 yhdistyy maa-symboliin (kuva 8, keskellä). Komponentti C81 on yhdistettynä molemmista nastoista, mutta komponentti C72 ei yhdisty mihinkään (kuva 8, oikea).

Komponentin kotelon määrittäminen

OrCAD-ohjelmistossa määritellään yleensä komponentin kotelo manuaalisesti vasta piirikaavioon lisäämisen jälkeen. Koteloiden koot kävivät työssä ilmi saatavilla olevasta osaluettelosta, mutta joissakin tapauksissa komponentin kotelo jouduttiin toteuttamaan työn ohessa (ks. s. 16).

Kotelon määrittämisen yhteydessä komponentteihin oli mahdollista lisätä myös mahdollisia lisätietoja liittyen komponenttiin. Lisätiedot voitiin myös myöhemmin linkittää suoraan osaluetteloon.

Osaluettelon luominen

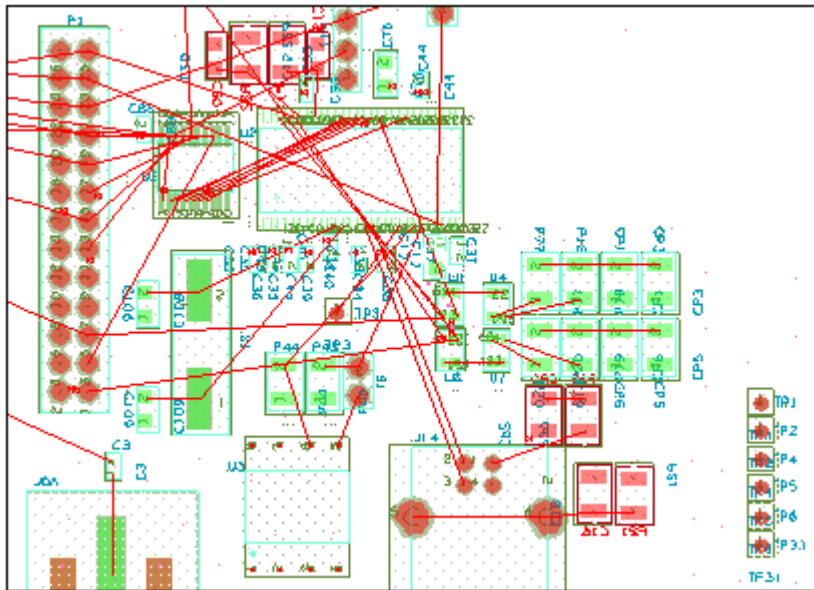
Komponenttien koteloiden ja lisätietojen lisäyksen jälkeen on suotavaa tarkastaa osaluettelon paikkansapitävyys. Luettelosta käyvät ilmi työhön määritetyt komponentit ja niiden arvot. Kattavasta osalistasta käy myös ilmi, mikä on komponentin tuottaja ja osanumero, ja näin komponentit voidaan tilata jo hyvissä ajoin ennen piirilevysuunnitelman valmistumista. Näin ollen myöhemmin tehtävä piirilevyn ladonta sujuu nopeasti ja vaivatta.

Osaluettelo luotiin valitsemalla projektin nimi ja valitsemalla ”Bill of Materials”. Määrittämissä pystyi hallitsemaan, mitä tietoja luettelon komponenteista näkyi, ja lopuksi osaluettelo voitiin määrittää avautuvaksi Microsoft Excel -taulukko-ohjelmaan.

Verkkolistan luonti

Lopuksi työstä luotiin verkkolista (Netlist). Sen suorittaminen kerää piirikaaviosta kytkennät, komponentit ja attribuutit (mm. kotelot ja arvot). Verkkolistaa luodessa ohjelma voi antaa virheilmoituksia, jos komponentteja ei ole määritetty oikein tai määrittämiä puuttuu. Virheet täytyy korjata ennen siirtymistä seuraavaan vaiheeseen, koska ne voivat estää jopa yksittäisen komponentin sijoittamisen.

Verkkolistan luonnin jälkeen ohjelma korvaa komponenttien piirikaavio-osat määritetyillä koteloidilla. Lisäksi kytkennät muutetaan piirikuviossa kumilangoiksi, jotka osoittavat, mihin komponentti tulisi liittää (kuva 9).



Kuva 9. Piirikuviosta osa, jossa punaiset viivat kuvaavat kumilankoja [5].

5 Piirilevysuunnittelu

Verkkolistan luomisen jälkeen alkoi varsinainen piirilevyn suunnitteluvaihe. Tässä vaiheessa piirikuvioon määriteltiin kaikki tarpeellinen, jotta piirilevystä saatiin lopuksi haluttunlainen. Piirilevysuunnittelua tehdessä tuli ottaa huomioon monia suunnitteluun vaikuttavia sääntöjä ja määriytyksiä. OrCAD PCB Editorissa on työkalu näiden hallitsemiseen, ja se myös piti huolen, että sääntöjä ei myöhemmässä vaiheessa enää rikottu. Tällaisia sääntöjä ovat muun muassa eristevälit ja linjojen paksuudet.

5.1 Sääntöjen ja määriytyksien luominen

Säännöt ja määriytykset on hyvä määritellä, ennen kuin levyä aletaan suunnitella, ja tarpeen tullen niitä voi muokata myöhemmin. Määriytyksiin käytettiin Constraint Manager (CM) -työkalua, joka on osa Allegro-tuotesarjaa, mutta toimii integroidusti OrCAD PCB Editorissa.

Suunnittelusäännöt käytiin läpi luvussa 2.5, ja niiden pohjalta saatuja arvoja käytettiin tässä työssä. Arvot syötettiin myös Constraint Managerin kenttiin.

Jos määriytyttyjä sääntöjä rikottiin suunnittelun aikana, ohjelma jätti siitä virhemerkinnän. Joissakin tapauksissa ohjelma ei antanut toteuttaa käyttäjän suorittamaa tapahtumaa, jos se rikkoi sääntöjä.

Määriytyksiin kuuluu olennaisesti myös piirilevyn paksuus, ja siihen voidaan vaikuttaa piirilevyn kerrosten määrällä ja niiden paksuudella. Tässä insinööriyössä suunniteltiin nelikerroksinen piirilevy, joka sisälsi kaksi signaalikerrosta ja kaksi jännitetasoa. Myös signaalikerroksille lisättiin maatasot, jotta piirilevyllä syntyviä häiriöitä saatiin vähennettyä.

5.2 Komponenttien lisääminen

OrCAD PCB Editorissa oli monta eri tapaa lisätä komponentit, mutta tässä työssä ne lisättiin piirikuvioon manuaalisesti yksi kerrallaan. Näin pystyttiin seuraamaan samalla piirikaaviota komponenttien lisäämiseksi. Sijoittelu on hyvä aloittaa monimutkaisimmista komponenteista, minkä jälkeen on helpompaa sijoittaa yksinkertaisimmat komponentit.

Sijoittelussa suunnittelijan täytyy ottaa huomioon komponenttikohtaiset suunnittelusuositukset. Siksi on tärkeää, että piirilevyn suunnittelija tuntee suunniteltavan piirilevyn ja osaa optimoida levyn suunnittelun. Monet datalehdet tarjoavat komponenttikohtaiset ohjeet, mutta suunnittelijan työhön kuuluu niiden sisäistäminen ja yhdistäminen.

Suurin osa komponenteista sijoitettiin työssä ylätasolle, mutta tilanpuutteen vuoksi myös alatasolle sijoitettiin komponentteja. Näitä samoja tasoja käytettiin myös myöhemmin piirilevyn reitityksiin.

Insinööriyössä komponenttien datalehdet tarjosivat myös paljon tarvittavia ohjeita suunnittelua varten, ja niitä noudatettiin. Ohjeita olivat muun muassa lämmönpoistolämpivientien asettaminen ja johtimien pituuksien määrittäminen.

5.3 Jännitealueet

Komponenttien lisäämisen jälkeen työssä keskityttiin etsimään kaikki jännitelähteet ja maatasot. Nämä jännitteet voitiin sijoittaa erillisille kerroksille, eikä tarvinnut tuhlata ylä- tai alatasojen signaalitilaa. Näitä jännitteitä oli 4 ja maatasoja 2. Maatasot eriteltiin jännitealueista. Työssä käytin ylimääräistä maata digitaalisen maan erottamiseen, minkä avulla saatiin vähennettyä USB-komponentin aiheuttamia häiriöitä.

Jännitealueet sijoitettiin kerrosmäärittelyn suosituksella kerrokselle 3, ja alueet eriteltiin toisistaan 10 milsin erotuksella, joka oli määritetty jo aikaisemmin CM-sääntöihin. Jännitealueisiin määriteltiin haluttu verkko, jolloin kaikki alueeseen liitetyt yhteydet yhdistyivät kuparitäytön jälkeen kyseiseen verkkoon. Tämä toteutettiin työssä valitsemalla haluttu komponentin nasta ja vetämällä johdin lyhyen matkaa pois nastasta, minkä jälkeen sijoitettiin läpireikä. Läpireikä liittyi verkkoon, johon se oli piirikaavio-osiossa määritetty, mutta ”väisti” muut verkot. Toimenpide voitiin myös toteuttaa automaattisella Fanout-työkalulla, jonka käyttöä käyn tarkemmin läpi luvussa 6. Työkalun avulla voitiin määritellä nasta liittymään automaattisesti luotuun kuparialueeseen esimerkiksi neljällä lämpöjohtimella.

5.4 Nastojen yhdistäminen

Jännitealueiden luomisen jälkeen työssä keskityttiin komponenttien nastojen yhdistämiseen johdinten avulla. Ohjelma määriteltiin käyttämään ainoastaan 45 asteen käännöksiä johtimia vedettäessä, ja näin estettiin synnyttämästä signaalille epäsuotuisa eteneminen johtimessa. Työ reititettiin kokonaan manuaalisesti, jotta siitä saatiin halutunlainen. Työn olisi voinut reitittää myös käyttämällä ohjelmistosta löytynyttä autoreititintä, johon paneudun tarkemmin luvussa 6.

Piirilevyä reitittäessä tuli valita kerros, jota haluttiin reitittää, ja johtimen paksuus, jonka CM-työkalu antoi automaattisesti, jos se oli aikaisemmin määritetty. Kesken reitityksen oli myös mahdollista vaihtaa johdotuspuolta toiselle puolelle levyä. Tämä toteutettiin lisäämällä kesken johtimen vedon läpireikä ja jatkamalla reititystä toisella puolella. Työssä käytettiin jopa muutamia läpireikiä johdinta kohti, jotta reititystä saatiin jatkettua halutunlaisesti. Johdinten aikana luodut läpireiät tuli eristää jännitetasoista, koska signaali olisi muuten vääristynyt ja rasittunut huomattavasti.

5.5 Väripalettien käyttö

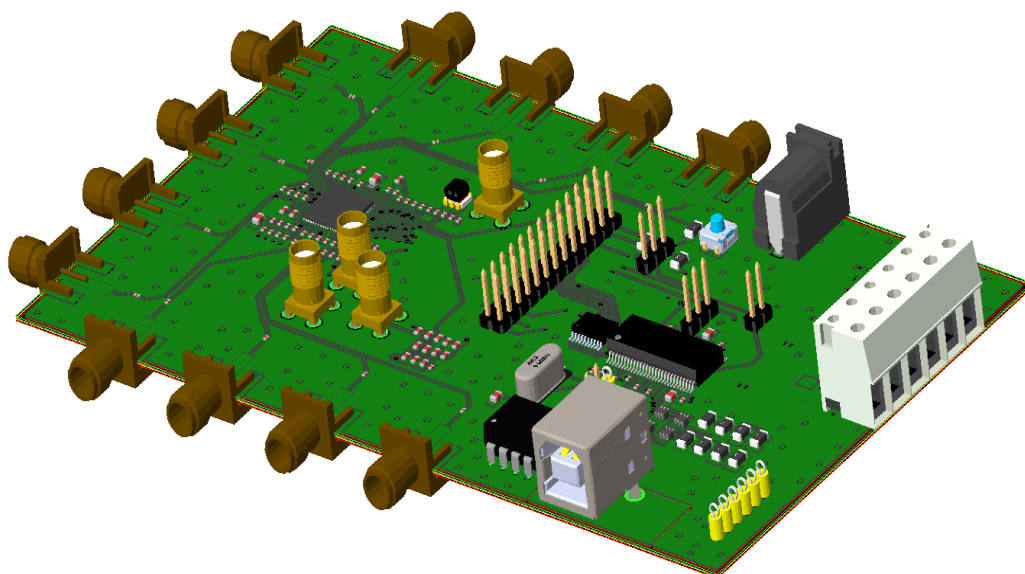
Tässä työssä käytettiin reitittämisen yhteydessä OrCAD PCB Editorin väripaletteja. Niiden avulla karsittiin näytöltä tarpeettomia kohteita, ja näin saatiin näkymään vain reitityksen kannalta oleellinen sisältö. Tästä oli hyötyä muun muassa reititettäessä johdinta vain yhdellä tasolla. Toisella tasolla olleet komponentit ja johtimet saatiin piilotettua, ja näin työssä pystyttiin keskittymään vain yhdelle tasolle.

Kun johdinten vedossa käytettiin läpireikiä, myös väripaletti vaihtui kyseisen kerroksen mukaan. Tämä helpotti olennaisesti vapaiden reittien löytämistä, koska toisen puolen vedot ja komponentit olivat piilotettuina tai erivärisiä.

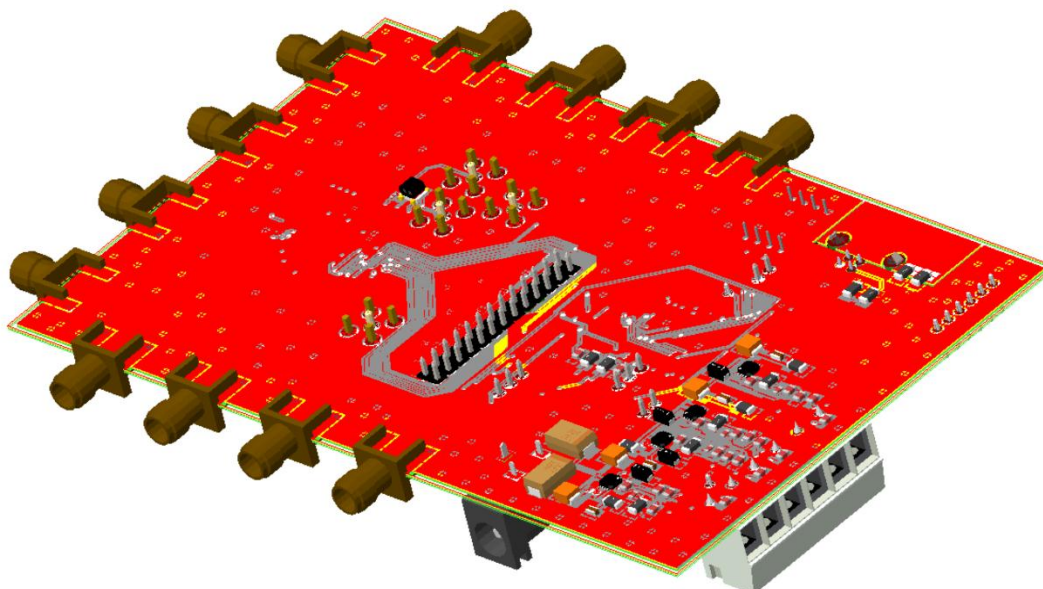
Levyä viimeisteltäessä voitiin piilottaa väripaletin avulla muun muassa vedetyt vedot ja läpiviennit. Näin pystyttiin keskittymään komponenttien tunnistimisiin ja korjaamaan niiden sijoittelua. Tunnistimien oikea sijoittaminen on välttämätöntä kokoonpanovaiheessa, jotta pystytään sijoittamaan oikea komponentti halutulle paikalle.

5.6 Levyn viimeistely ja poratiedostot

Tässä luvussa käyn läpi, kuinka piirilevy suunnitellusta mallista (kuvat 10 ja 11) saadaan toteutettua viimeistely malli, jonka olisi voinut lähettää kuvionsiirtodokumentteina edelleen piirilevyvalmistajalle. Dokumentit sisältävät piirilevyn tiedot, ja oikeilla työkaluilla niistä voidaan luoda piirilevy.



Kuva 10. Insinööriyössä toteutetun piirilevyn yläpuolen 3D-malli [5].



Kuva 11. Insinööriyössä toteutetun piirilevyn alapuolen 3D-malli [5].

DB Doctor -työkalun käyttö

DB Doctor -työkalua käytetään, kun ollaan luomassa kuvionsiirtodokumentteja. Työkalun tarkoituksena on korjata piirilevysuunnittelusta löytyvät virheet, jos niitä on syntynyt. Näitä voivat olla muun muassa jännitealueiden reunojen määrittämisvirheet tai mahdolliset DRC-virheet, joita levyille on jäänyt.

Työkalua käytettäessä tulee piirilevysuunnittelutiedosto olla tallennettuna tietokoneelle ja lisätä se ohjelmaan. Jos käyttäjä haluaa, tiedosto voidaan korvata virheiden korjauksien jälkeen tai luoda uusi tiedosto, joka sisältää korjaukset. Käyttäjän on myös erikseen mahdollista valita, mitä virheitä DB Doctor korjaa.

DRC-korjaukset

Kun kuvionsiirtodokumentteja luodaan, niiden tulisi olla virheettömiä. Edellisessä luvussa mainittu DB Doctor pystyy korjaamaan vain pienet virheet tiedostosta. Näin ollen on hyvä myös itse tarkistaa tiedosto läpi suurimpien virheiden varalta. Virheet pystytään paikantamaan OrCAD PCB Editor -ohjelman löytyvien raporttityökalujen avulla.

DRC-raporttiin pääsee helpoiten käsiksi valitsemalla ohjelmasta Tools → Quick reports → Design Rules Check (DRC) Report. Tämän jälkeen käyttäjälle avautuu ikkuna, josta käyvät ilmi DRC-virheiden määrä ja kohdat.

Kuvionsiirtodokumentit ja poratiedostot

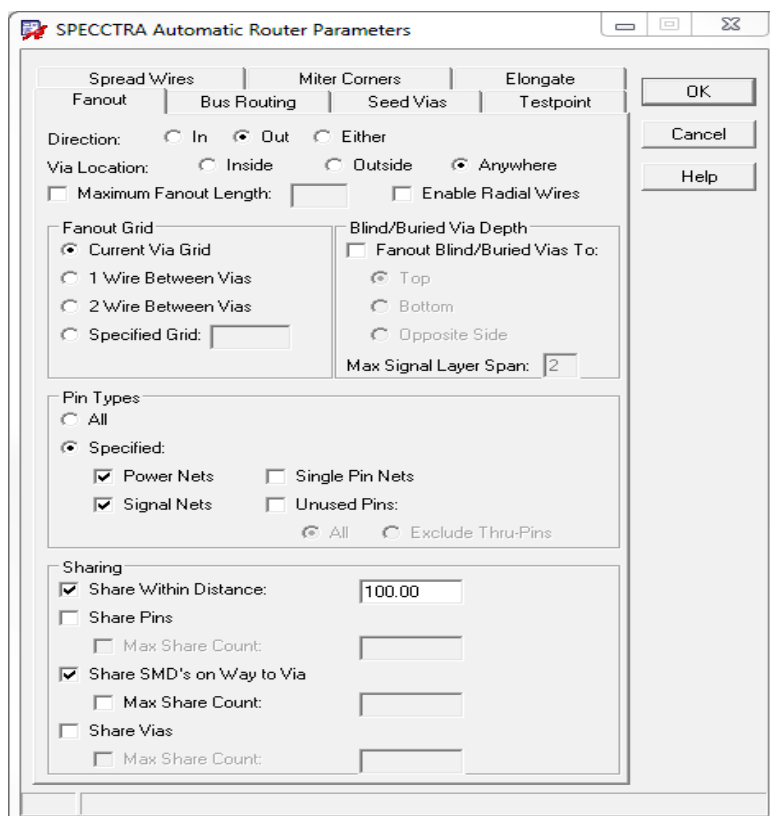
Kun työ on tarkistettu virheiden varalta, siitä voidaan luoda kuvionsiirtodokumentit (Gerberit) sekä poratiedostot. Gerber-dokumenttien luontiin käytetään Artwork Control Formia, joka löytyy Export → Gerber-polusta. Tällä työkalulla voidaan muokata, mitkä Gerber-tiedostot suunnittelija haluaa saada työstään ulos. Tiedostojen tulee sisältää piirilevyn valmistukseen liittyvät oleelliset Gerber-tiedostot, joita ovat muun muassa kerrosmäärittelyt ja juotosmaskit.

Poratiedosto on kuvionsiirtodokumenttien ohella tärkeä osa piirilevyn valmistusta. Se sisältää suunnittelussa lisätyt läpiviennit ja muun muassa komponenttien vaatimat reiät. Kaikkien komponenttien reiät eivät tässä työssä olleet pyöreitä, joten poratiedoston li-

säksi työstä tuli saada ulos myös reittitiedosto. Tämän tiedoston avulla pystytään piirilevyn toteuttamisvaiheessa luomaan muun muassa neliön muotoisia aukkoja komponentteja varten.

6 Työn automatisointi AutoRouter-työkalulla

OrCAD-ohjelma tarjosi manuaalisen reitityksen rinnalle myös automaattisen reitityslisätyökalun, AutoRouterin. Työkalulla oli mahdollista toteuttaa mutkikas piirilevy nopeasti ja vaivatta. Ennen työkalun käyttämistä komponentit tuli olla sijoitettu paikoilleen ja suunnittelusäännöt määriteltä sekä erikseen tuli määrittellä vielä AutoRouteriin tarkat säännöt (kuva 12), miten automaatin tulisi johtimet vetää.



Kuva 12. Automaattireitittimen asetusten määrittelyikkuna [5].

Työkalulla voitiin reitittää halutut komponentit tai koko design, ja reitityksen lopputuloksen pystyi kumoamaan niin halutessaan. Tämä oli nopea työkalu siihen, että pystyi näkemään heti, oliko työ mahdollista toteuttaa vai tarvittiinko lisää reitityskerroksia.

Automaattireititin oli työn alussa käytössä, koska sillä sai helposti selville, minne haluttu johdin täytyi saada yhdistettyä. Lisäksi työkalulla oli helppo testata piirilevysuunnitelman tilavaatimuksia ja komponenttien asettelun toimivuutta. Automaattireititin oli käytössä nopea, tosin tämä riippui jonkun verran kytkentöjen määrästä.

Reititintyökalulla oli myös mahdollista luoda automaattisesti läpiviennit komponenteille. Tämän tarkoituksena oli luoda komponentin nastalta suora yhteys halutulle kerrokselle läpireiän avulla. Työkalun tämä osa toimi mallikkaasti, kunhan vain asetukset oli säädetty tarpeeksi tarkoiksi.

7 Yhteenveto

Insinööriyössä luotiin onnistuneesti OrCAD PCB Editor -ohjelmistolla piirilevy, jonka valmistuksessa hyödynnettiin piirilevysuunnittelun sääntöjä ja otettiin huomioon suunniteluun liittyvät haasteet. Insinööriyöraportissa kuvattiin suunnittelun vaiheita ja perehdyttiin ohjelmiston käyttöön. Työssä saatiin suunniteltua ja toteutettua halutunlainen piirilevy. Lisäksi saatiin selville, että reititintyökalua voi käyttää hyödyllisenä apuvälineenä piirilevysuunnittelussa.

Insinööriyö onnistui mielestäni hyvin. OrCAD PCB Editor oli minulle ohjelmana uusi, koska olin aiemmin suunnitellut piirilevyt muilla ohjelmilla. Alkuvaikeuksien jälkeen ohjelman käyttö alkoi sujua, ja toteutettu neljän kerroksen piirilevy kasvatti tietämystäni piirilevyohjelmistosta. Insinööriyössä toteuttamani piirilevy valmistui melko nopeasti, mutta sen tarkistaminen ja viimeistely pidensivät aikataulua.

Metropolia Ammattikorkeakoulussa suoritettut piirilevykurssit ja työelämässä suunnitellut piirilevyt tukivat insinööriyötäni. Ne tarjosivat monipuoliset taidot laadukkaan piirilevyn toteuttamiseksi.

Lähteet

- 1 Smith, Nicholaus. 2013. The Engineer`s Guide to High-Quality PCB Design. 2013. Verkkodokumentti. <http://electronicdesign.com/embedded/engineer-s-guide-high-quality-pcb-design>. Luettu 26.3.2016.
- 2 Printed Circuit Board vs Flex Circuits. 2016. Verkkodokumentti. All Flex. <http://www.allflexinc.com/blog/flexible-circuits-versus-printed-circuit-board/> Luettu 28.3.2016.
- 3 Tikkanen, Hannu. 2004. Piirilevysuunnitteluopas 2. DS-Design Systems Oy.
- 4 Almeida, Rick. 2013. Understanding DFM and Its Role in PCB Layout. Verkkodokumentti. <http://www.downstreamtech.com/downloads/Understanding-DFM.pdf>. Luettu 12.9.2016.
- 5 OrCAD PCB Editor -ohjelmisto. Cadence Design System.
- 6 484-lead Xilinx Spartan6 FPGA PCB Routing. 2016. Verkkodokumentti. LNAFIN Oy. <http://www.lnafin.com/484-lead-pcb-routing/> Luettu 12.9.2016.
- 7 EMC – Sähkömagneettinen yhteensopivuus. 2016. Verkkodokumentti. Turvallisuus- ja kemikaalivirasto. <http://www.tukes.fi/fi/Toimialat/Sahko-ja-hissit/Sahkolaitteet1/Sahkolaitteiden-vaatimukset/EMC---sahkomagneettinen-yhteensopivuus/> Luettu 20.8.2016.
- 8 Ott, Henry W. 1988. Noise Reduction Techniques in Electronic Systems. 2. painos. USA: John Wiley & Sons.
- 9 Ott, Henry W. 2009. Electromagnetic Compatibility Engineering. USA: John Wiley & Sons.
- 10 Mitzner, Kraig. 2009. Complete PCB Design Using OrCAD Capture and PCB Editor. UK: Elsevier.
- 11 Brooks, Douglas. 2003. Integrated Issues and Printed Circuit Board Design. USA: Pearson Education.
- 12 Montrose, Mark I. 1999. EMC and the Printed Circuit Board: Design, Theory, and Layout Made Simple. USA: IEEE Press.
- 13 Cadence SPB-16.6. -ohjelmisto. Cadence Design System.
- 14 OrCAD Capture CIS -ohjelmisto. Cadence Design System.